ANİ TOPARLANMALI DİYOT İLE FREKANS ÇARPICI TASARIMI

FREQUENCY MULTIPLIER DESIGN WITH STEP RECOVERY DIODE

RIDVAN SÜRBAHANLI

PROF. DR. ERDEM YAZGAN

Tez Danışmanı

Hacettepe Üniversitesi

Lisansüstü Eğitim-Öğretim ve Sınav Yönetmeliğinin

Elektrik ve Elektronik Mühendisliği Anabilim Dalı için Öngördüğü

YÜKSEK LİSANS TEZİ olarak hazırlanmıştır.

2014

RIDVAN SÜRBAHANLI'nın hazırladığı "Ani Toparlanmalı Diyot ile Frekans Çarpıcı Tasarımı" adlı bu çalışma aşağıdaki jüri tarafından ELEKTRİK VE ELEKTRONİK ANABİLİM DALI'nda YÜKSEK LİSANS TEZİ olarak kabul edilmiştir.

Prof. Dr. Adnan KÖKSAL Baskan	
Daşıları	
Prof. Dr. Erdem YAZGAN	
Danışman	
Prof. Dr. Birsen SAKA	
Üye	
Yrd. Doç. Dr. S. Esen YÜKSEL	
Üye	
Yrd Doc Dr Nursel AKCAM	
Üye	

Bu tez Hacettepe Üniversitesi Fen Bilimleri Enstitüsü tarafından **YÜKSEK LİSANS TEZİ** olarak onaylanmıştır.

Prof.Dr. Fatma Sevin DÜZ

Fen Bilimleri Enstitüsü Müdürü

Hacettepe Üniversitesi Fen Bilimleri Enstitüsü, tez yazım kurallarına uygun olarak hazırladığım bu tez çalışmasında,

- tez içindeki bütün bilgi ve belgeleri akademik kurallar çerçevesinde elde ettiğimi,
- görsel, işitsel ve yazılı tüm bilgi ve sonuçları bilimsel ahlak kurallarına uygun olarak sunduğumu,
- başkalarının eserlerinden yararlanılması durumunda ilgili eserlere bilimsel normlara uygun olarak atıfta bulunduğumu,
- atıfta bulunduğum eserlerin tümünü kaynak olarak gösterdiğimi,
- kullanılan verilerde herhangi bir tahrifat yapmadığımı,
- ve bu tezin herhangi bir bölümünü bu üniversitede veya başka bir üniversitede başka bir tez çalışması olarak sunmadığımı

beyan ederim.

16/09/2014

RIDVAN SÜRBAHANLI

ÖZET

ANİ TOPARLANMALI DİYOT İLE FREKANS ÇARPICI TASARIMI

Rıdvan SÜRBAHANLI

Yüksek Lisans, Elektrik-Elektronik Mühendisliği Bölümü

Tez Danışmanı: Prof. Dr. Erdem YAZGAN

Eylül 2014, 107 Sayfa

Ani toparlanmalı diyotlar, çok hızlı anahtarlama özellikleri sayesinde birçok farklı uygulamada kendine yer edinmiştir. Özellikle iletim ve kesim durumları arasındaki geçiş hızının yüksek, azınlık taşıyıcıların ömürlerinin uzun olması bu diyotu diğer diyotlardan farklı kılar. Ani toparlanmalı diyotun en sık kullanıldığı yapılardan biri de frekans çarpıcı devreleridir. Ani toparlanmalı frekans çarpıcı devreleri işaret kaynağı olarak yüksek dereceli harmoniklerin gerektiği uygulamalarda kullanılabilir. Ani toparlanmalı diyot frekans çarpıcının diğer frekans çarpıcılara göre en önemli üstünlükleri düşük gürültülü, az güç tüketimli ve düşük maliyetli olmasıdır.

Bu tez çalışmasında ilk olarak ani toparlanmalı diyot teorisi incelenmiş ve diyotun çalışma prensibi detaylı olarak verilmiştir. Sonraki adımda, ani toparlanmalı diyot ile frekans çarpıcı devresi tasarımı ideal diyot modeli kullanılarak analiz edilmiştir. Son olarak AWR simülasyon programı ortamında, 250 MHz giriş işaretini 4 ile çarparak 1 GHz çıkış işareti elde eden devre tasarlanmıştır. Bu devre ürettirilerek devrenin çıkış gücü ve harmonik bastırma performansı ölçülmüştür. Gerekli

iv

ayarlamalar yapılarak devre verimliliğini artırmak için farklı yöntemler detaylı olarak aktarılmıştır.

Anahtar Kelimeler: ani toparlanmalı diyot, frekans çarpıcı, dörtle çarpıcı

ABSTRACT

FREQUENCY MULTIPLIER DESIGN WITH STEP RECOVERY DIODE

Rıdvan SÜRBAHANLI

Master of Science, Electric-Electronic Engineering Department

Supervisor: Prof. Dr. Erdem YAZGAN

September 2014, 107 Pages

Step recovery diodes, due to their very fast switching characteristics, has found many different application areas. Especially, SRD differs from the other diodes because of their faster transition times between two states and longer minority carrier life time. One of the most commonly used structure of SRD is frequency multiplier circuit. Step recovery diode frequency multiplier circuits as a signal source can be used in applications where high order harmonics required. The most important advantages of SRD frequency multiplier compared to other multipliers are that it has low noise, low power consumption and low cost.

In this thesis study, firstly step recovery diode theory have been investigated and operation principle of SRD has been given detailed. In the next step, design of frequency multipler circuit with SRD are analyzed using ideal diode model. Finally, using AWR simulation program, quadrupler frequency multiplier circuit is designed which converts 250 MHz input signal to 1 GHz output signal. This circuit is fabricated and measured performance of output power and suppression of the harmonics. Different methods has been given detailed making the necessary adjustments to improve the efficiency of circuit.

Keywords: step recovery diodes, frequency multiplier, quadrupler multiplier, SRD

TEŞEKKÜR

Öncelikle bu tezin oluşmasında her türlü desteği ve katkıyı sağlayan, bilgi ve tecrübelerini sabırla aktaran değerli hocam ve tez danışmanım Prof.Dr. Erdem YAZGAN'a sonsuz teşekkürlerimi sunuyorum.

Tez çalışmasında özellikle finansal ve teknik açıdan her türlü imkânı sağlayan ASELSAN A.Ş'ye ve değerli yöneticim Mehmet Can AKSOY'a teşekkür ederim.

Tezin başından sonuna kadar her aşamasında birlikte çalışmaktan onur duyduğum, yönlendirmeleriyle ve teşvikleriyle bu tezin oluşmasında çok büyük katkısı olan değerli meslektaşım Dr. Taylan EKER'e binlerce teşekkür ederim.

Tezin üretim aşamalarında bana destek olan Türker SARITAŞ'a teşekkür ederim. Ayrıca Arda ÖZGEN, İzzet SERBEST, Mustafa AKKUL, Zafer TANÇ, Cenk ATALAN, Elif İNAN ve diğer mesai arkadaşlarıma teşekkür ederim.

Son olarak her zaman dualarıyla arkamda olan ve bana destek veren değerli aileme, özellikle anneme sonsuz teşekkür ederim.

İÇİNDEKİLER

<u>Sayfa</u>

ÖZET	Г		iv
ABST	rrac	ЭТТ	vi
TEŞE	ΞΚΚÜ	JR	viii
ŞEKİ	LLEF	R DİZİNİ	xi
ÇİZE	LGE	LER DİZİNİ	.xv
1.	GİR	liŞ	1
1.1	Li	teratür Taraması	2
1.2	Τe	ezin Amacı	4
1.3	Τe	ez Akışı	5
2.	ANİ	TOPARLANMALI DİYOT (STEP RECOVERY DIODE-SRD) TEORİS	İ7
2.1	Aı	ni Toparlanmalı Diyot (SRD) Çalışma Prensibi	7
2.2	İd	eal SRD Modellemesi	9
2	.2.1	SRD İdeal Dinamik Karakteristiği	. 11
2	.2.2	SRD Gerçek Dinamik Karakteristiği	. 14
2.3	SI	RD Ters Kutuplama Geçici Hal Analizi	. 16
2.4	SI	RD Kullanım Alanları	. 18
3.	SRI	D FREKANS ÇARPICI ÖZELLİĞİ	.20
3.1	D	oğrusallık ve Doğrusalsızlık Kavramları	. 20
3.2	Fr	ekans Çarpıcı Temel Çalışma Prensibi	. 21
3.3	S	RD Frekans Çarpıcı Tasarımı	. 25
3	.3.1	Darbe Üreteç Devresi	. 26
3	.3.2	Rezonans Hat Devresi (Zil Devresi)	. 41
3	.3.3	Çıkış Filtresi	. 46
4.	FRE	EKANSI DÖRTLE ÇARPICI TASARIMI	.47
4.1	Та	asarım Parametrelerinin ve Diyotun Belirlenmesi	. 47
4.2	Da	arbe Üreteç Devresi Simülasyon Sonuçları	. 53
4.3	Zi	I Devresi Simülasyon Sonuçları	. 56
4.4	Ç	ıkış Filtresi Simülasyon Sonuçları	. 59
4.5	G	iriş Yükselteç Devresi Simülasyon Sonuçları	. 61
5.	FRE	EKANSI DÖRTLE ÇARPICI ÜRETİMİ VE ÖLÇÜM SONUÇLARI	.64

5.1	Giriş Yükselteç Devresi Ölçüm Sonuçları	65
5.3	Zil Devresi Ölçüm Sonuçları	
5.4	Çıkış Filtresi Ölçüm Sonuçları	
5.5	Ardışık Bağlı Frekans Çarpıcı ve Filtre Devresi Ölçüm Sonuçları	
5.6	Devrede Oluşabilen Kararsızlıklar	
5.7	Devrenin Sıcak-Soğuk Performansı	
6.	SONUÇLAR VE ÖNERİLER	89
KAYN	AKLAR	92
EKLE	R	94
ÖZGE	ĘÇMİŞ	107

ŞEKİLLER DİZİNİ

Şekil 2-1 İniş Süresi Keskinleştirici Devre [10]...... 8

Şekil 2-2 Yükselme Süresi Keskinleştirici Devre [10] 8
Şekil 2-3 a) İdeal SRD Katkılama Profili b) İdeal Diyot C-V Karakteristiği [11] 9
Şekil 2-4 İleri ve Ters Eğimleme Altında İdeal SRD 10
Şekil 2-5 Yük ve Akım Grafikleri [14] 13
Şekil 2-6 $\frac{i_F}{i_R} \ll 1$ Yaklaşımı için Hata Oranı 13
Şekil 2-7 a) İdeal SRD Gerilimi b) Gerçek SRD Gerilimi [14] 14
Şekil 2-8 Gerçek SRD Eşdeğer Devresi 15
Şekil 2-9 Ters Toparlanma Test Devresi 16
Şekil 2-11 a) SRD Diyot Yapısı b) Güç Doğrultucu Diyot Yapısı [10] 17
Şekil 2-10 a) İdeal SRD Ters Toparlanma Geçişi b) İdeal Güç Doğrultucu Ters Toparlanma Geçişi [10] 17
Şekil 2-12 Radar Alıcı Sistemde Frekans Çarpıcı Kullanımı 19
Şekil 3-1 Doğrusal Sistem ve Giriş/Çıkış İlişkisi 21
Şekil 3-2 Frekans Çarpıcı Blok Diyagramı 22
Şekil 3-3 Frekans Çarpıcı Giriş ve Çıkış İşaretleri 22
Şekil 3-4 Doğrusal olmayan Rezistans Frekans Çarpıcı Çalışma Prensibi [1] 23
Şekil 3-5 Doğrusal olmayan Kapasitans Frekans Çarpıcı Çalışma Prensibi [1] 24
Şekil 3-6 Paralel Bağlı SRD ile Frekans Çarpıcı Devresi
Şekil 3-7 SRD Frekans Çarpıcı Blok Diyagramı [16] 25
Şekil 3-8 Darbe Üreteç Devresi 26
Şekil 3-9 İletim Bölgesi Darbe Üreteç Eşdeğer Devresi 27
Şekil 3-10 İletim Bölgesi Akım ve Gerilim Grafiği 29

Şekil 3-11 Darbe Aralığı Eşdeğer Devre	. 30
Şekil 3-12 Darbe Üreteci Akım ve Gerilim Grafiği	. 33
Şekil 3-13 Darbe Üreteci Periyodik Akım ve Gerilim Grafiği	. 34
Şekil 3-14 Darbe Dizisinin Fourier Spektrumu	. 37
Şekil 3-15 Ayar Kapasitesinin Kullanımı	. 38
Şekil 3-16 Giriş Empedans Uyumlandırma Devresi	. 39
Şekil 3-17 Eğimleme Devresi	. 40
Şekil 3-18 Sönümlü Dalga Oluşturan Zil Devresi	. 41
Şekil 3-19 Sönümlü Dalga biçimi	. 42
Şekil 3-20 Sönümlü Dalga biçiminin Fourier Katsayıları	. 43
Şekil 3-21 Toplu Parametrik Elemanlarla Zil Devresi Tasarımı	. 44
Şekil 4-1 Tek Diyot ve Dört Diyot için Paket Parazitikleri Modellemesi	. 51
Şekil 4-2 Darbe Üreteç Devresi	. 53
Şekil 4-3 Yüksek Geçiren Filtrenin S Parametreleri	. 54
Şekil 4-4 Darbe Üreteç Devresi Akım ve Gerilim Grafiği	. 54
Şekil 4-5 Darbe Üreteç Devresi Harmonik Güç Seviyeleri	. 55
Şekil 4-6 Zil Devresi	. 56
Şekil 4-7 Zil Devresi Çıkışı Sönümlü Dalga	. 57
Şekil 4-8 Zil Devresi S11 Sonuçları Smith Abağı	. 58
Şekil 4-9 Zil Devresi Güç Çıkışları	. 59
Şekil 4-10 Çıkış Filtre Devresi	. 60
Şekil 4-11 Çıkış Filtresi S Parametre Sonuçları	. 61
Şekil 4-12 Giriş Yükselteç Devresi	. 62
Şekil 4-13 Giriş Yükselteç Devresi Çıkış Gücü Analizi	. 62
Şekil 5-1 Mikrostrip Hat Parametreleri	. 64

Şekil 5-2 SRD Frekans Çarpıcı Devresi ve Test Düzeneği	65
Şekil 5-3 Giriş Yükselteç Devresi Çıkış Spektrum Analizör Sonucu	66
Şekil 5-4 İlk Tasarım Darbe Genişliği	67
Şekil 5-5 İlk Tasarım Darbe Gerilim Değerleri	68
Şekil 5-6 Üç Diyotlu Darbe Üreteç Devresi	71
Şekil 5-7 Ayar Sonrası Darbe Genişliği	73
Şekil 5-8 Ayar Sonrası Darbe Yüksekliği	74
Şekil 5-9 Darbe Üreteç Devresi Spektrumu	74
Şekil 5-10 Darbe Üreteç Devresi Harmonik Seviyeleri	75
Şekil 5-11 Yeni Zil Devresi Tasarımı	76
Şekil 5-12 Yeni Zil Devresi Çıkışı	76
Şekil 5-13 Yeni Zil Devresi Sönümlü Dalga Formu	77
Şekil 5-14 Sönümlü Dalgabiçimi	78
Şekil 5-15 Zil Devresi Çıkışı Frekans Spektrumu	78
Şekil 5-16 Ayar Sonrası Zil Devresi	79
Şekil 5-17 Ayar Sonrası Sönümlü Dalga Biçimi	79
Şekil 5-18 Ayar Sonrası Zil Devresi Frekans Spektrumu	80
Şekil 5-19 Filtre Test Düzeneği ve Filtre Devresi	81
Şekil 5-20 Çıkış Filtresi Simülasyon ve Gerçek Sonuçları	82
Şekil 5-21 Tüm Devrenin Osiloskop Cevabı	83
Şekil 5-22 Tüm Devre Frekans Spektrum Cevabı	83
Şekil 5-23 Çam Ağacı Olgusu	84
Şekil 5-24 Eğimleme Devre Direnci	85
Şekil 5-25 Sıcak-Soğuk Test Düzeneği	86
Şekil 5-26 Devrenin -10°C Performansı	87

Şekil 5-27 Devrenin +70°C Performansı	87
Şekil EK1-1 Darbe üreteç Devresi Eşdeğer Devresi	94

ÇİZELGELER DİZİNİ

<u>Sayfa</u>

Çizelge 1-1 Frekans Çarpıcı Türleri	. 2
Çizelge 1-2 Tasarım Gereksinimleri	. 5
Çizelge 4-1 SMMD805-SOD323 Diyot Özellikleri	50
Çizelge 4-2 Devre Eleman Değerleri	52
Çizelge 5-1 Giriş Yükselteç Devresi Sonuçları	66
Çizelge 5-2 İlk Tasarım Harmonik Seviyeleri	69
Çizelge 5-3 L=1.8 nH Durumunda Harmonik Seviyeleri	69
Çizelge 5-4 Farklı Sürücü Bobin Değerleri için Darbe Genişliği ve Yüksekliği	70
Çizelge 5-5 Farklı Sürücü Bobin Değerleri için Harmonik Seviyeleri	72

1. GİRİŞ

Radyo haberleşmesi ve yayıncılığının gelişmesiyle birlikte işaret üretimi en büyük teknik problemlerden biri haline gelmiştir [1]. Haberleşme, radar ve benzeri sistemlerde bilgiyi taşıyan frekanstaki işaretleri üretmek için işaret kaynaklarına ihtiyaç duyulur. Yüksek frekansta işaret üretimi; taşıyıcı frekanstaki işareti osilatörler kullanarak doğrudan üretmekle ya da düşük frekansta üretilen işaretleri frekans çarpıcılar kullanarak yükseltmekle mümkün olabilmektedir. İşaret kalitesini belirleyen en önemli faktörler faz gürültüsü ve kararlılıktır. Alçak frekanslarda, düşük gürültülü ve kararlı işaret üretimi osilatörler ile elde edilebilir. Ancak yüksek frekanslara çıkıldıkça, osilatörler faz gürültüsü açısından kötü performans göstermeye başlar. Bu nedenle alçak frekanslarda osilatörler ile elde edilen düşük gürültülü ve kararlı işaretler frekans çarpıcılar ile çarpılarak istenen frekans elde edilebilir. Tabi ki, frekans çarpıcılar da faz gürültüsünü bir miktar kötü etkiler ancak temel frekanstaki bu işareti doğrudan osilatör kullanarak üretmek daha kötü bir faz gürültüsü sunacağından, yüksek frekans elde etmek için frekans çarpıcı kullanımı tercih edilir [2].

Frekans çarpıcılar modern haberleşme ve radar sistemlerinin en önemli bileşenlerinden biridir. En basit haliyle frekans çarpıcı; giriş işaretini bozarak, giriş işaretinin harmoniklerini çıkışa aktaran doğrusal olmayan devrelerdir. Çıkıştaki harmoniklerden gerekli olanı bant geçiren bir filtre ile süzülerek sisteme aktarılır ve istenen frekanstaki işaret elde edilir. Bu devreler çok yüksek doğrusalsızlık özelliğine sahiptir ki, bu özellik frekans çarpıcı devrelere ani gerilim-akım değişim kabiliyeti kazandırarak harmonik üretimi sağlanır. Haberleşme ve radar sistemlerinde tek bir frekans çarpıcı devresi kullanıldığı gibi, verimliliği artırmak amacıyla kaskat çarpıcı yapıları da kullanılarak MHz seviyelerinden THz'lere çıkmak mümkün olmaktadır. Frekans çarpımını sağlayan birçok devre tasarımı mümkündür, ancak çarpıcı türleri genel olarak aktif ve pasif çarpıcılar olmak üzere 2'ye ayrılır. Frekans çarpıcı türleri detaylı olarak Cizelge 1-1'de verilmiştir. Aktif frekans çarpıcı devreleri BJT, HEMT, HBT ve MESFET gibi aktif elemanların doğrusalsızlık özelliği kullanılarak elde edilir. Bu devrelerde çıkış işaret seviyesi giriş işaretinden daha yüksektir. Verimliliğin önde tutulduğu sistem yapılarında aktif çarpıcılar kullanılır.

1





Pasif çarpıcılar diyotların doğrusalsızlık özelliklerinden faydalanılarak tasarlanır. Pasif çarpıcılar üstün faz gürültüsü sunmakla birlikte, dar bantlı ve kayıplı olması eksiklikleridir. Aktif çarpıcılar ise kazançlı ve geniş bantlı olmakla birlikte, faz gürültüsü problemi olumsuz yönüdür. Hangi çarpıcı türünün kullanılacağı sistem gereksinimleri ile belirlenir. Pasif çarpıcılarda farklı türde diyotlar kullanıldığı için diyot frekans çarpıcı olarak da adlandırılır.

1.1 Literatür Taraması

Yarıiletken diyotlar doğrusal olmayan davranışları nedeniyle harmonik üreteç elemanı olarak yaygın bir şekilde kullanılmaktadırlar. Bu doğrusal olmayan davranışlar diyot tasarımına ve kullanım alanlarına göre farklılık göstermektedir. Genel olarak frekans çarpıcı ya da harmonik üreteç devrelerinde kullanılan iki farklı diyot yapısı mevcuttur. Bunlardan ilki rezistif diyotlar, diğeri ise reaktif diyotlardır. Harmonik üretimi sırasında diyot ileri kutuplamanın kesikli bir halinde çalışıyorsa, diyotun performansı büyük bir şekilde azınlık taşıyıcıların ömrüne bağlıdır. Azınlık taşıyıcıların ömrü hem eklemde depolanan yük miktarını hem de bu yüklerin geri kazanılması sırasındaki taşıyıcıların birleşme oranını belirler. Eğer azınlık taşıyıcıların ömürleri sıfıra yaklaşırsa diyot cevabı gerilim bağımlı rezistansa dönüşür çünkü diyotta herhangi bir yük depolanmaz. Diğer yandan azınlık taşıyıcıların ömürleri sonsuza yaklaşırsa, diyot cevabı gerilim bağımlı kapasiteye dönüşür, çünkü diyotta yük depolama işlemi gerçekleşir [3].

Diyotlar ile harmonik üretimi konusunda ilk çalışmalar doğrusal olmayan rezistif diyotlar yani doğrultucu diyotlar kullanılarak yapılmıştır. 1956 yılında Page [4], doğrusal olmayan rezistörlerin frekans çevirici olarak kullanılabileceğini teorik olarak göstermiştir. Page tarafından yapılan bu çalışmada, n harmonik katsayısı olmak üzere, elde edilecek maksimum verimliliğin $1/n^2$ olduğu teorik olarak verilmiştir. Ana işaretin gücünün tamamıyla diyota aktarıldığı ve diğer bütün harmoniklerin yok edildiği durumda dahi elde edilen verimliliğin düşük olduğu gözlenmiştir. İdeal doğrultucular kullanarak yapılan harmonik üreteç devrelerinde, giriş gücünün %75'i doğru akıma (DC) çevrilerek harcanır. Bununla birlikte doğrultma olmadığı takdirde harmonik üretimi de mümkün olmamaktadır [4].

Verimlilik frekans çarpıcılarda önemli parametrelerden biridir. Monley ve Rowe doğrultma yapmayan diyotların daha yüksek verimlilik sunabileceklerini öngörmüşler ve çalışmalarını doğrusal olmayan reaktif elemanlar üzerine çevirmişlerdir. Monley ve Rowe, yaptıkları çalışmada uygun giriş ve çıkış devreleri tasarlandığında kayıpsız bir doğrusal olmayan kapasitenin %100 verimliliğe sahip olduğunu teorik olarak göstermişlerdir. Reaktif diyotlar ile altharmonik üretimi de mümkün olabilmektedir [5].

Teorik olarak verimlilik %100 olmakla birlikte bu durum ideal şartlar altında mümkün olmaktadır. Pratikte, istenmeyen frekanstaki işaretlerin devreden geçmesi ve devre elemanlarının kayıpsız olmaması dolayısıyla verimlilik düşmektedir [6].

Doğrusal olmayan kapasitans özelliği gösteren diyotların tasarım tekniği Moll tarafından sunulmuştur. Moll bu diyotları [7] P-N birleşmeleri yük depolama diyotları olarak adlandırmıştır. Belirtilen bu özel diyotlar, diyotun kapanması sırasında ters akımın ani bir şekilde kesimiyle karakterize edildiği için yaklaşık

3

olarak ideal doğrusal olmayan kapasitans gibi davranır. Bu diyotların darbe üretimi, darbe şekillendirme ve harmonik üretimi gibi alanlarda kullanılabileceği yine Moll tarafından belirtilmiştir.

Aynı şekilde, 1959 yılında Leenov ve Uhlir ideal doğrusal olmayan kapasite kullanılarak harmonik üretimi konusunda çalışmalar yapmışlardır. Boff ani toparlanma (step recovery) terimini deneysel çalışmalar sonucunda üretmiş ve 1960 yılında bununla ilgili teorik prensipler ortaya koymuştur.

Süregelen çalışmalar neticesinde, üzerinde yoğun olarak çalışılan bu özel diyot türü için doğrusal olmayan kapasite, yük depolama diyotu, Boff diyotu gibi farklı isimlendirmeler yapılmışsa da Stewart [3] tarafından diyotun çalışma mekanizmasını anlatan Step Recovery Diode (Ani Toparlanmalı Diyot) isimlendirmesi ile günümüze kadar gelmiştir.

Günümüzde diyot frekans çarpıcıların hangi yöntemle tasarlanacağı kullanım alanlarına göre değişmektedir. Rezistif diyotlar (Schottky-Barrier) çok yaygın olmamakla birlikte düşük dereceli harmonik üretiminde kullanılırlar. Yüksek derecelere çıkıldıkça verimlilik çok hızlı bir şekilde düşer. Bu nedenle 2. harmoniğin üzerine çıkıldığı pek görülmez. Rezistif çarpıcıların verimliliği reaktif çarpıcılara göre oldukça düşüktür ancak reaktif çarpıcılara göre daha geniş bantlı çalışırlar. Bununla birlikte tasarımı çok daha kolaydır.

Varaktör ve ani toparlanmalı (Step Recovery Diode) diyotların kullanıldığı reaktif çarpıcılar da diyotun doğrusal olmayan kapasitif özelliğinden faydalanılır. Varaktör diyotlar düşük harmonikleri elde etmede kullanılırlar. Çarpım genellikle giriş frekansının 4. harmoniğini geçmez. SRD diyotlar ise çok yüksek dereceli harmonikleri elde etmek için kullanılırlar, varaktör diyotlara göre çok daha fazla doğrusal olmayan özelliklere sahiptirler. İki çarpıcı türü de darbantlı, düşük gürültülü ve verimlilikleri yüksektir. Verimliliği artırmak için giriş ve çıkış devresinin empedans uyumlu olması gerekir, bu da tasarımı zorlaştıran etmenlerdendir [8].

1.2 Tezin Amacı

Bu tez çalışmasının amacı, alma-gönderme radar sistemlerinde işaret kaynağı olarak kullanılabilecek, düşük maliyetli, düşük güç tüketimli, yüksek verimliliğe sahip, çok iyi bastırma kabiliyeti olan frekans dörtleyen (quadrupler) tasarlamaktır.

4

Tasarlanacak frekans çarpıcı ile girişten gelen 250 MHz işaret 4 ile çarpılarak 1 GHz çıkış işaretine dönüştürülecektir.

Gereksinimler;

Tanım	Değerler
Giriş frekansı (f _i)	= 250 MHz
Çıkış frekansı (f _o)	= 1 GHz
Giriş gücü (P _{in})	= 23 dBm
Çıkış gücü (P _{out})	> 15 dBm
Harmonikleri Bastırma	> 50 dBc
Oranı	

Cizeige 1-2 Tasarim Gereksinimie	Çizelge	1-2	Tasarım	Gereksinim	ler
---	---------	-----	---------	------------	-----

olarak belirlenmiştir.

1.3 Tez Akışı

Bölüm 2'de SRD teorisi anlatılmıştır. SRD diyotların çalışma prensibi detaylı olarak verilmiş, diyotun ideal ve gerçek karakteristikleri üzerinde durulmuştur. Daha sonra diyotun kullanım alanlarından bahsedilmiştir.

Bölüm 3'te genel olarak frekans çarpıcı teorisi anlatılmış, daha sonra SRD frekans çarpıcı teorisi üzerinde durulmuştur. SRD frekans çarpıcının en önemli iki devresi olan darbe üreteç devresi ve zil devresinin teorik hesaplamaları detaylı olarak verilmiştir. Bununla birlikte eğimleme devresi, giriş uyumlandırma devresi ve çıkış filtresiyle ilgili formülasyonlar aktarılmıştır.

Bölüm 4'te, SRD kullanılarak 250 MHz giriş frekansını 4'le çarpan devre, Bölüm 3'te anlatılan teorik altyapı ve formülasyonlar kullanılarak AWR simülasyon programı ortamında tasarlanmıştır. Tasarım gereksinimlerine göre devre elemanlarının seçimi detaylı olarak anlatılmıştır. Simülasyonda en iyi güç çıkışı elde edilecek şekilde ayarlamalar yapılmış, devre eleman değerleri belirlenmiştir.

Bölüm 5'te, simülasyon ile elde edilen devre ürettirilmiş ve her devre sonrasında ölçümler yapılmıştır. Ölçümler neticesinde gerekli görülen yerlerde tekrar ayarlamalar yapılarak simülasyon sonucuna yakın neticeler elde edilmeye çalışılmıştır. Ürettirilen devrede optimum sonuçlar elde edildikten sonra devrenin sıcak-soğuk performansı incelenmiştir.

Sonuç ve öneriler bölümünde ise tez çalışması hakkında kısaca bahsedilmiş ve tasarımı iyileştirebilecek öneriler sunulmuştur.

2. ANİ TOPARLANMALI DİYOT (STEP RECOVERY DIODE-SRD) TEORİSİ

Silikon teknolojisinin gelişmesiyle birlikte yarıiletken diyotların üretimi de bu gelişime paralel olarak hız kazanmıştır. Bu gelişimle birlikte farklı özelliklerde diyot türleri de ortaya çıkmıştır. Mikrodalga bölgesinde birçok kullanım alanına sahip özel bir diyot türü de SRD diyottur. Temel olarak SRD birleşme bölgesinde özel katkılama profiline ve çok yüksek kapasitif doğrusal olmayan özelliklere sahip 2 terminalli bir PIN diyot türüdür. Çalışma mantığı, diyot birleşme bölgesinde yük depolama prensibine dayandığı için yük depolama diyotu (charge storage diode), ileri ve ters eğimleme arasındaki geçiş hızlı olduğu için de kırılma (snap off) diyotu olarak da adlandırılır. SRD' de birleşme bölgesine yaklaşıldıkça katkılama derecesi kademeli olarak azalır, PIN diyota çok benzer. Yapısı nedeniyle anahtarlama süresi çok düşüktür. Yani ileri ve ters eğimleme arası geçişlerdeki hızı diğer diyotlara göre çok yüksektir.

2.1 Ani Toparlanmalı Diyot (SRD) Çalışma Prensibi

SRD normal diyotlar gibi iki durumlu bir yapıya sahiptir. Çalışma prensibi ileri ve ters eğimleme uygulandığındaki davranışıyla belirlenir. SRD ileri eğimleme bölgesinde, normal eklem diyotlar gibi davranır yani yükün birleşme bölgesine girerek bu bölgede depolanmasını sağlar. Ancak diğer diyotlardan farklı olarak bu yükler (elektron ve delikler) bu bölgede hemen birleşmezler ve bir süre yaşarlar, bu süreye azınlık taşıyıcıların ömrü denir. Diyot ters eğimlendiğinde birleşme bölgesinde depolanan bu yükler bir süre ters yönde akarlar, bu nedenle diyot hala iletim bölgesindeymiş gibi davranır. Depolanan yükler tamamen tükendiğinde, diyot çok hızlı bir şekilde kapanır ve iletim durumundan kesim durumuna geçer. Bu sayede çok keskin darbe işaretleri oluşturulmuş olur. Bu nedenle SRD; darbe üretimi, darbe şekillendirme, frekans çarpıcı ya da tarak üreteci gibi birçok kullanım alanına sahiptir.

Diyot iletim durumunda yük depoladığı için iletimdedir, yani diyot düşük empedans gösterir. İletim döngüsü boyunca empedansın, yüke bağlı olarak, zamanın bir fonksiyonu olarak değişebileceği görülebilir. Diyot ters eğimlendiğinde ise iletim

7

kesilir, yüksek empedans durumuna geçer ve diyot ters eğimleme kapasitansı sabit olarak kalır. Şekil 2-1 ve Şekil 2-2'de darbe keskinleştirmek için iki farklı tipik devre modeli verilmiştir. İlk devre modelinde SRD, devreye seri bağlanarak darbe iniş süresini keskinleştirmek için, ikinci modelde ise devreye paralel bağlanarak darbe yükselme süresini keskinleştirmek için kullanılmıştır. İki devrede de SRD sabit bir I_{ong} ileri akımı ile eğimlenmiştir. Bu akım sayesinde SRD yük depolar. Giriş gerilim kaynağının (V_G) gerilim değeri yükseldikçe SRD ters eğimlenmeye başlar ancak ileri eğimleme döngüsünde depolanan yükten dolayı iletim bir süre devam eder. Bu olay SRD'nin üzerinde çok az bir gerilim düşümüne neden olur. Depolanan yükün ters akımı bittiğinde, SRD aniden yüksek empedans durumuna (yüksek gerilim durumu) geçer ve sonuç olarak çok keskin inişli ve çıkışlı gerilim dalga şekilleri elde edilir.



Şekil 2-1 İniş Süresi Keskinleştirici Devre [10]



Şekil 2-2 Yükselme Süresi Keskinleştirici Devre [10]

2.2 İdeal SRD Modellemesi

SRD ile ilgili şimdiye kadar yapılan çalışmalarda en yaygın olarak Hall ve Hamilton [11] tarafından önerilen ideal diyot modeli kullanılmıştır. Bu tez çalışması kapsamında da aynı model üzerinde durularak devre analizi yapılmıştır. Bu modele göre ideal diyot katkılama profili ve diyot kapasitans gerilim karakteristiği Şekil 2-3'te verilmiştir. Şekil 2-3 incelendiğinde, I katmanından (özdeğer) dolayı ters eğimleme altında diyot kapasitansı sabit bir değer alır. Yani negatif gerilim altında diyot kapasitansı zamana bağlı olarak değişmez. Ancak ileri eğimleme bölgesinde durum farklıdır. Difüzyon kapasitansından dolayı, ileri eğimleme döngüsü boyunca, diyot uygulanan gerilime bağlı olarak çok yüksek kapasitans değeri gösterir. Bu nedenle SRD iki farklı doğrusal devre ile modellenebilir. İleri eğimleme durumu için çok yüksek kapasitansı değeri yani kısa devre ile, ters eğimleme durumu içinse sabit C_p sabit kapasitansı ile modellenebilir. Şekil 2-4'te ideal SRD eşdeğer devre modelleri gösterilmiştir.



Şekil 2-3 a) İdeal SRD Katkılama Profili b) İdeal Diyot C-V Karakteristiği [11]

İdeal diyot modeli bazı varsayımlar kullanılarak elde edilir. Bu varsayımlar;

- İdealde diyot kayıpsızdır ($R_s = 0$).
- İleri ve ters eğimleme arasındaki geçiş süresi 0 dır ($t_t = 0$).
- Azınlık taşıyıcıların ömürleri sonsuzdur ($\tau_r = \infty$)



Şekil 2-4 İleri ve Ters Eğimleme Altında İdeal SRD

SRD diyotun en temel özelliklerinden biri ileri eğimlemede yük depolama kabiliyetidir [12] ve bu yük geri elde edilebilir. İletim bölgesinde diyot çok büyük değerli kapasite gibi davranır. Bu kapasite C_p , ileri eğimlemede diyotun difüzyon kapasitans değeridir. Bu değer birleşme bölgesinde bulunan çok yüksek ama sonlu sayıda serbest taşıyıcılar tarafından belirlenir. İletim durumundan kesim durumuna geçiş bir anda gerçekleşmez ve belirli bir sürenin geçmesi gerekir. Bu zaman sabiti t_r anahtarlama süresi olarak adlandırılır ve bir miktar enerji kaybına neden olur, bu kaybı hesaplamak oldukça zordur [13].

İdeal diyot modelinde τ_r ve t_r ihmal edilir. Bununla birlikte diyotun seri rezistansı, temas potansiyeli ve paket parazitikleri (L_p ve C_p) de ihmal edilir. Anahtarlama süresi devrenin çalışma frekansını belirler. t_r anahtarlama süresi, çarpıcı devresinin en büyük çıkış frekansının periyodundan küçük olmalıdır.

$$t_t < \frac{1}{f_{\max}} \tag{2.1}$$

İdeal devre modeli (2.1) eşitliğinin sağlandığı durumlarda geçerlidir. Anahtarlama süresinin hızlı olması I katmanın ince olmasıyla alakalıdır. İnce I katmanı çok hızlı geçiş sağlar. Ancak I katmanın ince olması diyotun kırılma (V_{BR}) geriliminin ve ters eğimleme kapasitansının düşük olmasına neden olur. Bu iki parametre de diyotun yük taşıma kapasiteni belirler. Yüksek kırılma gerilimi ve ters eğimleme

kapasitansı yüksek güç taşıma kapasitesi sağlar. Bu nedenle diyotun anahtarlama hızı ile güç taşıma kapasitesi arasında ters orantı vardır.

2.2.1 SRD İdeal Dinamik Karakteristiği

SRD diyotun statik yani DC karakteristiği PN eklem diyotlara benzer ancak dinamik (anahtarlama) karakteristiği PN eklem diyotlardan oldukça farklıdır. SRD diyot içinde depolanan yük, süreklilik eşitliği kullanılarak bulunabilir.

$$i = \frac{Q}{\tau_r} + \frac{dQ}{dt}$$
(2.2)

Burada;

- *i* = Toplam anlık diyot üzerindeki akım
- τ_r = Azınlık taşıyıcıların ömrü
- Q = Diyot jonksiyonunda depolanan yük

Diyot ileri eğimleme sürülürken depolanan yükün hepsi ters eğimlemede yeniden elde edilemez. Çünkü I katmanında depolanan yüklerin (p ve n) bir kısmı döngü süresince birleşir.

Eş.(2.2) de verilen ifade, Laplace dönüşümü kullanılarak çözülebilir.

$$L\{i\} = L\left\{\frac{Q}{\tau_r}\right\} + L\left\{\frac{dQ}{dt}\right\}$$
(2.3)

$$\frac{I(s)}{s} = \frac{Q(s)}{\tau_r} + sQ(s) - Q_0$$
(2.4)

(2.4) eşitliğindeki ifadeler (2.2) eşitliğinin s alanındaki gösterimidir. Burada Q_0 başlangıç yüküdür. Eşitlik düzenlenip Q(s) eşitliğin başına alınırsa;

$$Q(s) = \frac{I}{s\left(s + \frac{1}{\tau_r}\right)} + \frac{Q_0}{s + \frac{1}{\tau_r}}$$
(2.5)

elde edilir. Diyot ileri eğimlemede I_F akımı ile sürüldüğünde ve başlangıç yükü $Q_0 = 0$ kabul edildiğinde, toplam yük miktarı;

$$Q(s) = \frac{I_F}{s(s + \frac{1}{\tau_r})}$$
(2.6)

olarak bulunur. s alanından zaman alanına geçmek için ters Laplace dönüşümü Eş.(2.6) ifadesine uygulanırsa, yük miktarı zamana bağlı bir fonksiyon olarak elde edilir.

$$q_F = i_F \tau_r \left[1 - \exp\left(-\frac{t_F}{\tau_r}\right) \right]$$
(2.7)

Burada;

 q_{F} = Depolanan yük miktarı

 i_F = Diyota ileri yönde uygulanan akım

 $t_F = i_F$ Akımının uygulanma süresi

Eş.(2.7) ifadesi, $t_F \gg \tau_r$ şartı altında sadeleştirilebilir. En sade haliyle depolanan yük; uygulanan i_F akımı ve azınlık taşıyıcıların ömrü ile doğru orantılıdır.

$$q_F = i_F \tau_r \tag{2.8}$$

Diyota i_R ters akımı uygulanıp diyot ters yönde eğimlenirse (anahtarlanırsa), depolanmış yükün boşaltılması için belli bir sürenin geçmesi gerekir. Bu süre Eş.(2.5) ifadesi kullanılarak hesaplanır. Burada Q_0 artık sıfır olmayacaktır. Eş.(2.5) ifadesine ters Laplace dönüşümü uygulanırsa;

$$q(t) = -i_R \tau_r \left[1 - \exp(-\frac{t_R}{\tau_r}) \right] + q_0 \exp\left[-\frac{t_R}{\tau_r}\right]$$
(2.9)

q(t) toplam yükü elde edilir. i_R akımının başındaki (-) işareti akımın ters yönde olmasından kaynaklanır. Ters akım t_R süresince, depolanan bütün yük tükenene kadar diyot üzerinden ters yönde akar ve diyot kapanır (snap). t_R süresi Eş.(2.9) daki ifade çözülerek bulunabilir. Bu süre sonunda q(t) = 0 olacağından;

$$t_{R} = \tau_{r} \ln \left[\frac{q_{0} + \tau_{r} i_{R}}{\tau_{r} i_{R}} \right]$$
(2.10)

elde edilir. q_0 başlangıç yükü, ileri yönde uygulanan akımdan dolayı olduğu için eşitlikte q_0 yerine Eş.(2.8) ifadesi yazılabilir.

$$t_R = \tau_r \ln\left(1 + \frac{i_F}{i_R}\right) \tag{2.11}$$

Eğer ters yöndeki akım ileri yöndeki akımdan çok büyükse, depolanan yükün hemen hemen hepsi kurtarılmıştır denebilir. Elde edilen Eş.(2.8) ve Eş.(2.11) ifadelerinin grafiksel gösterimi Şekil 2-5'te verilmiştir.



Şekil 2-5 Yük ve Akım Grafikleri [14]

Yukarıda bulunan bu ifadeler, SRD üzerinden akan yükün basitçe temel mantığını gösterir. Diyot üzerindeki bazı parametreler idealize edilse de, çoğu SRD devre analizinde bu yaklaşım çok az hatayla doğru sonuca yakınsar. Birçok SRD uygulamasında $\frac{i_F}{i_R} \ll 1$ olduğundan Eş.(2.11) $\frac{t_R}{\tau_r} \approx \frac{i_F}{i_R}$ olarak sadeleştirilebilir.



Şekil 2-6 $\frac{i_F}{i_R} \ll 1$ Yaklaşımı için Hata Oranı

Bu yaklaşıma göre $\frac{i_F}{i_R}$ << 1 koşuluyla hata oranı farklı değerler için Şekil 2-6'da çizdirilmiştir. Görüldüğü gibi akımların oranı 0.1 iken hata yaklaşık % 0.469 olurken bu oran 1 olduğunda hata % 30.69 olmaktadır.

2.2.2 SRD Gerçek Dinamik Karakteristiği

İdeal dinamik karakteristik incelenirken bazı kabullenmeler yapılmıştı. Ancak diyotun pratikte kayıplı olması ve parazitik etkilerden dolayı ideal durumdan farklılıklar oluşur. Şekil 2-2'de yükselme süresini keskinleştiren devre idealde istenen gerilim dalga şeklini verir. Gerçekte ise Şekil 2-7(b)'de görüldüğü gibi bazı parazitik salınımlar da oluşur.



Şekil 2-7 a) İdeal SRD Gerilimi b) Gerçek SRD Gerilimi [14]

Bunları incelemek için öncelikle gerçek diyotun eşdeğer devresi Şekil 2-8'de verilmiştir. Burada;

Cp = Paket Kapasitansı

Lp = Paket Endüktansı

Rs = Dinamik Seri Rezistans

- Cj = Ters Eğimleme Eklem Kapasitansı
- Φ = Temas Potansiyeli (Yaklaşık olarak 0.7 V)

Gerçek SRD diyotlarda az da olsa bir seri direnç mevcuttur. Bu nedenle ileri yönde akım akarken bu direnç üzerinde bir gerilim düşüşü meydana gelir.



İleri Eğimleme

Ters Eğimleme

Şekil 2-8 Gerçek SRD Eşdeğer Devresi

Seri direnç ve temas potansiyelinden dolayı meydana gelen gerilim düşüşü olur.

$$V_F = \Phi + i_F R_s \tag{2.12}$$

Diğer bir parazitik etki ise paket endüktansıdır. Akımın, paket endüktansı üzerinde ani değişimiyle birlikte ani gerilim yükselişi meydana gelebilir. Bu gerilim değeri

$$V_{L_{\text{max}}} = L_p(\frac{di}{dt})$$
(2.13)

olarak bulunur. Büyük indüktans değerleri için önemsenecek değerde gerilim yükselişleri meydana gelebilir. Eş.(2.13)'te hızlı gerilim yükselmesine neden olacak etkilerden birinin de ani zaman değişimleri olduğu görülür. Bunun için düşük parazitik endüktanslı diyot paketleri tercih edilir.

Üçüncü bir parazitik etki ise V_p gerilim rampasıdır. Bu gerilim; ters akımın, yük depolama fazında seri direnç üzerinden akmasıyla meydana gelir. Gerilim miktarı

$$V_{p} = (I_{F} + I_{R})R_{s}$$
 (2.14)

olarak bulunur. Genellikle seri direnç değeri düşük olduğundan bu parazitik etki ihmal edilir. Bu etkilerin ideal diyot grafiğinden farklılıkları Şekil 2-7'de gösterilmiştir. Tüm parazitik etkiler diyot tasarımı ve yarıiletkenin özelliklerinden dolayı meydana gelir. Katkılama profili, I katmanının genişliği, özdirenç, azınlık taşıyıcılarının ömrü, diyot geometrisi, eğimleme şartları bu parazitik etkilerin temel nedenidir [14].

2.3 SRD Ters Kutuplama Geçici Hal Analizi

Ters kutuplanan bir diyotun, ileri kutuplamadan ters kutuplamaya aniden geçemediği bilinen bir gerçektir. Birleşme bölgesinde depolanan yüklerden dolayı pozitif gerilimden negatif gerilime geçiş hemen gerçekleşmez. Şekil 2-9'da diyotun geçiş analizi için gerekli test devre yapısı gösterilmiştir. t = 0 anında diyot ters kutuplanarak, diyot üzerinden akan akım incelenebilir. Test devresinin ideal güç doğrultucu ve SRD diyot için akım grafiği Şekil 2-10'da verilmiştir.



Şekil 2-9 Ters Toparlanma Test Devresi

Diyotların yapısı kullanım alanına göre tasarlanır. Örnek olarak SRD diyotlarda depolama süresi t_s uzun, düşme süresi t_r ise olabildikçe kısa olacak şekilde tasarlanır. Güç doğrultma diyotlarında ise $t_{rr} = t_r + t_s$ toplam ters toparlanma geçiş süresi minimal ve $\frac{t_s}{t_r}$ oranı küçük olacak şekilde tasarlanır. Yüksek güç doğrultucuları ve SRD aynı diyot yapısı olan PIN yapısını kullanır. İdeal PIN yapısı çok fazla şekilde katkılanmış p+ ve n+ türü bölge ile bu bölgeler arasında kalan ara (özdeğer) bölgeden oluşur. Pratikte bu yapıyı oluşturmak zor olduğu için, "psn"

diyot yapısı kullanılır. Burada "s" katmanı çok az katkılı p+ ya da n+ türünde orta bölgeyi ifade eder.



Şekil 2-10 a) İdeal SRD Ters Toparlanma Geçişi **b)** İdeal Güç Doğrultucu Ters Toparlanma Geçişi [10]



Şekil 2-11 a) SRD Diyot Yapısı b) Güç Doğrultucu Diyot Yapısı [10]

Şekil 2-11'de güç doğrultucu diyot ve SRD diyot yapıları gösterilmiştir. Bu diyotların yapısı benzer olmalarına rağmen farklı çalışma alanlarında kullanılır. Bunun iki nedeni vardır. İlki geleneksel SRD diyotlarda hızlı geçiş ancak s bölgesinin ince olmasıyla (birkaç mikron) mümkündür. Bunun tam aksine, güç doğrultucu diyotlarının çok yüksek gerilimlere dayanabilmesi için s bölgesi onlarca mikron genişliğinde olmalıdır. İkincil olarak, SRD diyotlarda istenen bir özellik olan hızlı geçiş süresi t_R , güç doğrultucularda istenmeyen bir özelliktir. Bunun nedeni hızlı geçişlerde güç devrelerinin büyük endüktif gerilimler ise cok oluşturabilmesidir.

2.4 SRD Kullanım Alanları

SRD diyot icat edildiğinden itibaren birçok kullanım alanına sahip olsa da yoğun olarak kullanıldığı 3 ana başlık vardır.

- SRD diyotlar çalışma prensibinde anlatıldığı üzere çok hızlı anahtarlama hızına sahip olduğundan, darbe işaretleri oluşturmada kullanılır. Bunun yanında mevcut darbe işaretlerinin daha keskin yükselmesi ve düşmesi için de kullanılır.
- SRD diyotlar en yoğun olarak frekans çarpıcı alanında kullanılır. SRD, giriş frekansının tam sayı katlarını çıkışta oluşturma özelliğine sahiptir. Diyot çıkışına konulan rezonans bir devreyle de (zil devresi), bütün spektruma yayılan güç istenen frekansa aktarılır. Bununla ilgili detaylar bir sonraki bölümde aktarılacaktır.
- SRD diyotların kullanıldığı diğer bir alan da tarak üretecidir. Tasarımı itibariyle frekans çarpıcı ile aynıdır. Ancak diyot çıkışına rezonans bir devre değil de bağlayıcı bir kapasite eklenerek çıkışta tüm spektrum elde edilir. Diyot çıkışının frekans spektrumu tarak yapısını andırdığı için bu şekilde isimlendirilmiştir.



Şekil 2-12 Radar Alıcı Sistemde Frekans Çarpıcı Kullanımı

Diyot frekans çarpıcıların diğer çarpıcılara göre en büyük üstünlüğü çok düşük bir seviyede gürültü üretmesidir. Radarların lokal osilatörlerinde ve faz modülasyonlu haberleşme sistemlerinde düşük gürültü istenen bir sistem gereksinimidir. Şekil 2-12'de örnek bir radar alıcı sistemde frekans çarpıcının kullanımı gösterilmiştir. Burada lokal osilatör kaynağından gelen alçak frekanslı işaret frekans çarpıcı ile gerekli frekansa yükseltilerek çarpıcının beslenmesi sağlanır.

3. SRD FREKANS ÇARPICI ÖZELLİĞİ

3.1 Doğrusallık ve Doğrusalsızlık Kavramları

Elektronik Mühendisliğinin temel gerçeği şudur ki; bütün elektronik devreler doğrusal değildir [8]. Modern devre teorisinde devreler doğrusal yaklaşım kullanılarak analiz edilse bile gerçekte bu bir yaklaşımdır. Bazı küçük işaret yükselteçleri çok düşük doğrusalsızlık özellikleri göstermelerine rağmen sistemlerde bu doğrusal olmayış ihmal edilerek kullanılırlar. Bu gibi sistemlerde doğrusalsızlık sistemin performansını etkileyen parametrelerden biridir ve devre tasarımları bu etkiyi minimize edecek şekilde yapılır. Frekans çarpıcı gibi devrelerde ise, devre elemanlarının doğrusalsızlık özelliğinden yararlanıldığı için bu devrelerde doğrusalsızlık istenen bir durumdur. Doğrusal özellik yüksek olduğu durumlarda bu devreler çalışmaz. Bunun için bu gibi devreler doğrusalsızlık özelliği maksimum, doğrusal özellikler minimum olacak şekilde tasarlanır. Doğrusal olmayan devrelerin tasarım ve analizi doğrusal devrelere göre daha karmaşık ve zordur. Katı hal devre elemanları dışında direnç, kapasite ve indüktör gibi pasif devre elemanları bile tüm çalışma koşulları altında doğrusal çalışmayabilir. Örnek olarak, dirençlere çok yüksek gerilim ya da akım uygulandığında, sıcaklık direncin değerini değiştirebilmektedir. Benzer şekilde yarıiletken maddelerden yapılan kapasitelerin de uygulanan gerilime göre kapasite değerlerinin değiştiği bilinmektedir. Doğrusal devre tanımı gerçekte bir idealleştirmedir ve elektronik devreleri tamamıyla anlamak, elemanların birbirleriyle olan etkileşimini analiz etmek için doğrusalsızlık kavramının ve etkilerinin anlaşılması gerekmektedir [8].

Doğrusal sistemler üst üste ilkesine uyar. x_1 ve x_2 bir sisteme ayrı ayrı uygulandığında, sistem cevabı y_1 ve y_2 olsun. Aynı sisteme $ax_1 + bx_2$ uygulandığında sistem cevabı $ay_1 + by_2$ olarak elde ediliyorsa bu sistem doğrusaldır denir. Şekil 3-1'de bu ilişki verilmiştir.

20



Şekil 3-1 Doğrusal Sistem ve Giriş/Çıkış İlişkisi

Tanıma göre doğrusal ve zaman bağımsız sistemlerin frekans cevabı, sadece sistemi uyaran dalganın frekansını içerir. Bu nedenle zaman bağımsız ve doğrusal sistemler yeni frekanslar üretmez. Buna karşın doğrusal olmayan sistemler önemli oranda yeni frekans bileşenleri içermektedir. Yeni frekans bileşenlerinin oluşup oluşmaması ise, doğrusal ve doğrusal olmayan sistemleri ayıran en temel farklardan biridir.

Doğrusal olmayan birçok elektronik ve elektro-mekanik devre elemanı mevcuttur. Bunlardan en basiti olan anahtar ideal olarak mükemmel doğrusalsızlık özelliğine sahiptir. Geçmişte yükselteçlerin doğrusalsızlık özellikleri kullanılarak harmonik üretimi ya da hızlı darbeler oluşturulsa da günümüzde SRD ve varaktör diyotlar yükselteçlerin önüne geçmiştir [9].

3.2 Frekans Çarpıcı Temel Çalışma Prensibi

Elektronik devrelerde frekans çarpımı devrenin doğrusalsızlık davranışı sonucunda meydana gelir [15]. *f* frekansında, saf bir sinüzoidal işaretin harmonikleri yoktur. Bu işaret doğrusal bir devreden geçtiğinde sadece fazı kaymış bir şekilde çıkışa aktarılacaktır. Yani *f* frekanslı işaretin harmonikleri devre çıkışında üretilmeyecektir. Ancak bu işaret doğrusal olmayan bir devreden geçirildiğinde, devre çıkışında giriş işaretinin tam sayı katlarındaki harmonikleri oluşturulacak ve giriş gücü tüm spektruma yayılacaktır. Çıkışta hangi işaret kullanılacaksa bant geçiren filtre ile süzülerek sisteme aktarılır. Şekil 3-2'de frekans çarpıcının blok diyagramı verilmiştir.


Şekil 3-2 Frekans Çarpıcı Blok Diyagramı

Frekans çarpıcılar genel olarak 4 parametre ile karakterize edilir. Bunlar; çarpım katsayısı (N), çıkış gücü (P_{out}), dönüşüm kazancı ya da kaybı (G_c) ve istenmeyen işaretlerin bastırılma oranıdır (S). Şekil 3-3'te ilgili parametrelerin frekans ve genlik alanındaki grafiksel ifadesi gösterilmiştir. Çıkış frekans gücünün önemli olduğu kadar, diğer harmoniklerin bastırılması da bir frekans çarpıcı devresinde önem arz etmektedir. Özellikle (n-1). ve (n+1). harmonikler ana işarete oldukça yakın çıkmaktadır. Çıkıştaki filtrenin bu işaretleri yeterince bastırması bu anlamda önemlidir.



Şekil 3-3 Frekans Çarpıcı Giriş ve Çıkış İşaretleri

İlk bölümde de bahsedildiği gibi frekans çarpımı ya doğrusal olmayan akım-gerilim ya da doğrusal olmayan kapasite-gerilim karakteristiklerinden birini gerektirir. Şekil 3-4 ve Şekil 3-5'te doğrusal olmayan rezistans ve kapasitansın girişteki bir sinüzoidal işaretin tam katlarında harmoniklerini nasıl ürettiği görülür. Matematiksel olarak doğrusal olmayan akım-gerilim ve yük-gerilim karakteristikleri diyotun çalıştığı bir V_{R} eğimleme değerinde güç serisine açılabilir.

$$I(V_B + \Delta V) = a_0 + a_1 \Delta V + a_2 \Delta V^2 + a_3 \Delta V^3 + \dots$$
(3.1)

$$Q(V_B + \Delta V) = b_0 + b_1 \Delta V + b_2 \Delta V^2 + b_3 \Delta V^3 + \dots$$
(3.2)

Girişten uygulanan işaret sinüzoidal bir işaret olursa,

$$\Delta V = V_d \cos(w_g t) \tag{3.3}$$

$$I(t) = I_0 + I_1 \cos(w_g t) + I_2 \cos(2w_g t) + I_3 \cos(3w_g t) + \dots$$
(3.4)

$$Q(t) = Q_0 + Q_1 \cos(w_s t) + Q_2 \cos(2w_s t) + Q_3 \cos(3w_s t) + \dots$$
(3.5)



Şekil 3-4 Doğrusal olmayan Rezistans Frekans Çarpıcı Çalışma Prensibi [1]

yazılabilir. Eş.(3.3) ifadesi Eş.(3.1) ve Eş.(3.2) içine yerleştirilirse, akım ve yük dalga biçimleri elde edilir. Eşitliklerden de görüleceği üzere akım ve yük dalga biçimleri giriş işaretinin harmoniklerini içerir.

Eş.(3.4) ve Eş.(3.5) ifadeleri bir frekans çarpıcı devresinin doğrusal olmayan bir devreden ve bu devrenin ardına eklenecek bir filtreden oluşması gerektiğini açıklar. Eklenecek filtre ile çıkıştaki gerekli harmonik ayırdedilerek diğer harmoniklerin bastırılması sağlanır.







Şekil 3-6 Paralel Bağlı SRD ile Frekans Çarpıcı Devresi

Genellikle, diyotun giriş ve çıkışında, empedans uyumlandırma devreleri de bulunur. Şekil 3-6'da bu yapı gösterilmiştir. Giriş ve çıkış frekanslarını uyumlandıran devreler frekans çarpıcının verimliliğini artırır.

3.3 SRD Frekans Çarpıcı Tasarımı

SRD'nin hızlı anahtarlama özelliği sayesinde yüksek dereceli harmonikler elde edilebilir. Piyasadaki mevcut SRD diyotların çıkış frekansı 20 GHz ile sınırlıdır. Genel olarak SRD frekans çarpıcı blok diyagramı Şekil 3-7'de verilmiştir.



Şekil 3-7 SRD Frekans Çarpıcı Blok Diyagramı [16]

SRD çarpıcı 4 ana bölümden oluşur. İlk aşamada, çarpılacak olan f_1 sinüzoidal isareti üretecek bir isaret kaynağı gerekir. SRD divotlar yüksek güc seviyelerinde sürüldüğünden (20-35 dBm), bu seviyelere çıkabilmek için giriş yükselteçleri gerekebilir. İşaret kaynağından gelen yüksek güçlü f_1 giriş işareti SRD diyotun bulunduğu darbe üreteç devresine aktarılır. Bu devre gelen sinüzoidal işareti periyodik darbelere dönüştürür. Diyot, giriş işaretinin pozitif döngüsünde ileri yönde kutuplanır ve üzerinde yaklaşık olarak 0.7V gerilim düşümü olur. Diyot sinüzoidal işaretin negatif döngüsünde ise bir süre iletime devam eder ancak depolanan yük tükendiğinde yüksek empedans durumuna geçerek yüksek gerilimli darbeler oluşturulmuş olur. Bu darbelerin periyodu giriş işaretinin periyoduna eşittir. Periyodik darbeler Fourier serisine açıldığında frekans spektrumunda giriş işaretinin tam sayı katlarında frekanslarda işaretlerin oluştuğu görülür. Darbe üreteç devresi $f_a = n * f_1$ çıkış frekansında bir rezonans devre ile sonlandırılırsa darbedeki tüm enerji f_a çevresine aktarılır. Rezonans devreden sonra merkez frekansı f_o olan bant geçiren bir filtre eklenirse çıkışta f_o frekansında saf bir sinüs dalga elde edilmiş olunur. Bundan sonraki bölümde bu devrelerin analizleri detaylı olarak anlatılacaktır.

3.3.1 Darbe Üreteç Devresi

Darbe üreteç devresi; sinüzoidal bir gerilim kaynağı, sürücü bobin, SRD, eğimleme kaynağı (DC) ve sonlandırıcı yük direncinden oluşur. Bu devre gelen sinüzoidal işaretleri periyodik darbelere dönüştürür. Şekil 3-8'de en basit haliyle darbe üreteç devresi verilmiştir.



Şekil 3-8 Darbe Üreteç Devresi

İdeal diyot modelinde belirtildiği gibi SRD devresi iki farklı durumda incelenebilir. İlk durum iletim aralığı, diğer durum ise darbenin oluştuğu darbe aralığıdır. Bu durumlarda bobin üzerinden akan akım ve diyot üzerine düşen gerilim hesaplamaları yapılacaktır.

3.3.1.1 İletim Aralığı

İletim bölgesinde diyot çok yüksek kapasitansa sahip olduğundan bu bölgede diyot kısa devre ile modellenir. Bu nedenle eşdeğer devre sinüzoidal bir gerilim kaynağı, bobin ve eğimleme kaynağından oluşur. Eşdeğer devre Şekil 3-9'da gösterilmiştir.



Şekil 3-9 İletim Bölgesi Darbe Üreteç Eşdeğer Devresi

Diyot iletim bölgesinde çalıştığı için üzerinde sabit bir $e_0(t)$ gerilimi oluşur. Ancak bobin üzerinden akan akım değişiklik gösterir. Akımın hesaplanması için devrenin AC ve DC analizi yapılır.

DC Analiz yapılırken sadece DC eğimleme kaynağı kullanılır. $_{\varphi}$ diyot üzerine düşen gerilim olmak üzere;

$$-(V_{DC} + \varphi) = L \frac{di}{dt}$$
$$i(t) = -\int \frac{V_{DC} + \varphi}{L} dt$$
$$i_{DC}(t) = -\frac{(V_{DC} + \varphi)}{L} t$$
(3.6)

elde edilir. DC analiz sonucunda elde edilen akım (3.6) ifadesinde belirtilmiştir. AC analiz yapılırken bu kez sinüzoidal gerilim kaynağı kullanılır.

$$V_{AC} = E\sin(wt + \alpha) = L\frac{di}{dt}$$
$$i_{AC}(t) = \frac{E}{L}\int \sin(wt + \alpha)dt + C$$
$$i_{AC}(t) = -\frac{E}{Lw}\cos(wt + \alpha) + C$$
(3.7)

Burada *C* sabiti t = 0'da I(0) başlangıç akımı ile bulunabilir.

$$C = I(0) + \frac{E}{Lw}\cos(\alpha)$$
(3.8)

(3.7) if a desinde C yerine (3.8) if a desi konulursa $i_{AC}(t)$ a kımı (3.9) deki gibi bulunur.

$$i_{AC}(t) = I(0) + \frac{E}{Lw} \left[\cos(\alpha) - \cos(wt + \alpha) \right]$$
(3.9)

 $i_{L}(t)$ toplam akımı AC ve DC akımların toplamı olarak yazılabilir.

$$i_L(t) = i_{AC}(t) + i_{DC}(t)$$
 (3.10)

$$iL(t) = I_0 + \frac{E}{wL} \left[\cos(\alpha) - \cos(wt + \alpha) \right] - \frac{(V_{DC} + \varphi)}{L} t$$
(3.11)

Değişen akıma karşılık diyot üzerinde sabit bir φ gerilimi olacağından bu gerilim da;

$$e_0(t) = \varphi \tag{3.12}$$

ile ifade edilebilir. Eş.(3.11)'de I_0 , iletim döngüsünün başladığı anda bobin üzerindeki başlangıç akımıdır. İkinci terim akımın sinüzoidal bileşeni üçüncü terim ise DC eğimleme kaynaklı doğrusal akım eğimidir. Bu döngüde akım $[I_0, I_0]$ aralığında değişim gösterir. İletim bölgesi için gerilim dalga formu ve bobin üzerinden akan akım grafiği Şekil 3-10'da gösterilmiştir. Akım pozitif olduğunda yük SRD de depolanır, akım negatif olduğunda ise ters akımla depolanan bu yük boşaltılır. Bu nedenle akım grafiğinde gösterilen taralı alanlar birbirlerine eşittir. İletim aralığı sonunda depolanan toplam yük "0" olmak zorundadır.

$$Q_s = \int_0^{T-t_p} i_L(t)dt \tag{3.13}$$

Eşitlikte T, giriş frekansına bağlı olarak bir döngü boyunca periyottur. t_p ise darbe süresidir. $t = T - t_p$ olduğunda bütün yük tükeneceğinden diyot aniden ters eğimleme durumuna anahtarlanır ve bu anda darbe döngüsü başlamış olur.



Şekil 3-10 İletim Bölgesi Akım ve Gerilim Grafiği

Şekil 3-10'dan da görüldüğü gibi iletim bölgesi boyunca diyot üzerindeki gerilim sabit kalmaktadır. Akım ise bir süre ileri yönde aktıktan sonra geriye akarak diyot üzerinde depolanan yük tüketilir.

3.3.1.2 Darbe Aralığı

Bu aralık darbenin oluşturulduğu bölgedir. Diyot bu bölgede iletim yapmaz. *V* eğimleme değeri; diyotun tam anahtarlama anında, bobin üzerinden akan akım en büyük negatif değerine ulaşacak şekilde ayarlanır. Bu nokta darbenin oluşması için en kritik konulardan biridir.

$$\frac{di\iota(t)}{dt} = 0 \tag{3.14}$$

Anahtarlama anında, diyot üzerindeki tüm yük boşalmış ve diyot anahtarlama durumuna geçmiştir. Bu durumda bobin ve diyot üzerine düşen gerilim "0" olacaktır. Yani, darbe döngüsünün başlangıcında üretecin anlık gerilimi, eğimleme gerilimi *V*'ye eşit ve ters yöndedir. Böylece bu döngü süresince üreteçler devrede ihmal edilebilir. Devre; bobin, C_D , R ve I_1 başlangıç akımı ile modellenir. Darbe bölgesi için eşdeğer devre modeli Şekil 3-11'de gösterilmiştir.



Şekil 3-11 Darbe Aralığı Eşdeğer Devre

R, L, C devre parametreleri kullanılarak ve doğrusal devre analizi yapılarak R direnci üzerine düşen e_0 gerilimi ile bobin üzerinden akan $i_L(t)$ akım değerleri bulunabilir.

$$e_0(t) = \frac{I_1 \sqrt{\frac{L}{C_D}}}{\sqrt{1 - \zeta^2}} \exp\left[-\frac{\zeta w_n t}{\sqrt{1 - \zeta^2}}\right] \sin(w_n t)$$
(3.15)

$$i_{L}(t) = I_{1} \exp[-\frac{\zeta w_{n}t}{\sqrt{1-\zeta^{2}}}][\cos w_{n}t + \frac{\zeta \sin w_{n}t}{\sqrt{1-\zeta^{2}}}]$$
(3.16)

Eşitliklerdeki;

- w_n: Devrenin sönümlenmiş doğal frekansını
- ζ : Devrenin sönümlenme katsayısını
- C_{D} : Diyotun ters eğimleme durumunda gösterdiği sabit kapasitans değerini

$$\zeta = \frac{1}{2R} \sqrt{\frac{L}{C_D}}$$
(3.17)

$$w_n = \sqrt{\frac{1 - \zeta^2}{LC_D}} \tag{3.18}$$

ifade eder. Eş.(3.15) ve Eş.(3.18) arasındaki eşitliklerin nasıl çıkarıldığı EK1'de detaylı olarak anlatılmıştır.

Hem iletim hem darbe aralığı için giriş akımı ve çıkış gerilimi eşitlikleri elde edildi. Kararlı bir çalışma aralığında iki döngü arasındaki akımlar eşitlenebilir. Yani;

$$I_{0}^{'} = I_{1}$$

 $I_{1}^{'} = I_{0}$
(3.19)

Eş.(3.16)'da I_1 ve I_0 arasında bağlantı kurulabilir. $t = t_p$ anında $i_L(t)$

$$i_{L}(t = t_{p}) = I_{0} = I_{1} = -I_{1} \exp(\frac{-\zeta \pi}{\sqrt{1 - \zeta^{2}}})$$
 (3.20)

olarak elde edilir.

İletim döngüsü sonunda diyotta depolanan yük sıfırdır. (3.16)'da verilen akımın integrali alınarak yük fonksiyonu bulunabilir.

$$q(t) = (I_0 + \frac{E}{wL}\cos\alpha)t - (V + \varphi)\frac{t^2}{2L} - \frac{E}{w^2L}(\sin(wt + \varphi) - \sin\alpha)$$
(3.21)

 $i_L(t_1) = I_1$ ve $q(t_1) = 0$ ifadesi kullanılarak E, V, I_0 ve α arasındaki ilişki elde edilir. Bobindeki akım t_1 anında maksimum negatif değerini alacağından, φ diyot üzerine düşen gerilim olmak üzere ;

$$V + \varphi = E\sin(\alpha - \frac{\pi}{N})$$
(3.22)

ilişkisi elde edilir. Bu ifade $q(t_1)$ ve $i_L(t_1)$ içerisinde yerine konduğunda E ve I_0 eşitlikte yok edilebilir. Böylece gerekli α açısı aşağıdaki gibi bulunabilir.

$$\tan \alpha = \frac{A_N G + B_N}{C_N G + D_N}$$
(3.23)

Burada; A_N, B_N, C_N, D_N ve *G* aşağıdaki gibidir. Bu eşitliklerin çıkarılması EK1'de detaylı olarak verilmiştir.

$$A_{N} = 2\sin\frac{\pi}{N} + (2\pi - \frac{\pi}{N})^{2}\sin\frac{\pi}{N} + 2(2\pi - \frac{\pi}{N})$$

$$B_{N} = 2\sin\frac{\pi}{N} - (2\pi - \frac{\pi}{N})^{2}\sin\frac{\pi}{N} + 2(2\pi - \frac{\pi}{N})\cos\frac{\pi}{N}$$

$$C_{N} = -2 + 2\cos\frac{\pi}{N} + (2\pi - \frac{\pi}{N})^{2}\cos\frac{\pi}{N}$$

$$D_{N} = -2 + 2\cos\frac{\pi}{N} - (2\pi - \frac{\pi}{N})^{2}\cos\frac{\pi}{N} - 2(2\pi - \frac{\pi}{N})\sin\frac{\pi}{N}$$

$$G = \exp(\frac{\pi\xi}{\sqrt{1 - \xi^{2}}})$$
(3.24)

Şekil 3-12'de iletim aralığından sonra darbe aralığında bobin üzerinden akan akım ve diyot üzerine düşen gerilim grafiği verilmiştir. Bobin üzerinde depolanan enerji anahtarlamadan sonra C_p 'e aktarılır. Bobinde depolanan enerji

$$W_I = \frac{1}{2} L I_1^2$$
 (3.25)

formülüyle elde edilir.

Anahtarlamadan sonra *R*, *L*, *C* devresi analiz edildiğinde sönümlenen bir sinüzoidal dalga elde edilir. Ancak yarım sinüs oluştuktan sonra giriş işaretinin pozitif döngüsü başlayacağından diyot tekrar iletim durumuna geçer ve sönümlenen dalga biçimi devam etmez. Bunun yerine yarım sinüs dalga biçimi oluşmuş olur. Böylece giriş işaretinin farklı periyotları için çıkışta periyodik darbeler elde edilir. Periyodik darbeler ve buna karşılık bobin üzerinden akan akım grafiği Şekil 3-13'te verilmiştir.

Şekil 3-13'ten görüldüğü gibi oluşan bu periyodik darbelerin dalga biçimi, elde edilecek harmoniklerin derecelerine bağlıdır. Bu nedenle farklı harmonik dereceleri için farklı darbe genişliği ve yüksekliği elde edilir. Darbe yüksekliği ve genişliği harmoniklerin toplam gücünü belirlediğinden giriş işareti gücüyle diyot çıkışında elde edilen güç farkı, diyot üzerinde harcanan gücü gösterir, bu nedenle yüksek verimlilik için seri direnci düşük diyot kullanılır.

Harmonik üretiminde eğimleme uygulanmadığı takdirde giriş frekans işaretinin periyodu boyunca iletim devam eder ve elektriksel süreksizlik oluşturulmaz, bunun sonucunda da harmonik üretimi gerçekleşmez [18].

32



Şekil 3-12 Darbe Üreteci Akım ve Gerilim Grafiği



Şekil 3-13 Darbe Üreteci Periyodik Akım ve Gerilim Grafiği

Darbelerde oluşan enerji, bobinde depolanan enerjiye eşit olduğundan;

$$\frac{1}{2}I_{1}^{2}L \cong \frac{1}{2}C_{D}E_{p}^{'2}$$
(3.26)

Eşitliği yazılabilir. Burada $E_p^{'}$ LC devresinin yüklenmemiş darbe yüksekliğidir.

$$E_{p}^{'} \cong I_{1} \sqrt{\frac{L}{C_{D}}}$$
(3.27)

 t_p darbe genişliği ise *LC* devresinin rezonans frekansı ile belirlenir. Genişlik, sönümlenen sinüzoidal işaretin yarım periyodu olduğundan

$$f_n = \frac{1}{2\pi\sqrt{LC_D}} \tag{3.28}$$

$$t'_p \cong \pi \sqrt{LC_D}$$
 (3.29)

elde edilir. Yüklemeyi artırmak (R'yi düşürmek) darbe yüksekliğini (E_p) düşürür ve darbe genişliğini (t_p) artırır. Bu nedenle yüklü devre için darbe yüksekliği

$$E_p = E'_p \exp \frac{-\pi\zeta}{2\sqrt{1-\zeta^2}}$$
 (3.30)

ve yüklü devre için darbe genişliği;

$$t_p = \frac{\pi \sqrt{LC_D}}{\sqrt{1-\zeta^2}} \tag{3.31}$$

olarak elde edilir. ζ devrenin sönüm katsayısı R, L, C devre parametrelerine bağlı olarak değişir. Darbe yüksekliği verilen parametreler dışında diyotun kırılma gerilimine da bağlıdır. Gerilim derinliği diyotun kırılma geriliminden yüksek olmamalıdır.

Darbe dizinindeki güç; bobin üzerinde enerji hesaplaması ya da bir periyot boyunca ortalama güç formülü ile bulunabilir:

$$P_{o} = \frac{1}{T} \int_{T-t_{p}}^{T} \frac{e_{0}^{2}(t)}{R_{L}} dt = \frac{f_{i}L}{2} \Big[I_{1}^{2} - I_{0}^{2} \Big]$$
(3.32)

$$P_{o} = f_{i} E_{p}^{2} C_{D} \frac{(1 - \zeta^{2})(e^{\frac{\zeta \pi}{\sqrt{1 - \zeta^{2}}}} - e^{-\frac{\zeta \pi}{\sqrt{1 - \zeta^{2}}}})}{2}$$
(3.33)

Eş.(3.33) ifadesi $\zeta \ll 1$ için daha da sadeleştirebilir.

$$P_o \cong \pi \zeta E_p^2 f_i C_D \tag{3.34}$$

Sönüm katsayısı, devrenin hem güç, hem darbe genişliği hem de kararlı çalışması için uygun bir değere ayarlanmalıdır. [11] Sönüm katsayısının yaklaşık olarak 0.5 seçilmesi, hem iyi bir güç çıkışı hem de kararlılık açısından önemlidir.

3.3.1.3 Periyodik Darbe Dizisinin Spektrum Analizi

Periyodik darbe dizisinin spektral içeriği Fourier analizi ile yapılır. Darbenin mükemmel bir yarım-sinüs ile şekillendiği ve darbe yüksekliğinin E_p olduğu varsayılırsa Fourier analizi sonucu $n * f_i$ deki gerilim katsayıları bulunabilir.

$$0 < t < t_{p} \text{ araliginda } v_{0} \cong E \sin Nwt$$

$$t_{p} < t < \frac{1}{f_{i}} \text{ araliginda } v_{0} = \varphi$$
(3.35)

Eş.(3.35) de verilen aralık darbeleri ifade eder.

$$v_{0}(t) = \sum_{n=-\infty}^{+\infty} c_{n} e^{jnwt}$$

$$c_{n} = \frac{1}{T} \int_{0}^{t_{p}} v_{0}(t) e^{-jnwt} dt$$

$$c_{0} = \frac{E_{p}}{\pi N}$$

$$c_{n} = c_{0} \frac{\cos(\frac{\pi}{2} \frac{n}{N})}{(1 - \frac{n^{2}}{N^{2}})}$$
(3.36)

Eş.(3.36) ile verilen ifadelerin ispatı EK1'de detaylı olarak verilmiştir. Periyodik darbelerin Fourier katsayıları ($\frac{c_n}{c_0}$) Şekil 3-14'te çizdirilmiştir. Çizgi spektrumu ilk sıfırını $f = \frac{3}{2t_p} = 3Nf_i$ frekansında alır. Fourier katsayıları incelendiğinde frekans

bileşenlerinin genliklerinin önemli bir kısmı ilk sıfır değerinden önce yer alır. İki farklı çizgi arasındaki çizgi spektrumunun düzlüğünü darbe genişliği belirler. Darbe genişliği küçüldükçe, çizgi spektrumunun sıfıra uğradığı ilk değer daha yüksek frekanslarda ortaya çıkar. Fiziksel olarak darbe genişliğinin sıfır olması mümkün olabilseydi, $f = \infty$ a kadar düz bir çizgi spektrumu elde edilebilirdi [14].

Darbe üreteç devresi bu haliyle tarak üreteci olarak kullanılabilir.Şekil 3-14'ten de görüldüğü gibi, bu devre giriş frekansının tamsayı katlarında yeni işaretler üretebilmektedir.



Şekil 3-14 Darbe Dizisinin Fourier Spektrumu

Tarak üreteci, genlik ve frekans kalibrasyonunda, faz kilitleme sistemlerinde ve referans frekans üretiminde kullanılmaktadır. Darbe üreteç devresi frekans çarpıcıların da en kritik devresidir. Bu devre doğrudan rezistif bir yüke aktarılırsa tarak üreteci olarak, rezonans hat (zil devresi) devresine aktarılırsa frekans çarpıcı olarak kullanılır.

3.3.1.4 Devre Eleman Değerlerinin Belirlenmesi

Darbe üreteç devresinde bulunan elemanların formülleri bu başlıkta aktarılmıştır. Yukarıda devrenin temel analizini yapabilmek için sadece diyot, sürücü bobin, eğimleme gerilimi ve işaret kaynağı olan devre ele alınmıştır. Ancak gerçekte tasarımda, öngerilimi RF hatta taşıyan eğimleme devresi, giriş empedansını uyumlandıran devre gibi yapılarda bulunur. Şimdi darbe üreteç devresi parametreleri incelenecektir.

Sönüm Katsayısı (ζ): 0.3 ila 0.7 arasında olması kararlılık açısından önemlidir. Bu nedenle hem istenen darbe genişliğini sağlayacak hem de çarpıcının kararlı bir şekilde çalışmasını sağlayacak bir sönüm katsayısı belirlenmesi gerekir.

37

Darbe Genişliği (*t_p***):** Çıkış frekansının yarım ve tam döngüsü arasında bir değer seçilmelidir. Yani;

$$\frac{1}{2f_0} < t_p < \frac{1}{f_0}$$
(3.37)

Sürücü bobin (_L): Bobin değeri seçilen darbe genişliğine göre belirlenir. Eş.(3.31) kullanılarak;

$$L \approx \left(\frac{t_p}{\pi}\right)^2 \frac{1}{C_p} \tag{3.38}$$

Ayar kapasitesi (C_T): Ayar kapasitesi Şekil 3-15'te görüldüğü gibi devreye paralel bağlanır. Kapasite 2 nedenden dolayı kullanılır. İlki darbe üreteç devresinin giriş empedansını (R_{in}) saf rezistif yapmaktır. İkinci nedeni ise, bu kapasite çıkış frekansında kısa devre gibi davranır. Böylece frekans çarpıcı devresinde üretilen yüksek dereceli harmonikler devrenin girişine dönemezler. Bu kapasite yüksek kalite faktörlü seçilmelidir. C_T ayar kapasitesi f_i frekansında L ile rezonansa gireceğinden bu kapasitenin değeri;



Şekil 3-15 Ayar Kapasitesinin Kullanımı

Giriş Uyumlandırma Devresi (L_{M} ve C_{M} *):* Bu devre RF kaynak empedansı ile darbe üreteç devresi arasındaki empedans uyumluluğunu sağlar. Bu devreyi oluşturmanın birçok yolu vardır. Giriş frekansı 1GHZ'in altında ise genellikle ayrık

elemanlar kullanılır. Bu devrede kullanılan elemanların kayıpları az olmalıdır. İyi bir uyumlandırma için genellikle farklı filtre türleri de kullanılabilir. Eğer giriş ve çıkış verimliliği önemliyse tek bir LC filtresi yeterli olacaktır. Geniş bantlı çarpıcı tasarımlarında yüksek dereceli filtreler gerekebilir. Bu tez çalışmasında tek bölümlü LC filtre kullanılacaktır. Uyumlandırma devresi Şekil 3-16'da gösterilmiştir.

 $\frac{R_s}{R_{in}} > 10$ koşulu ile L_M ve C_M değerleri yaklaşık olarak bulunur [16].



Şekil 3-16 Giriş Empedans Uyumlandırma Devresi

$$L_{M} \approx \frac{\sqrt{R_{g}R_{in}}}{2\pi f_{i}}$$
(3.40)

$$C_M \approx \frac{1}{2\pi f_i \sqrt{R_g R_{in}}}$$
(3.41)

Burada R_{g} , RF kaynağın empedansıdır.

Eğimleme Devresi (L_b , L_c ve L_{ch}): SRD diyotu kutuplayabilmek için eğimleme devresine ihtiyaç duyulur. Bu devrenin amacı DC'nin diyota, devrede kararlılığı etkilemeyecek şekilde iletilmesidir. Eğimleme işlemi dışarıdan güç kaynağı kullanılarak yapılabileceği gibi kaynak kullanmadan kendiliğinden eğimleme ile de yapılabilir. Kendiliğinden kutuplama daha az maliyetli olmasına rağmen farklı diyot varyasyonlarında farklı eğimleme direnci gerektirmektedir. Bu nedenle genellikle dışarıdan DC kaynak kullanılarak eğimleme gerçekleştirilir. Eğimleme devresi; girişte yüksek geçiren bir filtre, RF engelleyici bobin ve güç kaynağından oluşur.

Kendiliğinden eğimleme de ise yüksek geçiren filtre ve eğim direnci gerekmektedir. Yüksek geçiren filtre, DC'nin RF kaynağa gitmesini engellediği gibi f_i frekansı altında oluşabilecek osilasyonları da engeller. Bu filtrenin kesim frekansı yaklaşık olarak $0.8f_i$ seçilir. Elemanların yaklaşık olarak değerleri aşağıdaki gibi bulunur [16].

$$L_{b} = \frac{24.4}{f_{i}(GHz)} \text{ nH}$$
(3.42)

$$C_b = \frac{8.85}{f_i(GHz)} \text{ pF}$$
(3.43)

Eğimleme devresinin diğer bir elemanı RF engelleyici bobindir. Girişten gelen f_i işaretinin DC devreye geçişini engeller. Bu elemanın değerinin bulunması deneysel olmakla birlikte RF'in göreceği empedans minimum 250 Ohm olacak şekilde ilk değer seçilebilir.





Böylece

$$L_{ch} = \frac{250}{2\pi f_i}$$
(3.44)

eşitliği elde edilir.

3.3.2 Rezonans Hat Devresi (Zil Devresi)

Frekans çarpıcı devresinde, tarak üretecinin aksine sonlandırma işlemi uygun bir rezonans devre ile yapılır. Rezonans devre gelen periyodik darbeleri sönümlü dalga şekline çevirdiğinden bu devre zil devresi olarak da adlandırılmaktadır. Zil devresinin yüklü kalite faktörü (Q) uygun bir değere ayarlanırsa, enerjinin büyük bir kısmı giriş frekansının n katı çevresine toplanabilir. Zil devresi oluşturmanın çok farklı yöntemleri olmakla birlikte en çok kullanılan yöntemler yarım dalga rezonatörü ve çeyrek dalga rezonatorüdür. Zil devresi çalışma prensibi, çeyrek dalgaboyunda bir hatla sonlanan darbe üreteci üzerinden yapılacaktır. Şekil 3-18'de bu devre gösterilmiştir. Darbe üreteç devresinden sonra R_0 karakteristik empedansa sahip $\frac{\lambda}{4}$ uzunluğunda bir hat eklenmiş ve bu hat da R_L yük empedansı ile sonlandırılmıştır.



Şekil 3-18 Sönümlü Dalga Oluşturan Zil Devresi

Eğer R_L sonlandırıcı yük hattının karakteristik empedansı R_0 'a eşitse, devre uyumludur ve gelen darbeler gecikmeli olarak yüke aktarılır. Eğer $R_L > R_0$ olursa, darbedeki enerjinin bir kısmı yükten diyota doğru geri yansır ve yansıyan enerji *t* süresinde diyota varır.

t süresi;

$$t = \frac{2l}{v} \tag{3.45}$$

olarak ifade edilebilir. Burada;

I: Hattın uzunluğunu

v : Yayılım hızını ifade eder.

2l; dalganın gidiş ve dönüşteki aldığı toplam yolu ifade eder. Eğer t süresi tam olarak darbe süresine eşit olursa, R_L 'den yansıyan güç diyota geldiğinde diyot kapanmış olacaktır. Böylece darbedeki enerji hat üzerinde kilitlenip rezonansa girmiş olur. Bu durum hat uzunluğu $l'nin \frac{\lambda}{4}$ boyunda olduğunda gerçekleşir.

Yükten yansıyarak kapanmış diyota gelen darbe diyota çarparak ters fazlı olarak geri yansır (Kısa devre durumunda yansıma katsayısı $\Gamma = -1$ dir). Darbe yüke doğru kısmen zayıflamış olarak hareket eder ve tekrar bir kısım enerji yükten yansıyarak diyota doğru döner. Bu döngü, yükte sönümlü bir dalga şekli oluşuna kadar devam eder. Yükte oluşan dalga şekli aşağıdaki formülle ifade edilebilir [11].

$$E_0(t) = (1 + \Gamma)E_p e^{-\frac{Nw}{2Q}t} \sin(Nwt)$$
 (3.46)

 Γ : R_L yükünün R₀'a göre yansıma katsayısıdır.



Şekil 3-19 Sönümlü Dalga biçimi

Eğer $Q \approx N$ ise, dalga bir periyot süresince tamamıyla sönümlenmiş olur. Böylece darbedeki enerji yüke darbe genişliği süresince değil de, bir periyot süresince

iletilmiş olur. Yüke aynı güç ancak farklı spektral dağılımda ulaşmış olur. Sönümlü dalganın zaman alanındaki grafiği Şekil 3-19'da gösterilmiştir. Şekilden görüldüğü gibi periyot bittiğinde dalga sönümlenmiş olmaktadır. Sönümlü dalganın spektral içeriği Fourier analizi ile bulunabilir. *n*. frekansta oluşacak gerilim katsayıları c_n (3.47) ile gösterilir. Burada elde edilen gerilim katsayılarının çıkarımı EK1 de detaylı olarak verilmiştir.

$$c_{n} = \frac{1}{T} \int_{0}^{T} E_{0}(t) e^{-jnwt} dt$$

$$c_{n} = \frac{1}{T} \int_{0}^{T} (1+\Gamma) E_{p} e^{-\frac{Nw}{2Q}t} \sin(Nwt) e^{-jnwt} dt$$

$$c_{n} = \frac{\frac{(1+\Gamma)}{2} \frac{E_{p}Q}{\pi N}}{\sqrt{Q^{2}(1+\frac{1}{4Q^{2}}-\frac{n^{2}}{N^{2}})^{2}+(\frac{n}{N})^{2}}}$$
(3.47)

Bu fonksiyon Şekil 3-20'de çizdirilmiştir. Şekilden de görüldüğü gibi daha önce tüm spektruma yayılan güç, zil devresinden sonra istenen katsayı etrafına yoğunlaşmıştır.



Şekil 3-20 Sönümlü Dalga biçiminin Fourier Katsayıları

 w_m , Eş.(3.47) ifadesinde elde edilen spektrumun zarfı alındığında genliği en yüksek olan frekans kabul edilsin. Bu durumda bu frekans değeri;

$$w_m = Nw_{\sqrt{1 + \frac{1}{4Q^2}}}$$
(3.48)

olarak bulunur. Çok yüksek Q değerleri için bu frekans n = N de ortaya çıkar. Böylece devrenin çıkışında istenen katsayının (N), genlik değeri;

$$c_N = \frac{(1+\Gamma)E_pQ}{2\pi N} \tag{3.49}$$

maksimum genlik değeri olarak elde edilir. Daha önce de bahsedildiği gibi zil devresi oluşturmanın farklı yöntemleri mevcuttur. Yukarıda, çeyrek dalga boyunda rezonatör kullanılarak olayın teorisi aktarılmıştır. Uygulamada ise çalışılan frekansa bağlı olarak kullanılacak rezonatör türü de değişiklik gösterebilir. Yüksek frekanslarda çeyrek dalga boyunda rezonatörlerin, düşük frekanslarda ise LC toplu parametrik elemanların kullanımı uygun olacaktır. Bu tez çalışmasında yapılan tasarımda LC toplu parametrik elemanlar kullanılarak zil devresi oluşturulduğu için şimdi bu kısım üzerinde detaylı inceleme yapılacaktır.



Şekil 3-21 Toplu Parametrik Elemanlarla Zil Devresi Tasarımı

Şekil 3-21'de LC devresi ile oluşturulan bir rezonatör görülmektedir. Devre elemanlarına bakıldığında L_N ve C_N istenen çıkış frekansında devreyi rezonansa sokan elemanlardır. C_C ise devreyi yüke bağlayan kapasitedir. Bu kapasitenin görevi rezonatör çıkışını yüke ya da filtreye aktarırken DC bileşeni süzmektir. Ancak bu kapasite DC'yi süzmekle birlikte rezonans devreyi de etkilemektedir. Bu nedenle devrenin kalite faktörü hesaplaması yapılırken bu kapasite de dahil edilir. Devrenin kalite faktörü yaklaşık,

$$Q \approx \frac{\pi N}{2} \tag{3.50}$$

olarak alınırsa, periyodik darbelerde bulunan enerjinin %76 sı $N * f_i$ etrafına toplanır [16]. Bu bağlamda yukarıdaki zil devresinin elemanlarının değerleri bulunabilir. Rezonans frekansı f_0 devrede bulunan reaktif elemanlara bağlıdır ve aşağıdaki gibi hesaplanır.

$$f_0 = \frac{1}{2\pi\sqrt{L_N(C_C + C_N)}}$$
(3.51)

Zil devresinin girişinden görülen empedans ile devrenin kalite faktörü aşağıdaki gibi bulunur.

$$R' = \frac{Z_0}{(1 + \frac{C_N}{C_C})^2}$$
(3.52)

$$Q_{l} = \frac{\left\lfloor \frac{1 + \frac{\sigma_{N}}{C_{c}}}{w_{0}C_{c}Z_{0}} \right\rfloor}{(3.53)}$$

Devre analizi yapıldıktan sonra artık devrede kullanılan elemanların değerleri bulunabilir. Zil devresinin girişinde kullanılan bobin, darbe üreteç devresinde kullanılan sürücü bobin ile yaklaşık aynı değere ayarlandığında çıkış gücünün maksimum olduğu gözlenmiştir [16]. Bu nedenle;

$$L_N \approx L$$
 (3.54)

olarak alınabilir. C_N ve C_C değerleri ise rezonans frekansı ve devrenin yüklü kalite faktörünü sağlanacak şekilde bulunur.

$$C_c = \frac{1}{w_o \sqrt{w_0 L Q Z_0}} \tag{3.55}$$

$$C_N = \frac{1}{w_0^2 L} - C_C$$
(3.56)

Yukarıda bulunan değerler teorik değerlerdir. Tasarım aşamasında bu değerler ile başlanır ancak farklı kalite faktörü değerleri için bu elemanlar da farklı değerler alabilmektedir. Amaç çıkış gücünü maksimum tutacak değerleri bulabilmektir.

3.3.3 Çıkış Filtresi

Zil devresinin çıkışında her ne kadar istenen işaret bulunsa da, bu işaretlerin yanında önemli güç seviyelerinde diğer harmonikler de bulunacaktır. Özellikle (n-1) ve (n+1). yan harmoniklerin gücü önemsenecek derece yüksektir ve bunların bastırılması gerekmektedir. Çalışma frekansına göre farklı türde filtre tasarımları yapılabilir. Önemli olan nokta filtrenin giriş ve çıkış hatlarının 50 Ohm ile uyumlu olmasıdır. Zil devresi çıkışı da 50 Ohm olarak tasarlandığında, filtre ve zil devresi ardışık bağlandıklarında uyumlu olacak ve frekans çarpıcının toplam verimliliği yüksek olacaktır. Bu tez çalışmasında kapasitif pi yapısında indükleyici bağlayıcı olacak şekilde bir filtre tasarlanmıştır. Konuyla ilgili detaylı bilgiler tasarım bölümünde aktarılacaktır.

Genel olarak SRD frekans çarpıcı devresinde bulunan bütün devrelerin teorik analizleri yukarıda yapılmıştır. Bu devrelerin ardışık bağlanmasıyla birlikte SRD frekans çarpıcı devresi oluşur.

4. FREKANSI DÖRTLE ÇARPICI TASARIMI

Bu kısımda, tezin amacı kapsamında 250 MHz giriş işaretini 4 ile çarpan bir frekans çarpıcı devresi tasarlanacak ve böylece devre çıkışında 1 GHz frekansında işaret oluşturulacaktır. Simülasyonlar AWR ortamında, programın Harmonik Balans özelliği kullanılarak gerçekleştirilmiştir. Bölüm 3'te anlatılan teorik altyapı kullanılarak elemanların ilk değer atamaları yapılmıştır. Daha sonra verimlilik maksimum olacak şekilde değişiklikler yapılmıştır. Bu aşamada bilgisayar ortamında yapılan tasarım ve sonuçları aktarılacaktır. Bir sonraki bölümde ise tasarlanan devrenin gerçeklemesi yapılacak ve sonuçları karşılaştırılacaktır.

4.1 Tasarım Parametrelerinin ve Diyotun Belirlenmesi

Frekans çarpıcı tasarımına başlamadan önce sistem gereksinimlerinin belirlenmesi gerekir. Bu parametreler; giriş frekansı, çıkış frekansı, giriş gücü ve çıkış gücüdür. Çıkış gücü devrenin verimliliğiyle bağıntılıdır. Teorik olarak bu verimlilikte bir limit olmasa da deneysel çalışmalar sonucunda verimlilik (4.1) olarak elde edilmiştir [19].

$$\eta = \frac{1}{N} = \frac{P_o}{P_i} \tag{4.1}$$

Bu kapsamda zil devresi çıkışında, çıkış gücünün giriş gücünden yaklaşık olarak 6 dB daha düşük çıkması beklenmektedir. Verim hesaplamalarında filtre dahil değildir. Filtrenin eklenmesiyle birlikte kayıp daha da artacaktır.

$$f_i = 250 \text{ MHz}$$

 $N = 4$
 $f_o = 1 \text{ GHz}$ (4.2)
 $P_i = 23 \text{ dBm}$
 $P_o = 17 \text{ dBm}$

Devre parametreleri belirlendikten sonra diyot seçimi yapılır. SRD seçimi, çalışılan frekansa, çıkış gücüne, gerekli olan ters eğimleme diyot kapasitansına ve diyotun tüketebileceği maksimum güce bağlı olarak yapılır.

Geçiş süresi (t_t): Geçiş süresi diyotun darbe genişliğine etki ederek, çalışma frekansını sınırlandırır. Bu sınır;

$$t_t < \frac{1}{f_0} \tag{4.3}$$

olarak verilir. Bu şart göz önünde bulundurulduğunda seçilecek diyotun geçiş süresi 1000 ps'yi geçmemelidir.

Kırılma Gerilimi (V_{BR}): Diyotun kırılma gerilimi elde edilebilecek maksimum darbe yüksekliğini ve darbelerdeki enerji seviyesini belirler. Bu değerin yüksek seçilmesi önemlidir.

Ters Eğimleme Kapasitansı (C_D **):** Diyotun en önemli parametresidir. Tasarımda, diyotta aranan ilk değer ters eğimleme kapasitans değeridir. Bu değer diyotun reaktansı yaklaşık 10-20 Ohm arasında olacak şekilde seçilir [16].

$$10 < X_{0} < 20$$

$$X_{0} = \frac{1}{2\pi f_{0}C_{rev}}$$

$$8 \ pF < C_{rev} < 16 \ pF$$
(4.4)

Seçilecek diyotun ters eğimleme kapasitans değeri 8-16 pF arasında olmalıdır. Bu değeri sağlayan diyot bulunamazsa paralel bağlanacak diyotlarla bu değer elde edilebilir.

Seri Rezistans (*R_s***):** Diyotun seri direnci diyotta oluşacak kaybı belirler. Bu nedenle bu değerin düşük olması verimlilik açısından önemlidir.

Azınlık Taşıyıcıların Ömrü (τ **):** Bölüm 2 de detaylı olarak anlatılan bu parametre, ileri eğimleme sırasında taşıyıcıların yeniden birleşmesi nedeniyle kayıp oluşumuna neden olur. Taşıyıcıların ömrünün, birleşmeme olmaması için yüksek olması gerekmektedir. Çoğu uygulama için aşağıda verilen kısıt yeterli olmaktadır [16].

$$\tau \gg \frac{10}{2\pi f_i} \tag{4.5}$$
$$\tau \gg 7ns$$

Verilen kısıta göre azınlık taşıyıcıların ömrü 7 ns'den çok büyük olmalıdır.

Paket Kapasitans ve İndüktansı (L_p ve C_p): Diyotun seri indüktans ve paralel kapasitans değerleri oldukça küçük olmalıdır. Özelikle paralel kapasitans değeri diyotun ters eğimleme kapasitans değerinden çok küçük olmalıdır.

*Maksimum Güç Tüketimi (P*_{*diss}<i>):* Diyotun 3 farklı özelliği güç taşıma kapasitesini sınırlar. Bunlar; ters kırılma voltajı, maksimum güç tüketimi ve tepe akımıdır [17]. Bu özelliklerden maksimum güç tüketimi devrenin taşıyabileceği maksimum gücü belirler.</sub>

$$P_{diss} = \frac{T_{j\max} - T_{case}}{\theta_{jc}}$$
(4.6)

P_{diss}: Diyotun tüketebileceği maksimum güç

 $T_{j\max}$: Eklemin maksimum çalışma sıcaklığı $\,^\circ C$

- T_{case} : Kutu sıcaklığı $^{\circ}C$
- θ_{jc} : Termal Sıcaklık C_{Watt}

Diyot kataloglarında P_{diss} verilmediği durumda, θ_{jc} yardımıyla P_{diss} bulunur. Giriş ve çıkış gücü arasındaki fark alınarak diyotta harcanabilecek güç bulunur ve bunu sağlayabilecek diyot seçilir.

$$P_{diss} \ge P_i - P_o$$

$$P_{diss} \ge 150 \text{ mW}$$
(4.7)

Devrenin güç parametrelerine göre kullanılacak diyotların toplam tüketebileceği güç 150 mW'ın üzerinde olmalıdır.

Tasarımda yukarıda elde edilen sonuçlara uygun olarak, Aeroflex/Metelics firmasına ait SMMD805-SOD323 model SRD diyot kullanılmıştır. Diyot özellikleri aşağıdaki tabloda verilmiştir.

Diyot reaktansını istenen seviyede tutabilmek için 4 adet diyot paralel bağlanarak toplam ters eğimleme kapasitans değeri 12 pF olarak ayarlanmıştır. Tek bir diyotun ters eğimleme kapasitans değeri yaklaşık olarak 3 pF alınmıştır. Diyotun yapısına bağlı olarak bu değer değişebilmektedir. Gerçek ters eğimleme

kapasitans değeri devrenin gerçeklemesinden sonra yaklaşık olarak bulunabilecektir.

Parametre	SMMD805-SOD323	Gereksinim
P _{diss}	250 mW	≥150 mW
C _D	2.5-3.5 pF	8pF <c<16pf (4<br="" olmalıdır.="">adet)</c<16pf>
t_t	250 ps	≤1000 ps
V _{BR}	60 V	≥10 V
τ	100 ns	\gg 7 ns
L_p	2 nH	
<i>C</i> _{<i>p</i>}	0.1 pF	

Çizelge 4-1 SMMD805-SOD323 Diyot Özellikleri

Devrede belirlenmesi gereken diğer bir parametre darbe genişliğidir. Darbe genişliği çıkış frekansının periyodu ve bu periyodun yarısı aralığında seçilmelidir[16].

$$\frac{1}{2f_0} < t_p < \frac{1}{f_0}$$
(4.8)
0.5 ns < t_p < 1 ns

1 GHz çıkış için darbe genişliği; 0.6 ns seçilir.

Son olarak sönüm katsayısı belirlenir. Bu değer 0.6 seçilmiştir. Belirlenen parametrelere göre devrede bulunan diğer eleman değerleri Bölüm 3'te verilen formüller ile bulunur. Çizelge 4-2'de $t_p = 0.6$ ns için devre elemanlarının değerleri verilmiştir. Elde edilen değerler kapasite ve bobin paketlerinde bulunan değerlere

yuvarlanmıştır. Gerçeğe en yakın sonuçları elde etmek için devre elemanlarının gerçek modelleri kullanılmıştır.

Devrenin analizinin doğru yapılabilmesi için, diyot parazitikleri de devreye dahil edilmelidir. Bunun için paralel paket kapasitansı ve seri indüktansı diyota bağlanmıştır. Şekil 4-1'de tek bir diyotun ve dört diyotun devrede modellemesi verilmiştir.



Şekil 4-1 Tek Diyot ve Dört Diyot için Paket Parazitikleri Modellemesi

İlk önce frekans çarpıcının darbe üreteç devresi analiz edilecektir. Ekstra bir uyumlandırma devresi yapmamak için devrenin kaynak ve yük empedansları 50Ohm olarak alınmıştır.

Devre Elemanı	Formül	Değer
L	$(\frac{t_p}{\pi})^2 \frac{1}{C_{rev}}$	3.3 nH
	$X_0 = \frac{1}{2\pi f_0 C_{rev}}$ 8 pF < C_{rev} < 16 pF	12 pF
	$\frac{C_{_{rev}}}{\left(2\pi t_{_{p}}\right)^{2}}$	134 pF
L_{M}	$\frac{\sqrt{R_{g}R_{in}}}{2\pi f_{i}}$	9.5 nH
<i>C</i> _{<i>M</i>}	$rac{1}{2\pi f_i \sqrt{R_g R_{in}}}$	43 pF
L_b	$\frac{24.4}{f_i(GHz)}$ nH	100 nH
<i>C</i> _{<i>b</i>}	$\frac{8.85}{f_i(GHz)} \text{ pF}$	36 pF
L _{ch}	$\frac{250}{2\pi f_i}$	150 nH
L_N	L	3.3 nH
	$\frac{1}{w_0^2 L} - C_c$	6.4 pF
C _c	$\frac{1}{w_o\sqrt{w_0LQZ_0}}$	2 pF

Çizelge 4-2 Devre Eleman Değerleri

4.2 Darbe Üreteç Devresi Simülasyon Sonuçları

Bulunan tüm değerlere bağlı olarak tasarlanan devre Şekil 4-2'de verilmiştir. Devrenin sonuna DC engelleyici 100 pF değerinde bir kapasite eklenmiştir.



Şekil 4-2 Darbe Üreteç Devresi

Darbe üreteç devresinin girişinde bulunan yüksek geçiren filtrenin S parametreleri incelendiğinde, kesim frekansının yaklaşık olarak 200 MHz'de olduğu görülür. Bu filtre düşük frekansta oluşabilecek osilasyonları engeller. Ayrıca DC gerilimin RF kaynağa doğru gitmesine mani olur.



Şekil 4-3 Yüksek Geçiren Filtrenin S Parametreleri



Şekil 4-4 Darbe Üreteç Devresi Akım ve Gerilim Grafiği

Bu aşamada darbe üreteç devresinin çıkışı incelenecektir. Devre çıkışında elde edilen optimum darbe yüksekliği ve genişliği V = -0.23 Volt uygulanınca elde edilmiştir. Bölüm 3'te belirtildiği gibi bobin akımının negatif maksimum değeri aldığı noktada diyot üzerindeki gerilim sıfır olmalıdır. Gerçekte bu ilişki giriş işaretinin fazına da bağlıdır ve bu açı değeriyle eğimleme arasındaki ilişki EK1 de detaylı olarak verilmiştir. Ancak uygulamada kolaylık olması açısından sadece diyot eğimleme gerilimi değiştirilerek akımın negatif maksimum değeri gerilimin tam sıfır olduğu yere denk getirilir.

Devrenin zaman alanı analizi incelendiğinde, düzgün darbe periyotlarının oluştuğu görülür. Darbe genişliği yaklaşık 0.73 *ns* elde edilmiştir. Darbe genişliği beklenenden 0.1 ns daha geniş çıkmıştır. Daha önce belirtildiği gibi darbe genişliğini etkileyen üç parametre vardır. Bunlar; diyotun ters eğimleme kapasitansı, sürücü bobin ve sönüm katsayısıdır. Sönüm katsayısı sabit olduğundan, darbe genişliğinin değişmesinin nedeni sürücü bobin değerinin yuvarlanması ve diyotun ideallik katsayısının 1.3 alınmasıdır. Bunlardan başka diyotun paket kapasitansı da az da olsa darbe genişliğine etki etmektedir. Bu parametreler değiştirilerek darbe genişliği düşürülebilir ancak 0.73 *ns* tasarım kriterlerini sağladığı için bu şekilde devam edilecektir. Periyodik darbeler Fourier serisine açıldığında giriş frekansının tamsayı katlarında harmonikler oluşur. Bu harmoniklerin güçleri Şekil 4-5'te gösterilmiştir.



Şekil 4-5 Darbe Üreteç Devresi Harmonik Güç Seviyeleri

Teorik olarak beklenen gerilim katsayılarının ilk sıfırını $f = \frac{3}{2t_p}$ frekansında

almasıdır. Ölçülen darbe genişliğine göre $f = \frac{3}{2*0.73} \approx 2 \text{ GHz}$ 'de ilk sıfırını almalıdır. Harmonik güçleri incelendiğinde ilk sıfır 2 GHz'de ortaya çıkmaktadır. Benzer şekilde 2. Sıfır $f = \frac{5}{2*0.73} \approx 3.5 \text{ GHz}$ de çıkmalıdır ve harmonik güçleri incelendiğinde bunun da 3.5 GHz de oluştuğu görülür.

Negatif maksimum akım -566 mA, darbe gerilim yüksekliği ise -7.56 V çıkmıştır. Görüldüğü gibi gerilim yüksekliği diyotun kırılma gerilimi 60 Voltun oldukça uzağındadır. Devre bu haliyle tarak üreteci olarak kullanılabilir. Toplam güç tüm spektruma yayılmıştır. 1GHz'deki güç 10.6 dBm'dir. Diyot üzerindeki toplam güç 21 dBm, diyot çıkışında ise toplam 19 dBm güç, güç ölçer ile ölçülmüştür. Girişten gelen 23 dBm'in 4 dB si malzemelerin seri direnci nedeniyle kaybolmuştur.

4.3 Zil Devresi Simülasyon Sonuçları

Zil devresi daha önce belirtildiği gibi gelen darbe işaretlerini sönümlü sinüzoidal işaretlere çevirir. Şekil 4-6'da zil devresi gösterilmiştir. Zil devresinin optimum çalıştığı noktada 1 GHz çıkış gücü maksimum olacaktır. Bunun için ayar yapmak gerekebilir. Bulunan ilk değerler ile elde edilen sönümlü işaret Şekil 4-7'de verilmiştir.



Şekil 4-6 Zil Devresi

Görüldüğü gibi beklenilen sönümlü dalga biçimi elde edilmiştir. Ancak zaman alanı analizi yeterli olmayacaktır. Frekans alanındaki gücü de incelemek gerekir. 1 GHz deki güç yaklaşık 18 dBm'dir. Bağlayıcı kapasitörün değeri 1.2 pF'a çekilince çıkış gücü yaklaşık 1 dB artmıştır. Sönümlü dalga daha hızlı bir şekilde sönümlenmiştir.



Şekil 4-7 Zil Devresi Çıkışı Sönümlü Dalga

Zil devresi analizi darbe üreteç devresinden bağımsız da yapılabilir. Bu devrenin istenen frekansta kısa devre, diğer harmoniklerde açık devre gibi davranması gerektiğinden Smith abağında analiz kolaylık sağlayacaktır. Yukarıda iki farklı bağlayıcı kapasite için sönümlü dalga biçimi verilmişti. Bu iki farklı kapasite değeri için Smith abağı Şekil 4-8'de verilmiştir.


Şekil 4-8 Zil Devresi S11 Sonuçları Smith Abağı

Abak incelendiğinde 1 GHz'in Smith abağında kısa devreye yakın olduğu görülür. Diğer harmoniklerde grafik açılarak açık devreye doğru gitmeye çalışır. Mavi ile gösterilen zil devresinde 1 GHz'in çıkış gücünün düşük olmasının nedeni 1GHz'deki omajın reel eksenden biraz daha uzak olmasıdır. Ayarlama yapılırken istenen frekansın reel eksen üzerinde ve kısa devreye yakın olması diğer frekansların açık devreye yaklaşması sağlanarak iyi bir zil devresi tasarlanabilir.



Şekil 4-9 Zil Devresi Güç Çıkışları

Frekans alanı incelemesinde beklenti bütün gücün 1 GHz'de toplanmasıdır. Şekil 4-9'da frekans alanı güç çıkışları verilmiştir. Görüldüğü gibi 1 GHz çıkışı yaklaşık olarak 19 dBm seviyesindedir. Özellikle 3. ve 5. harmoniklerin güçleri de yüksektir. 750 MHz 9.2 dBm, 1.25 GHz deki seviye ise 6.3 dBm'dir. 1GHz'deki güç deneysel olarak beklentinin üzerinde olduğu için bu tasarım ile gerçekleme yapılacaktır.

4.4 Çıkış Filtresi Simülasyon Sonuçları

Zil devresi çıkışında diğer harmonikleri bastırabilmek için Kapasitif Pi Yapısında Endüktif Bağlayıcı bir filtre tasarımı yapılmıştır. Filtrenin bant genişliği 100 MHz'dir. 5. Dereceden bir filtre bastırma açısından uygulama için yeterli olmuştur. Çok daha yüksek bastırmalar için filtre derecesi artırılabilir ancak bu durum merkez frekansındaki kaybı da artıracaktır. İlgili filtre devresi Şekil 4-10'da verilmiştir. Elemanların gerçek modellemeleri kullanılmıştır.



Şekil 4-10 Çıkış Filtre Devresi



Şekil 4-11 Çıkış Filtresi S Parametre Sonuçları

Simülasyon sonuçlarına göre, merkez frekanstaki kayıp yaklaşık 2.5 dB dir. 750 MHz ve 1.25 GHz deki bastırma yaklaşık 45 dBc'dir. S21 sonucuna bakılırsa bandın biraz sağa doğru kayık olduğu görülür. Bunun nedeni uygulamada bandın sola kayabileceği öngörüsüdür. Filtrenin S Parametreleri sonuçları Şekil 4-11'de verilmiştir.

4.5 Giriş Yükselteç Devresi Simülasyon Sonuçları

Darbe üreteç devresi daha önce belirtildiği gibi yüksek güç seviyesinde beslenmelidir. Bu seviye 23 dBm olarak tasarım aşamasında elde edilmiştir. Bu seviyeye çıkacak işaret kaynağı mevcut olmadığı için, bu seviyede çıkış verebilecek EK1'de detayları anlatılan Triquint firmasına ait ECG0008B yükselteci kullanılmıştır. Bu yükselteç 24 dBm'e kadar çıkış gücü verebilmektedir. Bu yükseltecin kullanıldığı devre Şekil 4-12'de verilmiştir. Devre 9 V ile beslenmekte ve yaklaşık 120 mA akım çekmektedir. Giriş gücü yaklaşık 11-13 dBm

arasındayken, darbe üreteç devresini besleyebilecek 22-24 dBm çıkış gücü verebilmektedir.



Şekil 4-12 Giriş Yükselteç Devresi



Şekil 4-13 Giriş Yükselteç Devresi Çıkış Gücü Analizi

Yükselteç modeli kullanılarak 250 MHz giriş frekansında çıkış güç seviyesi simüle edilmiştir. Devrenin çıkış gücü simülasyon sonuçları Şekil 4-13'te verilmiştir. Görüldüğü gibi devre 24 dBm çıkış gücü verebilmektedir.

5. FREKANSI DÖRTLE ÇARPICI ÜRETİMİ VE ÖLÇÜM SONUÇLARI

Bu bölümde; Bölüm 4'te simülasyonları yapılan devreler gerçeklenecek ve devre şemaları ile ölçüm sonuçları bu bölümde aktarılacaktır. Alçak frekans bölgesinde çalışıldığı için toplu parametrik elemanlar kullanılmıştır. Üretim kart üzerine yapılmıştır. Dielektrik olarak Rogers 4003 malzemesi kullanılmıştır. Malzemenin dielektrik sabiti $\varepsilon_r = 3.38$ 'dir. Kart kalınlığı H = 0.008 inch = 8 mil 'dir. İletim hattındaki bakır kalınlığı yaklaşık T = 0.66 mil'dir. Buna göre 50 Ohm'luk mikrostrip hat genişliği, 250 MHz ve 1 GHz için aşağıdaki formül [20] kullanılarak yaklaşık 17 mil olarak belirlenir.



Şekil 5-1 Mikrostrip Hat Parametreleri

$$W = \frac{2H}{\pi} \left[B - 1 - \ln(2B - 1) + \frac{\varepsilon_r - 1}{2\varepsilon_r} \left\{ \ln(B - 1) + 0.39 - \frac{0.61}{\varepsilon_r} \right\} \right]$$

$$B = \frac{377\pi}{2Z_0 \sqrt{\varepsilon_r}}$$
(5.1)

Giriş yükselteç devresi, darbe üreteç devresi, zil devresi ve filtre devresi ayrı ayrı ve tek parça halinde ürettirilmiştir. Devrelerin aralarına test noktaları eklenerek bu devreler sırasıyla ölçülmüş ve gerekli olduğu yerlerde ayarlamalar yapılmıştır. Daha sonra malzeme değerleri belirlendikten sonra, tek parça olan kart üzerine tüm devre tekrar kurularak devre doğrulanmıştır. Ölçüm sonuçları sırasıyla aktarılacaktır. SRD Frekans çarpıcı devresi ve ölçüm test düzeneği Şekil 5-2'de gösterilmiştir.



Şekil 5-2 SRD Frekans Çarpıcı Devresi ve Test Düzeneği

Test düzeneği; 250 MHz de işaret sağlayacak bir işaret kaynağından, devreyi besleyecek DC güç kaynağından, zaman alanında ölçüm yapabilecek geniş bantlı bir osiloskoptan ve frekans alanında ölçüm yapacak Spektrum Analizörden oluşur.

5.1 Giriş Yükselteç Devresi Ölçüm Sonuçları

Darbe üreteç devresini yüksek güçle besleyebilmek için ilk önce bu devrenin doğrulanması gerekir. İşaret kaynağından uygulanan düşük güçlü işaretler bu devre sayesinde yüksek güçlere çıkılabilmektedir. Giriş gücü ve çıkış gücü değerleri Çizelge 5-1'de verilmiştir. Sarı ile işaretlendiği gibi devre çıkışında 23

dBm'i sağlayacak giriş gücü 12 dBm'dir. Şekil 5-3'te darbe üreteç devresini besleyecek 23 dBm güç seviyesi spektrum analizör de ölçülerek kaydedilmiştir.

Giriş Gücü (250MHz)	Çıkış Gücü (250Mhz)
5 dBm	17.1 dBm
8 dBm	20 dBm
10 dBm	21.9 dBm
11 dBm	22.5 dBm
12 dBm	23 dBm
13 dBm	23.3 dBm

Çizelge 5-1 Giriş Yükselteç Devresi Sonuçları



Şekil 5-3 Giriş Yükselteç Devresi Çıkış Spektrum Analizör Sonucu

Yükseltecin çalıştığı en optimum nokta 9.7 Volt'tur. Bu noktada yükselteç 124 mA akım çekmektedir. Bu devre doğrulandıktan sonra darbe üreteç devresine geçilmiştir.

5.2 Darbe Üreteç Devresi Ölçüm Sonuçları

Giriş yükselteç devresi, darbe üreteç devresine bağlanarak bu devre sonuçları incelenmiştir. Bu devrenin zaman alanında incelenebilmesi için geniş bantlı bir Osiloskop gereklidir. Devre her ne kadar 1 GHz çıkış frekansına sahip olsa da tüm güç bütün spektruma yayılacağı için en az 5 GHz'lik Osiloskop kullanmak gereklidir. Ölçüm için 20 GHz'lik çok geniş bantlı Tektronix Osiloskop kullanılmıştır. Osiloskop'a zarar vermemek için girişine 20 dB'lik bir zayıflatıcı takılmıştır. Bölüm 4'te tasarlanan devre aynı değerlerle ürettirilerek ölçümler yapılmıştır. Oluşan periyodik darbeler Şekil 5-4'te gösterilmiştir. Darbe genişliği ölçüldüğünde;

$$t_n = t_2 - t_1 = 8.12 \text{ ns} - 7.08 \text{ ns} = 1.04 \text{ ns}$$

Yaklaşık 1.04*ns* bulunur. Bu değer simülasyonda elde edilen 0.73*ns* den oldukça büyüktür. Daha önce belirtildiği gibi optimum sonucun alınması için bu değerin 0.5 ila 1*ns* arasında olması gerekmektedir.



Şekil 5-4 İlk Tasarım Darbe Genişliği



Şekil 5-5 İlk Tasarım Darbe Gerilim Değerleri

Burada diyotu eğimlemek için uygulanan $V_{DC} = -0.75$ Volt'tur. Bu değer darbe yüksekliği maksimum olacak şekilde bulunmuştur. Şekil 5-5'te elde edilen darbe yüksekliği gösterilmiştir. Darbe yüksekliği -5.3 Volt'tur. Bu değer de aslında simülasyon da elde edilen -7.56 V değerinden 2 V daha düşüktür. Darbe yüksekliği darbedeki gücün yüksek olması bakımından önemlidir. Bu nedenle tüm spektrumda oluşacak güç beklenen güçten düşük olacaktır. Darbe üreteç devresinin ilk önce Osiloskopta incelenmesi tasarımın yeterli olup olmadığını bakımından önemlidir. Frekans alanında qöstermesi harmoniklerin qüc seviyelerinin incelenmesi için devre Spektrum Analizöre bağlanarak ölçüm alınır. Sonuçlar Çizelge 5-2'de verilmiştir. Sonuçlar da dikkat çeken 4. Harmoniğin değerinin beklenenden düşük olmasıdır. Zaten zaman alanında darbe sonuçları analiz edildiğinde düşük güç seviyeleri beklenen bir durumdu. Hem frekans hem zaman alanı analizi tasarım da bazı ayarlamalar yapılması gerektiğini ortaya Özellikle darbe genişliğinin yüksek olması bu değeri etkileyen koyar. parametrelerin değişimini zorunlu kılar. Daha önce belirtildiği gibi darbe genişliğini etkileyen en önemli iki parametre sürücü bobin ve diyotun ters eğimleme kapasitansıdır. Sürücü bobinin değeri belli olmakla birlikte, tek diyotun ters eğimleme kapasitansı 3 pF olarak varsayılmıştı. Darbe genişliğinin yüksek çıkması kapasitans değerinin daha yüksek olduğunu göstermektedir. Bu nedenle tasarımda; diyot sayısı ve sürücü bobin, bunlara bağlı olarak da giriş uyumlandırma devresi ve ayar kapasitesi değerleri değiştirilerek optimum darbe genişliği ve yüksekliği elde edilecektir. Bundan sonra bu deneysel çalışmalar anlatılacaktır.

Çizelge 5-2 İlk Tasarım Harmonik Seviyeleri

Frekans	0 Hz	250 MHz	500 MHz	750 MHz	1 GHz	1.25 GHz	1.5 GHz	1.75 GHz	2 GHz
Güç (dBm)	13.3	17	13.4	9.4	3.3	-5.8	-20	-26	-24

Darbe genişliğini düşürmek için öncelikle sürücü bobin değiştirilmiştir. Darbe genişliği yaklaşık olarak aşağıdaki formülle elde edilir.

$$t'_p \cong \pi \sqrt{LC_{rev}}$$
 (5.2)

Eşitliğe paralel olarak ilk deneme sürücü bobin değerini düşürerek yapıldı. Bu değer 3.3 nH den 1.8 nH'ye ayarlandı. Darbe genişliği osiloskopta tekrar ölçüldüğünde $t_p \approx 0.98$ ns olduğu gözlendi. $V_{DC} = -0.58$ Volt'a ayarlandığında en iyi darbe yüksekliği -5.5 V olarak elde edildi. Darbe genişliği düşmesine rağmen beklenilen oranda düşmemiştir. Buna rağmen harmonik güç seviyeleri tekrar incelenmiş ve güç seviyelerindeki değişim gözlenmiştir. Çizelge 5-3'te bu güç seviyeleri gösterilmiştir. 1 GHz'deki güç artmasına rağmen istenen seviyede değildir. Bu nedenle ayar işlemine devam edilir.

Frekans	0 Hz	250 MHz	500 MHz	750 MHz	1 GHz	1.25 GHz	1.5 GHz	1.75 GHz	2 GHz
Güç (dBm)	11.2	15.7	12.33	9.5	4.9	-1	-6.7	-11	-14.5

Çizelge 5-3 L=1.8 nH Durumunda Harmonik Seviyeleri

Diyot ters eğimleme kapasitans değerlerinin beklenenden yüksek olduğu elde edilen darbe genişliğinden dolayı ortaya çıkmıştır. Bundan dolayı eğimleme kapasitans değeri tasarımda kullanılmak üzere firmanın önerdiği 1.82 katsayısı ile çarpılarak ilgili aralık bulunmuştur. Bu aralık 4.55-6.37 pF arasındadır. Bu nedenle tasarım ilgili kapasitans değerlerine göre yenilenir. Kapasitans değeri yüksek olduğu için devreden 1 diyot çıkarılarak 3 adet diyot ile toplam kapasite yaklaşık 13.65 pF olarak alınmıştır. Buna bağlı olarak ayar kapasite değeri, uyumlandırma devresi değerleri ve sürücü bobin değeri Şekil 5-6'daki gibi ayarlanmıştır.

Osiloskopta darbe genişliği $t_p \approx 0.94$ ns görülmüştür. İyileşme olmasına rağmen beklenen seviyede değildir. Ayarlamalar artık bu devre üzerinden yapılacaktır. Amaç hem darbe genişliğini düşürmek hem de darbe yüksekliğini maksimum tutmaktır. Farklı sürücü bobin değerlerine göre elde edilen darbe genişliği ve yüksekliği Çizelge 5-4'te gösterilmiştir. Çizelge 5-4 incelendiğinde L = 4.3 nH için, darbe genişliğinin simülasyonda elde edilen 0.73 ns değerine oldukça yakın olduğu görülür. Benzer şekilde darbe yüksekliği de simülasyonda elde edilen -7.56 Volt'a yaklaşmıştır. Zaman alanı analizi darbe üreteç devresinin yeterli olduğunu göstermektedir ancak Spektrum Analizör de güç seviyeleri de kontrol edilecektir. Harmonik güç seviyeleri de Çizelge 5-5'te gösterilmiştir.

L (nH)	V _{DC} (Volt)	t _p (ns)	E _p (Volt)
8.2	-0.94	0.94	-5.82
5.1	-1.01	0.9	-6.91
4.3	-1	0.82	-7.31

	Çizelge 5-4 Farklı	Sürücü Bobin	Değerleri için	Darbe Genişliği ve	Yüksekliği
--	--------------------	--------------	----------------	--------------------	------------

70



Şekil 5-6 Üç Diyotlu Darbe Üreteç Devresi

Frekans	Güç (dBm)	Güç (dBm)	Güç (dBm)		
	L=8.2 nH	L=5.1 nH	L=4.3 nH		
250 MHz	18	18.6	18.3		
500 MHz	14.5	15.2	15.1		
750 MHz	9.9	11	12.7		
1 GHz	3.1	6.85	8.2		
1.25 GHz	-5	0	3.67		
1.5 GHz	-16.7	-7.5	-3.9		
1.75 GHz	-35	-15.5	-10.4		
2 GHz	-20	-17	-13		
2.25 GHz	-23	-17.3	-12.7		
2.5 GHz	-23.5	-17.6	-13.62		

Çizelge 5-5 Farklı Sürücü Bobin Değerleri için Harmonik Seviyeleri

Farklı bobin değerleri için güç seviyeleri incelendiğinde 1 GHz'in genliği L=4.3 nH için 8.2 dBm elde edilmiştir. Buna kablo kaybı dahildir. Kullanılan kablo kaybı 1GHz'de 1 dB olduğundan darbe üreteç devresi çıkışında 1GHz gücü yaklaşık 9.2 dBm'dir. Simülasyon sonuçları incelendiğinde 1GHz'deki güç seviyesinin 10.69 dBm elde edildiği görülür. Gerçekte 1.5 dB daha düşük sonuç elde edilmesine rağmen bu sonuç uygundur.



Şekil 5-7 Ayar Sonrası Darbe Genişliği

Şekil 5-7'de darbe genişliği, Şekil 5-8'de darbe yüksekliği Osiloskop sonucu olarak verilmiştir. Şekil 5-9'da darbelerin Spektrum cevabı 5 GHz genişlikte Spektrum Analizörde ölçülerek verilmiştir. Diğer harmonik genlikleri ise Şekil 5-10'da verilmiştir.



Şekil 5-8 Ayar Sonrası Darbe Yüksekliği



Şekil 5-9 Darbe Üreteç Devresi Spektrumu

Agilent Spect	rum Analyzer - Spuric	ous Emissions						
💴 Ref Valu	RF 50Ω I	DC	SENSE:INT Center Freq: 1.37500	00000 GHz	ALIGN AUTO	03:03:54 Af	4 Jan 04, 2014 None	Amptd/Y Scale
FAIL		IFGain:Low	Trig: Free Run #Atten: 30 dB			Radio Devi	ce: BTS	Pof Value
10 dB/div	Ref 30.00	dBm				250.0 18.31	00 MHz 0 dBm	30.00 dBm
20.0 10.0 0.00								Attenuation [30 dB]
-10.0 -20.0 -30.0								Scale/Div 10.0 dB
-40.0 -50.0 -60.0	way had been week betweek both	men un particular	. Mar Mar Mar Mar Mar Mar Mar Mar Mar Mar	unterline	when when	har manager a	nan	
Start 0 H	z					Sto	p 5 GHz	
Spur	Range	Frequency	Amplitude	Li	mit			Presel Center
1	1	250.0 MHz	18.31 dBm	F -5	0.00 dBm		<u>^</u>	
23	1	750.0 MHz	12.69 dBm		0.00 dBm			Presel Adjust
4	1	1.000 GHz	8.262 dBm	F -5	0.00 dBm		=	0 Hz
5	1	1.250 GHz	3.678 dBm	F -5	0.00 dBm			
6	1	1.500 GHz	-3.896 dBm	-5	0.00 dBm			More
8	1	2.250 GHz	-12.70 dBm	F -5	0.00 dBm			1 of 2
MSG					STATUS			

Şekil 5-10 Darbe Üreteç Devresi Harmonik Seviyeleri

Şekil 5-10 incelendiğinde spektrum ilk sıfırını 2GHz civarında aldığı görülür. Daha önce belirtildiği üzere periyodik darbeler ilk sıfırını $f = \frac{3}{2t_p}$ frekansında alır. Elde edilen darbe genişliğine göre;

$$t_p = 0.82 \text{ ns}$$

 $f = \frac{3}{2*0.82} \text{ GHz} \approx 1.82 \text{ GHz}$

1.82 GHz'de alması gerekir. Zaman ve frekans alanı analizleri karşılaştırıldığında iki frekans değeri oldukça yakındır ve teorik formülasyonlarla uyuşmaktadır. Devre bu haliyle daha önce de belirtildiği gibi tarak üreteci olarak kullanılabilir. Ancak çalışmanın amacı frekans çarpıcı tasarımı olduğu için bu devreden sonra rezonatör devre eklemek gerekecektir.

5.3 Zil Devresi Ölçüm Sonuçları

Darbe üreteç devresinde 1GHz'de elde edilen 9.2 dBm'lik güç zil devresi yardımıyla daha da yükseltilecektir. Simülasyonda yeni tasarıma göre çıkış gücünü en yüksek yapacak zil devresi tasarlanır. Bu devre Şekil 5-11'de gösterilmiştir. Bu değerlere göre 1 GHz çıkışı 17.8 dBm olmaktadır. Simülasyon sonucu Şekil 5-12' de verilmiştir.







Şekil 5-12 Yeni Zil Devresi Çıkışı



Şekil 5-13 Yeni Zil Devresi Sönümlü Dalga Formu

Simülasyonda istenen sonuçlar elde edildikten sonra bu devre gerçeklenerek darbe üreteç devresinin ardına eklenir. Osiloskop sonucu Şekil 5-14'te, Spektrum Analizör sonucu ise Şekil 5-15'te verilmiştir. Sönümlenen bir dalga biçimi elde edilmesine rağmen daha hızlı sönümleme için ayar işlemi yapılacaktır. Frekans alanında 1GHz gücü 13.2 dBm elde edilmiştir, bu seviye simülasyon sonucunun 5dB uzağındadır.



Şekil 5-14 Sönümlü Dalgabiçimi



Şekil 5-15 Zil Devresi Çıkışı Frekans Spektrumu

Ayar işlemi için öncelikle zil devresinin girişinde bulunan indüktansın değeri değiştirilmiştir. Ancak yapılan bir çok denemede indüktans değeri değişimi iyi yönde etkilemediği için 12 nH değeri aynen bırakılmıştır. Daha sonra kapasite değerleri aşağıdaki gibi değiştirilerek en optimum çıkış seviyesi elde edilmiştir.







Şekil 5-17 Ayar Sonrası Sönümlü Dalga Biçimi

Şekil 5-17'de ayar sonrası elde edilen optimum dalga biçimi verilmiştir. Şekil 5-14 ile Şekil 5-17 karşılaştırıldığında, Şekil 5-17'deki dalga biçiminin daha hızlı bir şekilde sönümlendiği görülür. Daha hızlı sönümlenen dalga biçimi ile daha yüksek çıkış gücü elde edilmiştir.



Şekil 5-18 Ayar Sonrası Zil Devresi Frekans Spektrumu

Ayar sonrası elde edilen frekans spektrumu Şekil 5-18'de verilmiştir. Görüldüğü gibi 1GHz'de 16.5 dBm (1 dB kablo kaybı eklenmiştir) güç sağlanmıştır. Bu seviye simülasyon sonucunda elde edilen 17.8 dBm güç seviyesinin 1.3 dB, teorik olarak beklenen 17 dB'nin ise 0.5 dB altındadır ve beklenen sonuç yaklaşık olarak elde edilerek ayar adımları tamamlanmıştır. Böylece darbe üreteç ve zil devre tasarımları bitmiştir.

5.4 Çıkış Filtresi Ölçüm Sonuçları

Bölüm 4'te tasarlanan filtre devresi frekans çarpıcı çıkışına bağlanmadan önce ürettirilerek tek başına filtrenin performansı ölçülmüştür. Filtre performansı 500-1500 MHz bandı aralığında incelenmiştir. Test düzeneği ve filtre devresi Şekil 5-19'da gösterilmiştir. Filtrenin simülasyon ve üretim sonrası ölçüm sonuçları Şekil 5-20'de karşılaştırılmıştır. Filtrenin merkez frekansı 1GHz'de, araya girme kaybı (S21) simülasyon sonuçlarına göre 1 dB fazla çıkmıştır. Bu sonuç devrede kullanılan malzemelerin toleranslarıyla ilgili bir durumdur. Ancak bu sonuç frekans çarpıcı devresi için yeterlidir. Filtre cevabında görünen diğer nokta ürettirilen filtrede bandın daralmasıdır. Bu öngörü tasarım aşamasında belirtilmişti. Filtre bant genişliği, bu daralma neticesinde 100 MHz'den 80 MHz'e düşmüştür. Bu durum frekans çarpıcı çıkışını etkilemez. Filtrede incelenmesi gereken diğer bir parametre, bant dışı frekanslardaki bastırma performansıdır. Bu bastırma oranı ise 750 MHz için 45 dBc, 1250 MHz için yaklaşık 60 dBc'dir. 750 MHz için bastırma oranı simülasyon sonucuna yakın çıkmışken, 1250 MHz'de simülasyona göre çok daha iyi çıkmıştır. Bunun nedeni ürettirilen filtrede bandın daralmasıdır.



Şekil 5-19 Filtre Test Düzeneği ve Filtre Devresi



Şekil 5-20 Çıkış Filtresi Simülasyon ve Gerçek Sonuçları

Çıkış filtre devresi de doğrulandıktan sonra artık frekans çarpıcı ve filtre devreleri kaskat bağlanarak sistemin total performansı incelenebilir.

5.5 Ardışık Bağlı Frekans Çarpıcı ve Filtre Devresi Ölçüm Sonuçları

Frekans çarpıcı ve filtre devreleri ayrı ayrı ölçülmüş, gerekli ayarlamalar yapılmış ve istenen sonuçlar elde edildiği için iki devre kaskat bağlanmıştır. Devreler kaskat bağlandıktan sonra elde edilen osiloskop cevabı Şekil 5-21'de, frekans spektrum cevabı ise Şekil 5-22'de verilmiştir. Zaman alanında, beklenildiği gibi 1GHz'de temiz bir sinüzoidal işaret görülmektedir. DC den 4GHz'e kadar frekans spektrumu incelenmiş, ana işaretle birlikte diğer harmonik seviyeleri de ölçülmüştür. Filtrenin araya girme kaybından dolayı 1GHz çıkışında yaklaşık 14dBm güç elde edilmiştir. Ana işarete en yakın seviyelerde olan 3. ve 5. harmonikte ise sırasıyla -45 dBm ve -63 dBm güç çıkışı mevcuttur. Ana işarete göre bastırma oranı 750 MHz için 58 dBc, 1250 MHz için 76 dBc elde edilmiştir.



Şekil 5-21 Tüm Devrenin Osiloskop Cevabı



Şekil 5-22 Tüm Devre Frekans Spektrum Cevabı

5.6 Devrede Oluşabilen Kararsızlıklar

SRD frekans çarpıcı tasarlarken görülebilecek ön büyük problemlerden biri çarpıcının kararsız bir duruş sergilemesidir. SRD frekans çarpıcılarla çalışırken, Spektrum Analizör ile frekansın geniş bir spektrumu incelendiğinde çarpıcının idealden farklı davranışlar gösterebildiği görülebilir. Görülen en büyük kararsızlıklardan biri frekans bileşenlerinin çam ağacını (Christmas Tree) andıran üçgen bir yapıya sahip olmasıdır [21]. İlgili frekans spektrumu Şekil 5-23'te gösterilmiştir. Bu durum frekans çarpıcının kararsız çalıştığını, sıcaklık değişimlerinden etkilenebileceğini göstermektedir.



Şekil 5-23 Çam Ağacı Olgusu

Bu kararsızlığı yok etmek için eğimleme devresine Şekil 5-24'te gösterildiği gibi seri bir direnç eklenmiştir. Bu direncin optimum değeri denemelerle bulunabilir. Farklı direnç denemeleri sonrası en uygun çıkış gücü veren direnç değeri 3.7kΩ olarak elde edilmiştir.



Şekil 5-24 Eğimleme Devre Direnci

Devrenin oda sıcaklığında kararlı çalıştığı gözlendikten sonra farklı sıcaklıklarda da kararlı olup olmadığını gözlemlemek içi devrenin sıcak-soğuk performansı ölçülür.

5.7 Devrenin Sıcak-Soğuk Performansı

Yukarıda anlatılan tüm testler oda sıcaklığında yapılmıştır. Devrede sıcaklığa bağlı olarak değişebilecek en önemli parametre diyotun azınlık taşıyıcı ömrüdür. Bu parametre %0.5–%0.7/°C arasında sıcaklığa bağlı olarak değişebilmektedir [16]. Bu nedenle düşük ve yüksek sıcaklıkta devrenin çalışma performansında değişiklikler beklenir. Ancak bu değişimin belirli limitler dahilinde olması sistem performansı açısından önemlidir. Bu nedenle -10 °C ve +70 °C derecelerinde de modülün çıkış gücü ölçülmüştür. Test düzeneği Şekil 5-25'te verilmiştir. Şekil 5-26' da devrenin -10 °C deki, Şekil 5-27'de ise +70 °C deki çıkış güçleri verilmiştir. Sonuçlardan da görüldüğü gibi devre -10 °C +70 °C sıcaklık bandı aralığında 1.7 dB oranında bir salınım göstermiştir. Soğukta devrenin performansı çok fazla etkilenmemekle birlikte sıcakta çıkış gücü 1.7 dB düşmüştür. Bu hem diyottan hem de girişteki yükselteçten dolayı beklenen bir durumdur.



Şekil 5-25 Sıcak-Soğuk Test Düzeneği

Agiler	nt Spectr	um An	alyzer - Sw	ept SA										
Spa	n 1.0	RF 0000	50 Ω 0000 G	DC Hz			SE	NSE:EXT	Avg Type	GN AUTO/NOR : Log-Pwr	F 01:54:26 / TRAC	AM Jan 08, 2014 E 1 2 3 4 5 6		Span
					PNO: I IFGain:	Fast 😱 :Low	Trig: Fre #Atten: 3	e Run 2 dB			TYI Di			Span
										N	1kr1 1.0	00 GHz		1.00000000 GHz
15 di Log	B/div	Ref	22.00	dBm					1		13.	U7 aBm		
							· · · · ·	r'						
7.00														
-8.00	L													
														Full Span
-23.0														
-38.0														
														Zero Span
-53.0							_							
-68.0	11.41.644			المرجلة ومأل	, and the state	debury.	S <mark>Sectored publication</mark>			and the local data was not the	ant lipe of the second second	a a la companya a sera a		
			10.040.0											Last Span
-83.0							ي الد	h						
-98.0	ويططع	<u>huli k</u>	یز <mark>ار امار رید</mark>		ակին	ارىدىن الأر	a la phyllith	n a an an an an an an an an an an an an	WULL, L, LI	ألثأك لشركتم	بر الكركين			
	ľ'		u hi						'			11		
-113														
														(Span Zoom)
Cen #Re	ter 1.0 s BW	JOOO 30 k	GHZ HZ			VBW 3	30 kHz			Sweep	Span 1 1.34 s (.000 GHz 1001 pts)	On	Off
MSG 🤇	🎝 File <	<-10.p	ng> save	ed						STATUS				

Şekil 5-26 Devrenin -10°C Performansı





Eğimleme direnci devrenin sıcak soğuk performansını etkileyen parametrelerden biridir. Direncin ideal değerden büyük seçilmesi durumunda, çarpıcı devresi osilasyon yaratabilir, küçük seçilmesi ise çıkış gücünün düşmesine neden olacaktır. Sıcaklık değişimlerinde dahi optimum çıkış gücü elde etmek için direnç değeri sıcaklıkla değişen termistör dirençler kullanılabilir.

Sıcaklık değişimleri için çarpıcı devresinde herhangi bir ayar işlemi yapmaya gerek kalmamıştır. Devrenin farklı sıcaklıklarda istenen çıkış gücü vermesi ve kararlı çalışması görüldükten çalışma tamamlanmıştır.

6. SONUÇLAR VE ÖNERİLER

SRD Frekans çarpıcılar, mikrodalga/RF ve haberleşme uygulamalarında yüksek frekanslı işaretler üretmek için kullanılabilen önemli devre bileşenlerinden biridir. SRD frekans çarpıcılar radar sistemlerinde düşük gürültülü lokal osilatör kaynağı olarak kullanılabileceği gibi farklı sistemlerde tarak üreteci olarak da kullanılabilmektedir. Direk olarak osilatörler ile yüksek frekanslı işaretler üretmek yerine, düşük frekanslı işaretler üreterek bunların SRD frekans çarpıcı ile yükseltilmesi hem maliyet hem gürültü hem de güç tüketimi açısından önemli üstünlükler sağlar.

Bu tez çalışması kapsamında 250 MHz giriş frekansını 4 ile çarparak 1 GHz çıkış frekansı oluşturan bir SRD frekans çarpıcı tasarımı ve üretimi yapılmıştır. Zil devresi çıkışında 23 dBm giriş gücüne karşılık 16.5 dBm çıkış gücü elde edilmiştir. Filtreyle birlikte çıkış gücü 14 dBm, en kötü bastırma seviyesi ise 58dBc olarak ölçülmüştür. Çıkış gücü seviyesini artırabilmek için zaman alanı analizi ile birlikte frekans alanı analizi de yapılarak devrede bazı önemli ayarlamalar yapılmıştır. Özellikle darbe üreteç devresinde istenen darbe genişliği ve yüksekliği elde edebilmek için sürücü bobin değeri ve paralel bağlı diyot sayısında bazı değişiklikler yapılmıştır. Benzer şekilde zil devresi çıkışında da istenen güç seviyesinin yakalanması için ayar yapılmıştır. Çıkış filtresi ise istenen performansı verdiği için tasarımda elde edilen değerlerle kullanılmıştır.

Çalışmanın başında yüksek dereceli harmonikler elde etmek için mevcut yöntemler incelenmiş, aktif ve pasif çarpıcı türlerinin üstünlük ve eksikliklerinden bahsedilmiştir. Düşük gürültü olması nedeniyle pasif çarpıcı türleri arasından verimliliği en yüksek olan SRD diyot türü seçilmiştir. Bu seçime bağlı olarak SRD teorisi üzerinde durulmuş ve diyot çalışma prensibi detaylı olarak anlatılmıştır.

Bir sonraki adımda, SRD frekans çarpıcı teorisi incelenmiştir. Özellikle devrenin en önemli bölümü olan darbe üreteç devresi ayrıntılı olarak gerekli formülasyonlarla birlikte verilmiştir. Teoride devrenin zaman ve frekans alanı analizleri yapılmıştır. Tasarımda çalışma frekansına bağlı olarak devre eleman

89

değerlerinin nasıl elde edilebileceği anlatılmıştır. Bununla birlikte kararlı bir devre için gerekli parametre aralıkları verilmiştir. Daha sonra belirlenen parametrelere göre AWR ortamında devre simüle edilmiştir. Darbe üreteç devresi 0.6 ns genişliğinde darbeler üretecek şekilde tasarım yapılmış, simülasyonda bu değer 0.73 ns olarak elde edilmiştir. Çıkış frekansına bağlı olarak bu değerin 1ns'nin altında olması önemlidir. Darbe üreteç devresi çıkışında 1GHz güç seviyesi 10.6 dBm olarak elde edilmiştir. Darbe üreteç devresinden sonra zil devresi eklenerek tüm gücün 1GHz'e toplanması sağlanmıştır. Simülasyon sonucuna göre zil devresi çıkışında 19 dBm güç elde edilmiştir. Son olarak çıkış filtresi tasarlanmış ve merkez frekansta 2.5 GHz kayıp, 750 MHz ve 1250 MHz'de ise yaklaşık 45 dBc bastırma sağlanmıştır. Simülasyon sonuçlarında elde edilen tasarıma göre üretim yaptırılarak devre ölçülmüştür. Beklenen sonuçlara göre daha az bir verimlilik elde edilmiştir. Bunun nedeni olarak diyotun ters eğimleme kapasitans değerinin seçilen değere göre daha büyük olmasından kaynaklandığı düşünülmüş ve paralel bağlı diyot sayısı 3'e düşürülerek tekrar tasarım yapılmıştır. Yeni tasarımda darbe genişliği 0.82 ns elde edilmiştir. 1GHz güç seviyesi ise 9.2 dBm olarak ölçülmüştür. Zil devresi çıkışında 1GHz'de 16.5 dBm güç seviyesi, filtre ile birlikte 14 dBm güç elde edilmiştir. 750 ve 1250 MHz'deki bastırma ise sırasıyla 58 ve 76 dBc ölçülmüştür. Sonuçlar teorik ve simülasyonda elde edilen sonuçlara göre yakın çıktığı için tasarım tamamlanmış ve devrenin sıcaksoğuktaki performansı ölçülerek çalışma tamamlanmıştır.

SRD frekans çarpıcı devrelerinde en önemli devre elemanı diyottur. Diyot seçimi tasarım için ek kritik aşamadır. Diyot seçimi yapılırken dikkat edilmesi gereken en önemli nokta ters eğimleme kapasitans değerinin çok dar bir aralıkta olması üretimde elde edilecek sonuçların diyot paketine bağımlı olmasını engelleyecektir. Örnek olarak ters eğimleme kapasitansı 2.5-3.5 pF arasında belirtilen bir diyota göre 2.9-3.1 pF arasında olan bir diyot devresinde çok fazla bir ayar ya da tasarım değişikliği yapmaya gerek kalmayacaktır. Tabi ki dar aralıklı ters eğimleme kapasitansına sahip diyot modellerinin maliyeti daha fazla olacaktır. Diyot seçilirken dikkat edilmesi gereken diğer parametreler azınlık taşıyıcıların ömürlerinin yüksek, geçiş süresinin hızlı

90

olmasıdır. Çok yüksek güç uygulamalarında diyotun kırılma geriliminin de yüksek olması gerekmektedir.

Tasarımda dikkat edilmesi gereken önemli noktalardan biri de devrenin kararlı çalışmasıdır. Eğimleme devresinde kullanılan elemanların değerleri bu açıdan çok önemlidir. Özellikle eğimleme devresinde bulunan RF engelleyici bobinin değeri deneme yanılma yoluyla bulunarak çarpıcının optimum çalışması sağlanabilir. Bu bobine paralel bir kapasite kullanılması osilasyona neden olabilmektedir. Devrede çok sık karşılaşılan problemlerden biri de çam ağacı olgusudur. Bu kararsızlığın giderilmesi için eğimleme devresine seri bir direnç eklemek gerekir.

Zil devresi, rezonansın düzgün olması için darbe üreteç devresinin hemen ardına eklenmelidir. Özellikle yüksek frekanslarda bu daha da önem kazanacaktır. Ancak düşük frekanslarda da zil devresinin diyottan daha uzağa yerleştirilmesinin verimliliği oldukça düşürdüğü görülmüştür.

Çıkış filtresi, bütün devre düşünüldüğü taktirde çok önemlidir. Zil devresi çıkışında istenen derecedeki harmonikle birlikte özellikle yan harmoniklerin güç seviyeleri oldukça yüksek olabilmektedir. Bunun için tasarlanacak filtrenin bastırma kabiliyeti çok iyi olmalıdır.

KAYNAKLAR

- [1] M. T. Faber, J. Chramiec, and M. E. Adamski, *Microwave and Millimeter Wave Diode Frequency Multipliers*, Norwood, MA: Artech House, **1995.**
- [2] W. P. Robins, *Phase Noise in Signal Sources Theory and Applications,* Herts, Peter Peregrinus Ltd., UK, **1982.**
- [3] S. M. Krakuer, *Harmonic Generation, Rectification and Lifetime Evaulation with the Step Recovery Diode,* Proc.IRE, vol. 50, 1665-1676, **1962.**
- [4] C. H. Page, *Harmonic Generation with Ideal Rectifiers,* Proc.IRE, vol. 46 1738-1740, **1958**.
- J. M. Manley and H. E. Rowe, Some general properties of nonlinear elements – Part I. General energy relations, Proc.IRE, vol. 44, 904-913; 1956.
- [6] T. M. Hyltin and K. L. Kotzebue, *A solid state microwave source from reactance diode harmonic generators,* IRE Trans On. Microwave Theory and Techniques, vol. MTT-9, 73-78, **1961.**
- [7] J. Moll, S. Krakauer and R. Shen, *P-N junction charge storage diodes,* Proc. IRE, vol. 50, 43-53, **1962.**
- [8] Maas, S. A., *Nonlinear Microwave and RF Circuits*, Artech House, **2003**.
- [9] Saul, Peter., *Evaluation of a Step Recovery Diode in a Broad-Band Frequency Multiplier,* Doctoral Thesis, Durham University, **1976.**
- [10] M. J. Chudobiak, New Approaches For Designing High Voltage, High Current Silicon Step Recovery Diodes for Pulse Sharpening Application, Doctoral Thesis, Carleton University, Ottawa, **1996.**
- [11] S. Hamilton and R. Hall, *Shunt-Mode Harmonic Generation using Step Recovery Diodes*, Microwave Journal, vol. 10, no. 4, 69-78, **1967.**
- [12] K. L. Kotzebue, A Circuit Model of the Step Recovery Diodes, Proc. IEEE 57, no. 4, 2119-2120, **1965.**
- [13] J. Moll and S. Hamilton, *Physical Modeling of the Step Recovery Diode for Pulse and Harmonic Generation Circuits,* Proc. IEEE 57, 1250-1259, **1969.**
- [14] HP Application Note 918, *Pulse and Waveform Generation with Step Recovery Diodes*, June, **1986.**
- [15] Hines, M. E., The Virtues of Nonlinearities-Detection, Frequency Conversion, Parametric Amplification and Harmonic Generation, IEEE

Trans. Microwave Theory and Techniques, Vol. MTT-32, No. 9, 1097-1104, **1984.**

- [16] HP Application Note 920, *Harmonic Generation Using Step Recovery Diodes and SRD Modules*
- [17] R. H. Johnston and A. R. Boothroyd, Charge Storage Frequency Multipliers, Proc. IEEE, vol.56, no.2, 167-176, **1968.**
- [18] R. Hall and S. Krakauer, *Microwave Harmonic Generation and Nanosecond Pulse Generation with SRD,* Hewlett Packard Journal. vol.16, 1-8, **1964.**
- [19] HP Application Note 913, Step Recovery Diode Frequency Multiplier Design, **1967.**
- [20] D.M. Pozar, *Microwave Engineering*, New York, Wiley, **2005**.
- [21] S. A. Maas, *The RF and Microwave Circuit Design Cookbook,* Norwood, MA: Artech House, **1998.**
EKLER

EK1 ÇARPICI DEVRESİ İÇİN TEORİK HESAPLAMALAR

1. Darbe Aralığı Devre Analizi

Bölüm 3'de verilen darbe üreteç devresinde, darbelerin oluştuğu aralık analiz edilecektir. Devrede diyot ters kapasitans değeri ile modellenmiştir.



Şekil EK1-1 Darbe üreteç Devresi Eşdeğer Devresi

$$\frac{e_0(t)}{R} + C_D \frac{de_0(t)}{dt} + \frac{1}{L} \int e_0(t) dt = 0$$

Yukarıdaki eşitlikte $e_0(t)$ üstel olarak çözülecektir. Eşitliğin 2. Dereceden türevi alınarak;

$$C_{D} \frac{d^{2} e_{0}(t)}{dt^{2}} + \frac{1}{R} \frac{d e_{0}(t)}{dt} + \frac{1}{L} e_{0}(t) = 0$$
$$\frac{d^{2} e_{0}(t)}{dt^{2}} + \frac{1}{RC_{D}} \frac{d e_{0}(t)}{dt} + \frac{1}{LC_{D}} e_{0}(t) = 0$$

olarak bulunur. Burada;

$$e_0(t) = Ae^{s_1t} + Be^{s_2t}$$

$$a_{1} = \frac{1}{RC_{D}} = 2\xi w_{0} \quad a_{2} = \frac{1}{LC_{D}} = w_{0}^{2}$$
$$w_{0} = \sqrt{\frac{1}{LC_{D}}}$$
Sönümsüz doğal frekans

$$\xi = \frac{1}{2w_0 RLC_D} = \frac{\sqrt{LC_D}}{2RC_D} = \frac{1}{2R} \sqrt{\frac{L}{C_D}}$$

 $\xi < 1$ Sönümlü (Underdamped) durumda

$$s_{1,2} = -\xi w_0 \pm j w_0 \sqrt{1 - \xi^2} = -\sigma + j w_n$$

 $w_n = w_0 \sqrt{1 - \xi^2}$ Sönümlü (damped) doğal frekans

$$\sigma = \xi w_0$$

$$s_{1,2} = -\xi w_0 \pm j w_n = \frac{-\xi}{\sqrt{1-\xi^2}} w_n \pm j w_n$$

$$e_{0}(t) = Ae^{\frac{-\xi}{\sqrt{1-\xi^{2}}}w_{n}t + jw_{n}t} + Be^{\frac{-\xi}{\sqrt{1-\xi^{2}}}w_{n}t - jw_{n}t}$$

$$=e^{\frac{-\xi}{\sqrt{1-\xi^2}}w_nt}\left[Ae^{jw_nt}+Be^{-jw_nt}\right]$$

$$t_0 = 0 \text{ da } e_0(0) = 0 \text{ olduğu biliniyor.}$$

$$e_0(A+B) = 0 \quad A = -B$$

B yerine A yazılarak taraf tarafa toplanırsa

$$Ae^{jw_n t} = \underline{A\cos(w_n t)} + Aj\sin(w_n t)$$
$$-Ae^{-jw_n t} = \underline{-A\cos(w_n t)} + Aj\sin(w_n t)$$

$$Ae^{jw_nt} + Be^{-jw_nt} = 2Aj\sin(w_nt)$$

$$B' = 2Aj$$

$$e_0(t) = B' e^{\frac{-\xi}{\sqrt{1-\xi^2}}w_n t} \sin(w_n t)$$

bulunur. Burada B' bulunmalıdır. Bobin üzerindeki akım süreklidir $[-I_1, I_1]$

Buradan;
$$i_L(0^-) = I_1 = i_L(0^+)$$

$$i_{L}(t) = \frac{1}{L} \int e_{0}(t) dt = \frac{B'}{L} \int e^{\frac{-\xi}{\sqrt{1-\xi^{2}}}w_{n}t} \sin(w_{n}t) dt$$

B'; kısmi tümlevi alınarak ve aşağıdaki adımlar takip edilerek çözülebilir :

$$\frac{i_L(t)L}{B'} = \int e^{\frac{-\xi}{\sqrt{1-\xi^2}}w_n t} \sin(w_n t)dt$$

Burada;

$$\int u dv = u v - \int v du$$

kullanılarak

$$= -e^{[\frac{-\xi}{\sqrt{1-\xi^{2}}}w_{n}t]} \frac{1}{w_{n}}\cos(w_{n}t) + \int \frac{1}{w_{n}}\cos(w_{n}t)du$$
$$u = e^{[\frac{-\xi}{\sqrt{1-\xi^{2}}}w_{n}t]} \quad du = \frac{-\xi}{\sqrt{1-\xi^{2}}}w_{n}e^{[\frac{-\xi}{\sqrt{1-\xi^{2}}}w_{n}t]}$$

$$dv = \sin(w_n t) dt$$

$$v = \frac{-1}{w_n} \cos(w_n t)$$

$$\frac{i_{L}(t)L}{B'} = -e^{\frac{[-\xi]}{\sqrt{1-\xi^{2}}}w_{n}t]} \frac{\cos(w_{n}t)}{w_{n}} - \frac{-\xi}{\sqrt{1-\xi^{2}}} \int e^{\frac{[-\xi]}{\sqrt{1-\xi^{2}}}w_{n}t]} \cos(w_{n}t)dt$$

Eşitliğin 2. terimi için tekrar kısmi tümlev alınırsa

$$\int e^{\left[\frac{-\xi}{\sqrt{1-\xi^2}}w_nt\right]} \cos(w_n t) dt = e^{\left[\frac{-\xi}{\sqrt{1-\xi^2}}w_nt\right]} \frac{1}{w_n} \sin(w_n t) - \int \frac{1}{w_n} \sin(w_n t) \frac{-\xi}{\sqrt{1-\xi^2}} w_n e^{\left[\frac{-\xi}{\sqrt{1-\xi^2}}w_nt\right]} dt$$
$$u' = e^{\left[\frac{-\xi}{\sqrt{1-\xi^2}}w_nt\right]}$$
$$du' = \frac{-\xi}{\sqrt{1-\xi^2}} w_n e^{\left[\frac{-\xi}{\sqrt{1-\xi^2}}w_nt\right]}$$

$$v' = \frac{1}{w_n} \sin(w_n t)$$

$$dv' = \cos(w_n t) dt$$

$$\int e^{\left[\frac{-\xi}{\sqrt{1-\xi^2}}w_nt\right]}\cos(w_nt)dt = e^{\left[\frac{-\xi}{\sqrt{1-\xi^2}}w_nt\right]}\frac{\sin(w_nt)}{w_n} + \frac{\xi}{\sqrt{1-\xi^2}}\int e^{\left[\frac{-\xi}{\sqrt{1-\xi^2}}w_nt\right]}\sin(w_nt)dt$$

$$\frac{i_{L}(t)L}{B'} = \int e^{\int e^{\left[\frac{-\xi}{\sqrt{1-\xi^{2}}}w_{n}t\right]}} \sin(w_{n}t)dt \text{ olduğundan};$$

$$\frac{i_{L}(t)L}{B'} = -e^{\frac{[\sqrt{-\xi^{2}}w_{n}t]}{V_{1-\xi^{2}}}} \frac{\cos(w_{n}t)}{w_{n}} - \frac{\xi}{\sqrt{1-\xi^{2}}} e^{\frac{[\sqrt{-\xi^{2}}w_{n}t]}{V_{1-\xi^{2}}}} \frac{\sin(w_{n}t)}{w_{n}} - \frac{\xi^{2}}{1-\xi^{2}}} \frac{i_{L}(t)L}{B'}$$
$$i_{L}(t) = \frac{-B'}{w_{n}L} (1-\xi^{2}) e^{\frac{[\sqrt{-\xi^{2}}w_{n}t]}{V_{1-\xi^{2}}}} \left[\cos(w_{n}t) + \frac{\xi}{\sqrt{1-\xi^{2}}}\sin(w_{n}t)\right]$$

$$t = 0$$
 için $i_L(0) = i_L(0^-) = i_L(0^+) = I_1$

$$I_1 = -\frac{B'}{w_n L} (1 - \xi^2)$$

$$iL(t) = I_1 \exp\left[-\frac{\zeta w_n t}{\sqrt{1-\zeta^2}}\right] \left[\cos w_n t + \frac{\zeta \sin w_n t}{\sqrt{1-\zeta^2}}\right]$$

$$e_0(t) = \frac{I_1 \sqrt{\frac{L}{C_{rev}}}}{\sqrt{1-\zeta^2}} \exp\left[-\frac{\zeta w_n t}{\sqrt{1-\zeta^2}}\right] \sin(w_n t)$$

olarak akım ve gerilim eşitlikleri bulunur [11].

2. Giriş İşaret Açısının Bulunması

Gerekli işaret açısını bulabilmek için bobin üzerindeki akım, diyotta depolanan yük ve gerilim arasındaki ilişkiler kullanılır. İletim aralığında bobin üzerindeki akım;

$$i_L(t) = I_0 + \frac{E}{wL} \left[\cos(\alpha) - \cos(wt + \alpha) \right] - \frac{(V_{DC} + \varphi)}{L} t$$

 t_1 anı iletim aralığının bittiği, darbe aralığının başladığı zaman olmak üzere, diyot üzerinde depolanan yük t_1 anında "0" olmalıdır. Çünkü iletim aralığı sonunda bütün yük geri akıtılarak tüketilmiştir. Akımın tümlevi yükü verdiğine göre yük eşitliği

$$q(t) = (I_0 + \frac{E}{wL}\cos\alpha)t - (V + \varphi)\frac{t^2}{2L} - \frac{E}{w^2L}\left(\sin(wt + \varphi) - \sin\alpha\right)$$
$$q(t_1) = 0$$
$$i_L(t_1) = I_1$$

 $N = \frac{w_n}{w}$ bastırma oranı olmak üzere

$$t_1 = \frac{2\pi}{w} - \frac{\pi}{w_n} = \frac{2\pi}{w} \left[1 - \frac{1}{2N} \right]$$

$$\frac{di_L(t_1)}{dt} = \frac{E}{L}\sin(wt_1 + \alpha) - \frac{(V_{DC} + \varphi)}{L} = 0$$
$$\frac{1}{L}(E\sin(2\pi - \frac{\pi}{N} + \alpha) - V_{DC} - \varphi) = 0$$

$$V_{DC} + \varphi = E\sin(\alpha - \frac{\pi}{N})$$
(6.1)

bağıntısı elde edilir. Bu eşitlik daha sonra kullanılacaktır.

$$i_L(t_1) = I_1$$

İlişkisi kullanılarak ve $V_{DC} + \varphi$ yerine (6.1)'deki eşitlik yazılarak

$$i_{L}(t_{1}) = I_{0} + \frac{1}{wL} \bigg[E \cos \alpha - E \cos(\alpha - \frac{\pi}{N}) - (V_{DC} + \varphi) 2\pi (1 - \frac{1}{2N}) \bigg]$$
$$I_{0} + \frac{E}{wL} \bigg[\cos \alpha - \cos(\alpha - \frac{\pi}{N}) - \sin(\alpha - \frac{\pi}{N}) (2\pi - \frac{\pi}{N}) \bigg] = -I_{0} \exp(\frac{\xi\pi}{\sqrt{1 - \xi^{2}}})$$
$$I_{0}(1 + \exp(\frac{\xi\pi}{\sqrt{1 - \xi^{2}}})) = -\frac{E}{wL} \bigg[\cos \alpha - \cos(\alpha - \frac{\pi}{N}) - 2\pi \sin(\alpha - \frac{\pi}{N}) + \frac{\pi}{N} \sin(\alpha - \frac{\pi}{N}) \bigg]$$

sin ve cos terimleri trigonometrik dönüşümler kullanılarak açılır.

$$-\frac{I_0 wL}{E} (1 + \exp(\frac{\xi\pi}{\sqrt{1 - \xi^2}})) = \cos\alpha [1 - \cos\frac{\pi}{N} + 2\pi \sin\frac{\pi}{N} - \frac{\pi}{N} \sin\frac{\pi}{N}] + \dots$$

$$\sin\alpha [-\sin\frac{\pi}{N} - 2\pi \cos\frac{\pi}{N} + \pi \cos\frac{\pi}{N}]$$

$$q(t_1) = 0$$
(6.2)

İlişkisi kullanılarak ve $V_{DC} + \varphi$ yerine Eş.(6.1) deki yazılarak

$$\frac{-I_0 wL}{E} [2\pi (1 - \frac{1}{2N})] = \cos \alpha [2\pi - \frac{\pi}{N} + 2\pi^2 \sin \frac{\pi}{N} - \frac{2\pi^2}{N} \sin \frac{\pi}{N} + \frac{\pi^2}{2N^2} \sin \frac{\pi}{N} + \sin \frac{\pi}{N}] \dots + \sin \alpha [-2\pi^2 \cos \frac{\pi}{N} + \frac{2\pi^2}{N} \cos \frac{\pi}{N} - \frac{\pi^2}{2N^2} \cos \frac{\pi}{N} - \cos \frac{\pi}{N} + 1]$$
(6.3)

Eş.(6.2) ve Eş.(6.3) deki ifadeler aşağıdaki gibi kısaltılabilir:

$$-\frac{I_0 wL}{E} K_2 = C_2 \cos \alpha + S_2 \sin \alpha$$

$$-\frac{I_0 wL}{E} K_3 = C_3 \cos \alpha + S_3 \sin \alpha$$
(6.4)

Burada

$$C_2 = 1 - \cos\frac{\pi}{N} + 2\pi (1 - \frac{1}{2N})\sin\frac{\pi}{N}$$

$$S_{2} = -2\pi (1 - \frac{1}{2N}) \cos \frac{\pi}{N} - \sin \frac{\pi}{N}$$
$$C_{3} = 2\pi (1 - \frac{1}{2N}) + [1 + 2\pi^{2}(1 - \frac{1}{2N})^{2}] \sin \frac{\pi}{N}$$
$$S_{3} = 1 - [1 + 2\pi^{2}(1 - \frac{1}{2N})^{2}] \cos \frac{\pi}{N}$$
$$K_{2} = 1 + \exp(\frac{\pi\xi}{\sqrt{1 - \xi^{2}}}) \neq 0$$
$$K_{3} = 2\pi (1 - \frac{1}{2N}) \quad N \ge 1 \text{ için } \neq 0$$

ile verilir. Eş.(6.4) deki ifade taraf tarafa oranlanırsa;

$$\frac{K_2}{K_3} = \frac{C_2 \cos \alpha + S_2 \sin \alpha}{C_3 \cos \alpha + S_3 \sin \alpha}$$

elde edilir. Eşitlik düzenlenirse

$$\frac{\sin\alpha}{\cos\alpha} = \tan\alpha = \frac{C_3K_2 - C_2K_3}{S_2K_3 - S_3K_2}$$

$$\tan \alpha = \frac{A_N G + B_N}{C_N G + D_N}$$

elde edilir. Burada

$$A_{N} = 2\sin\frac{\pi}{N} + (2\pi - \frac{\pi}{N})^{2}\sin\frac{\pi}{N} + 2(2\pi - \frac{\pi}{N})$$
$$B_{N} = 2\sin\frac{\pi}{N} - (2\pi - \frac{\pi}{N})^{2}\sin\frac{\pi}{N} + 2(2\pi - \frac{\pi}{N})\cos\frac{\pi}{N}$$
$$C_{N} = -2 + 2\cos\frac{\pi}{N} + (2\pi - \frac{\pi}{N})^{2}\cos\frac{\pi}{N}$$
$$D_{N} = -2 + 2\cos\frac{\pi}{N} - (2\pi - \frac{\pi}{N})^{2}\cos\frac{\pi}{N} - 2(2\pi - \frac{\pi}{N})\sin\frac{\pi}{N}$$
$$G = \exp(\frac{\pi\xi}{\sqrt{1 - \xi^{2}}})$$

ile verilir [11]. A_N, B_N, C_N, D_N ve *G* değerleri bulunduktan sonra α açısı bulunabilir. Elde edilen açı değeri girişten verilecek işaretin geciktirilme değerini verecektir.

3. Periyodik Darbelerin Fourier Katsayılarının Bulunması

Periyodik darbeler kompleks fourier serisine açılarak ilgili harmoniklerdeki gerilim katsayıları bulunabilir. Periyodik darbeler aşağıdaki gibi ifade edilebilir:

$$0 < t < t_p$$
 aralığında $v_0 \cong E_p \sin Nwt$
 $t_p < t < \frac{1}{f_i}$ aralığında $v_0 = \varphi$

Periyodik darbeler kompleks Fourier serisine açılırsa

$$v_0(t) = \sum_{n=-\infty}^{+\infty} c_n e^{jnwt}$$
$$c_n = \frac{1}{T} \int_0^{t_p} v_0(t) e^{-jnwt} dt$$
$$c_0 = \frac{1}{T} \int_0^{t_p} E_p \sin(Nwt) dt = -\frac{E_p}{TNw} \cos(Nwt) \Big|_0^{t_p = \frac{\pi}{Nw}}$$

$$c_0 = \frac{E_p}{\pi N}$$

 c_0 katsayısı elde edilir.

$$c_n = \frac{1}{T} \int_{0}^{t_p = \frac{\pi}{Nw}} E_p \sin(Nwt) e^{-jnwt} dt$$

Katsayıları bulmak için kısmi tümlev alınır:

$$\int f dg = fg - \int g df$$

kullanılırsa

$$f = \sin(Nwt)$$
$$dg = e^{-jnwt}dt$$

$$df = Nw\cos(Nwt)dt$$

$$g = \frac{j}{nwe^{jnwt}}$$

Alınır. Böylece

$$c_n = \frac{E_p}{T} \int_0^{t_p = \frac{\pi}{Nw}} \sin(Nwt) e^{-jnwt} dt$$
$$= \frac{E_p}{T} \int_0^{t_p} \sin(Nwt) e^{-jnwt} dt = \frac{E_p}{T} \left[\frac{je^{-jnwt} \sin(Nwt)}{nw} - \frac{jN}{n} \int \cos(Nwt) e^{-jnwt} dt \right]$$

elde edilir. Tekrar kısmi tümlevi alınırsa

$$\int u dv = uv - \int v du$$
$$u = \cos(Nwt)$$
$$dv = e^{-jnwt} dt$$

$$du = -Nw\sin(Nwt)dt$$

$$v = \frac{j}{nwe^{jnwt}}$$

$$\frac{E_p}{T} \int_0^{t_p} \sin(Nwt) e^{-jnwt} dt = \frac{E_p}{T} \left[\frac{N^2}{n^2} \int_0^{t_p} \sin(Nwt) e^{-jnwt} dt + \frac{Ne^{-jnwt} \cos(Nwt)}{n^2 w} + \frac{je^{-jnwt} \sin(Nwt)}{nw} \right]$$
$$\frac{E_p}{T} \int_0^{t_p} \sin(Nwt) e^{-jnwt} dt = \frac{-N + Ne^{\frac{-j\pi n}{N}}}{n^2 w - N^2 w} \bigg|_0^{t_p = \frac{\pi}{Nw}}$$

$$c_{n} = \frac{E_{p}}{T} \frac{N}{n^{2}w - N^{2}w} \left[e^{-\frac{j\pi n}{N}} - 1\right]$$

bulunur. Katsayıların kompleks gösterimi yukarıda elde edilmiştir. Katsayıların genlikleri ise

$$|c_{n}| = \frac{E_{p}}{\pi N} \frac{\cos(\frac{\pi}{2} \frac{n}{N})}{(1 - \frac{n^{2}}{N^{2}})}$$
$$|c_{n}| = c_{0} \frac{\cos(\frac{\pi}{2} \frac{n}{N})}{(1 - \frac{n^{2}}{N^{2}})}$$

olarak bulunur [11].

4. Sönümlü Dalga Biçiminin Fourier Katsayılarının Bulunması

Katsayıların bulunması için aşağıdaki tümleve ardı ardına iki kısmi tümlev uygulanır.

$$c_n = \frac{1}{T} \int_0^T E_0(t) e^{-jnwt} dt$$

$$c_{n} = \frac{1}{T} \int_{0}^{T} (1+\Gamma) E_{p} e^{-\frac{Nw}{2Q}t} \sin(Nwt) e^{-jnwt} dt \ [11]$$

$$c_{n} = -\frac{E_{p}(1+\Gamma)}{T} \frac{2Qe^{\frac{-\pi(N+2jnQ)}{Q}}(-2NQe^{\frac{\pi(N+2jnQ)}{Q}} + \sin(2\pi N)(N+2jnQ) + 2NQ\cos(2\pi N))}{w(-4n^{2}Q^{2} + 4jnNQ + N^{2}(4Q^{2} + 1))}$$

Yukarıda elde edilen eşitlik düzenlenirse

$$=\frac{E_{p}(1+\Gamma)}{T}\frac{4Q^{2}N(1-e^{-\frac{\pi N}{Q}})}{w(-4n^{2}Q^{2}+4jnNQ+N^{2}(4Q^{2}+1))}$$

 $N \approx Q$ için $e^{\frac{\pi N}{Q}} \approx 0$ kabul edilebilir. Katsayıların genlikleri

$$|c_n| = \frac{\frac{(1+\Gamma)}{2} \frac{E_p Q}{\pi N}}{\sqrt{Q^2 (1 + \frac{1}{4Q^2} - \frac{n^2}{N^2})^2 + (\frac{n}{N})^2}}$$

şeklinde bulunur. Bu katsayılar çizdirildiğinde frekans spektrumunun istenen frekans çevresinde yoğunlaştığı görülür.

EK2 Çarpıcı Devresinde Kullanılan Yükselteç

ECG008 InGaP HBT Gain Block

Product Features

- DC 4 GHz
- +24 dBm P1dB at 1 GHz
- · +40 dBm OIP3 at 1 GHz
- · 15 dB Gain at 1 GHz
- · 4.6 dB Noise Figure
- · Available in Lead-free / green SOT-89 Package Style
- Internally matched to 50 Ω

Applications

- Mobile Infrastructure
- CATV / FTTX
- · W-LAN / ISM
- RFID
- WiMAX / WiBro

Specifications⁽¹⁾

Parameter	Units	EVILLA .	тур	I INTOX
Operational Bandwidth	MHz	DC		4000
Test Frequency	MHz		1000	
Gain	dB		15	1
Output P1dB	dBm		+24	
Output IP3 (3)	dBm		+40	
Noise Figure	dB		4.6	
Test Frequency	MHz		2000	
Gain	dB	13	14.3	1
Input Return Loss	dB		25	
Output Return Loss	dB		14	
Output P1dB	dBm		+23	
Output IP3 (2)	dBm	+34	+37	
Noise Figure	dB		4.8	
Device Voltage	V	6,8	7.3	7.8
Device Current	mA		120	
Output mismatch w/o spurs	VSWR		10:1	

Text conditions unless otherwise noted: 25 °C, Supply using $e \rightarrow 0$ V, Rhiss – 14 (2, 50 Ω system, 30P measured with two tones at an output power of 4-8 fibritum separation by 1 Mile, The suppression on the largest MD (module in such as calculate the DOP using ≈ 2.1 radi. 1.

Absolute Maximum Rating

Parameter	Rating	
Storage Temperature	-65 to +150 °C	
RF Input Power (continuous)	+15 dBm	
Device Current	160 mA	
Junction Temperature	+160 °C	
Thermal Resistance	86 °C/W	

Product Description

The ECG008 is a general-purpose buffer amplifier that offers high dynamic range in a low-cost surface-mount package. At 1000 MHz, the ECG008 typically provides 15 dB of gain, +40 dBm Output IP3, and +24 dBm P1dB.

The ECG008 consists of Darlington pair amplifiers using the high reliability InGaP/GaAs HBT process technology and only requires DC-blocking capacitors, a bias resistor, and an inductive RF choke for operation. The device is ideal for wireless applications and is available in a leadfree/green/RoHS-compliant SOT-89 package. All devices are 100% RF and DC tested.

The broadband MMIC amplifier can be directly applied to various current and next generation wireless technologies such as GPRS, GSM, CDMA, and W-CDMA. In addition, the ECG008 will work for other various applications within the DC to 4 GHz frequency range such as CATV and mobile wireless.

TriQuint (SEMICONDUCTOR

Functional Diagram



Function	Pin No.
Input	1
Output/Bias	3
Ground	2.4

Typical Performance (1)

Parameter	Units		Тур	ical	
Frequency	MHz	500	900	1900	2140
S21	dB	14.7	14.6	14.3	14.3
S11	dB	-26	-28.5	-28	-19.5
S22	dB	-19.4	-17.4	-13.4	-15
Output P1dB	dBm	+24.3	+24	+23.3	+19.0
Output IP3	dBm	+41	+40	+37	+30.5
Noise Figure	dB	4.7	4.6	4.7	4.8

Ordering Information

Part No.	Description	
ECG008B-G	InGaP HBT Gain Block (had-five green Rolts-compliant SOT-99 package)	

Recommended Application Circuit



Recommended Component Values							
Reference			Frequ	ency (MH	(z)		
Designator	50	500	900	1900	2200	2500	3500
L1	820 nH	220 nH	68 nH	27 nH	22 nH	18 nH	15 nH
C1, C2, C3	.018 µF	1000 pF	100 pF	68 pF	68 pF	56 pF	39 pF

Recommended Bias Resistor Values

Supply Voltage	R3 value	Size
9 V	14 ohms	2010
10 V	23 ohms	2512
12 V	39 ohms	2512

The proper values for the components are dependent upon the intended frequency of operation.
 The component values in the table below are contained on the evaluation board to achieve optimal broadband performance.
 R1 and R2 are shown in the circuit diagram to avoid potential instabilities. The configuration shown above assures of unconditional stability with the use of the device. It is expected that linearity parameters (OIP3 and P1dB) to degrade about only 0.5 dB, while overall gain will be about 2 dB less than the performance shown in page 1 and 2 of this datasheet. Input and output return loss is expected to improve with the use of the UO series resistances at 2 GHz.

Ref. Desig.	Value / Type	Size
L1	39 nH wirewound inductor	0603
C1, C2	56 pF chip capacitor	0603
C3	0.018 µF chip capacitor	0603
C4	Do Not Place	
R1	18 Ω chip resistor	0603
R2	4.7 Ω chip resistor	0603
R3	14 Ω 1% tolerance	2010

The proper value for R3 is dependent upon the supply voltage and allows for bias stability over temperature. WJ recommends a minimum supply bias of +9 V. A 1% tolerance resistor is recommended.