

**GELİŐTİRME MODLU GALYUM NİTRAT YÜKSEK
TAŐIYICI HAREKETİNE SAHİP TRANZİSTÖRLERİ
KULLANARAK YÜKSEK VERİMLİ YÜK NOKTASI DA/DA
DÖNÜŐTÜRÜCÜ TASARIMI**

**DESIGN OF HIGH EFFICIENT POINT-OF-LOAD DC/DC
CONVERTER USING ENHANCEMENT-MODE GALLIUM
NITRIDE HIGH ELECTRON MOBILITY TRANSISTORS
(HEMTs)**

EMRE ARAS

PROF. DR UĞUR BAYSAL

Tez DanıŐmanı

Hacettepe Üniversitesi

Lisansüstü Eğitim-Öğretim ve Sınav Yönetmeliğinin

Elektrik ve Elektronik Mühendisliğı Anabilim Dalı için Öngördüğü

YÜKSEK LİSANS TEZİ olarak hazırlanmıştır.

Emre ARAS'ın hazırladığı "Geliştirme Modlu Galyum Nitrat Yüksek Taşıyıcı Hareketine Sahip Tranzistörleri Kullanarak Yüksek Verimli Yük Noktası DA/DA Dönüştürücü Tasarımı" adlı bu çalışma aşağıdaki jüri tarafından ELEKTRİK ve ELEKTRONİK MÜHENDİLİĞİ ANABİLİM DALI'nda YÜKSEK LİSANS TEZİ olarak kabul edilmiştir.

Prof. Dr. Erkan AFACAN

Başkan


.....

Prof. Dr. Uğur BAYSAL

Danışman


.....

Prof. Dr. Işık ÇADIRCI

Üye


.....

Dr. Öğr. Üyesi Dinçer GÖKÇEN

Üye


.....

Dr. Öğr. Üyesi Yakup ÖZKAZANÇ

Üye


.....

Bu tez Hacettepe Üniversitesi Fen Bilimleri Enstitüsü tarafından YÜKSEK LİSANS TEZİ olarak / / tarihinde onaylanmıştır.

Prof. Dr. Menemşe GÜMÜŞDERELİOĞLU

Fen Bilimleri Enstitüsü Müdürü

ETİK

Hacettepe Üniversitesi Fen Bilimleri Enstitüsü, tez yazım kurallarına uygun olarak hazırladığım bu tez çalışmada,

- tez içindeki bütün bilgi ve belgeleri akademik kurallar çerçevesinde elde ettiğimi,
- görsel, işitsel ve yazılı tüm bilgi ve sonuçları bilimsel ahlak kurallarına uygun olarak sunduğumu,
- başkalarının eserlerinden yararlanılması durumunda ilgili eserlere bilimsel normlara uygun olarak atıfta bulunduğumu,
- atıfta bulunduğum eserlerin tümünü kaynak olarak gösterdiğimi,
- kullanılan verilerde herhangi bir değişiklik yapmadığımı,
- ve bu tezin herhangi bir bölümünü bu üniversite veya başka bir üniversitede başka bir tez çalışması olarak sunmadığımı

beyan ederim.

08 / 67 / 2019

EMRE ARAS



YAYINLANMA FİKRİ MÜLKİYET HAKLARI BEYANI

Enstitü tarafından onaylanan lisansüstü tezimin/raporumun tamamını veya herhangi bir kısmını, basılı (kağıt) ve elektronik formatta arşivleme ve aşağıda verilen koşullarla kullanıma açma iznini Hacettepe üniversitesine verdiğimi bildiririm. Bu izinle Üniversiteye verilen kullanım hakları dışındaki tüm fikri mülkiyet haklarım bende kalacak, tezimin tamamının ya da bir bölümünün gelecekteki çalışmalarda (makale, kitap, lisans ve patent vb.) kullanım hakları bana ait olacaktır.

Tezin kendi orijinal çalışmam olduğunu, başkalarının haklarını ihlal etmediğimi ve tezimin tek yetkili sahibi olduğumu beyan ve taahhüt ederim. Tezimde yer alan telif hakkı bulunan ve sahiplerinden yazılı izin alınarak kullanması zorunlu metinlerin yazılı izin alarak kullandığımı ve istenildiğinde suretlerini Üniversiteye teslim etmeyi taahhüt ederim.

Yükseköğretim Kurulu tarafından yayınlanan "**Lisansüstü Tezlerin Elektronik Ortamda Toplanması, Düzenlenmesi ve Erişime Açılmasına İlişkin Yönerge**" kapsamında tezim aşağıda belirtilen koşullar haricince YÖK Ulusal Tez Merkezi / H. Ü. Kütüphaneleri Açık Erişim Sisteminde erişime açılır.

- Enstitü / Fakülte yönetim kurulu kararı ile tezimin erişime açılması mezuniyet tarihimden itibaren 2 yıl ertelenmiştir.
- Enstitü / Fakülte yönetim kurulu gerekçeli kararı ile tezimin erişime açılması mezuniyet tarihimden itibaren ay ertelenmiştir.
- Tezim ile ilgili gizlilik kararı verilmiştir.

08 / 07 / 2019

(İmza)

EMRE ARAS

ÖZET

GELİŞTİRME MODLU GALYUM NİTRAT YÜKSEK TAŞIYICI HAREKETİNE SAHİP TRANSİSTÖRLERİ KULLANARAK YÜKSEK VERİMLİ YÜK NOKTASI DA/DA DÖNÜŞTÜRÜCÜ TASARIMI

Emre ARAS

Yüksek Lisans, Elektrik ve Elektronik Mühendisliği Bölümü

Tez Danışmanı: Prof. Dr. Uğur BAYSAL

Haziran 2019, 148 sayfa

Bu çalışmada geliştirme modlu galyum nitrat tranzistörler kullanarak giriş gerilimi 28V çıkış gerilimi 3.3V olan, 1MHz anahtarlama frekansında 25W çıkış gücüne sahip izole olmayan yük noktası da-da dönüştürücü tasarlanmıştır. Yük noktası dönüştürücünün boyutlarını küçültüp güç yoğunluğunu arttırmak için dönüştürücü yüksek frekansta anahtarlama yapmıştır. Buna ek olarak dönüştürücüde yüksek verim elde etmek için yumuşak anahtarlama yöntemi kullanılmıştır. Dönüştürücüde güç topolojisi olarak yarı-kare dalga sıfır gerilim anahtarlama indirici çevirici yapısı kullanılmıştır. Yumuşak anahtarlama yapabilmek için harici rezonans pasif elemanlar kullanılmayıp, çıkış bobini ile GaN tranzistörlerin dahili çıkış kondansatörlerinin oluşturduğu L-C rezonans yapısı kullanılmıştır. Teorik olarak tasarımı ve benzetimi yapılan dönüştürücünün bir adet prototip üretimi yapıp deney ortamında başarıyla test edilmiştir. Dönüştürücünün deneysel çalışmalarında tasarım istekleri karşılanmış olup dönüştürücüden tam yükte % 88.8 verim elde edilmiştir. Dönüştürücünün uydu uygulamalarında kullanılabilmesi için, uzay ortamındaki radyasyonun sebep olduğu toplam iyonlaşma doz etkisini görebilmek için GaN transistörlere gama ışınım testleri yapılmıştır. Radyasyonun birikme miktarına bağlı olarak tranzistörlerin kapı eşik değerlerinde azalma gözlemlenmiştir.

Anahtar Kelimeler: Geliştirme modlu galyum nitrat tranzistör, yük noktası dönüştürücü, yüksek frekans anahtarlama, yumuşak anahtarlama, yarı-kare dalga sıfır gerilim anahtarlama, uydu, radyasyon, toplam iyonlaşma doz etkisi

ABSTRACT

DESIGN OF HIGH EFFICIENT POINT-OF-LOAD DC/DC CONVERTER USING ENHANCEMENT-MODE GALLIUM NITRIDE HIGH ELECTRON MOBILITY TRANSISTORS (HEMTS)

Emre ARAS

Master of Science, Department of Electrical and Electronics Engineering

Supervisor: Prof. Dr. Uğur BAYSAL

June 2019, 148 pages

In this study, the design of 1MHz switching frequency and 25W output power level 28 to 3.3V non-isolated point of load converter which uses enhancement mode gallium nitride transistors as switching element is realised. In order to decrease the size and increase power density of the point of load converter, the converter is switched at high frequency. Furthermore soft switching technique is used to increase the efficiency of the converter. Quasi square wave zero voltage (QSW-ZVS) indirici converter is used as power topology in the converter. To achieve soft start, the output filter inductor and output capacitances of GaN transistors are used for resonance rather than the use of discrete passive elements. A prototype of the converter that is designed theoretically and simulated, was made and tested succesfully in laboratory test setup. The design requirements of the converter were met and 88.8 % efficiency was obtained from the converter at full load. In order to use the converter in the satellite applications, the total ionization dose effects to the GaN transistors caused by the radiation in the space environment is investigated in gama radiation tests. The decrease in the gate threshold voltages of the transistors is observed based on the radiation dose amounts.

Keywords: Enhancement mode gallium nitride transistors, point of load converters, high frequency switching, soft switching, quasi square wave zero voltage switching, satellite, space, total ionization dose effect.

TEŐEKKÜR

Tez alıŐması sűrecinde deęerli katkılarından űtűrű tez danıŐmanım Prof. Dr. Uęur BAYSAL'a,

Yűksek lisans eęitim sűrecinde ve tez ile ilgili alıŐmalarımnda tecrűbeleri ve yol gűstericilięiyle bana desteęini esirgemeyen saygıdeęer Dr. Diner GűKEN'e,

Tez alıŐması boyunca yaptıkları katkılardan űtűrű iŐ arkadaŐlarıma,

Ve son olarak yűksek lisans ve tez alıŐması boyunca bana desteęini hibir zaman esirgemeyen sevgili eŐim Oya ARAS ve biricik kızım EKİN'e sonsuz teŐekkűrlerimi sunarım.

İÇİNDEKİLER

ÖZET	i
ABSTRACT	ii
TEŞEKKÜR	iii
İÇİNDEKİLER	iv
ŞEKİLLER DİZİNİ	vii
ÇİZELGELER DİZİNİ	xiii
SİMGELER VE KISALTMALAR	xiv
1. GİRİŞ	1
2. DA/DA İNDİRİCİ DÖNÜŞTÜRÜCÜLER	7
2.1. Klasik (senkron olmayan) İndirici Dönüştürücü	8
2.2. Senkron İndirici Dönüştürücü	13
2.2.1. Senkron İndirici Dönüştürücü Devre Tanımı	14
2.2.2. Zorlama Sürekli İletim Modu	16
3. GaN HEMTs TRANZİSTÖRLER	20
3.1. GaN HEMTs Tranzistörlerin Temel Özellikleri	20
3.2. GaN HEMTs Tranzistörlerin İç Yapısı	22
3.3. Tükenim Modlu GaN Tranzistörler	25
3.4. Geliştirme Modlu GaN Tranzistörler	26
3.4.1. Gömülü Kaynak Geliştirme Modlu GaN	26
3.4.2. Dolgu yapılmış Geliştirme Modlu GaN	27
3.4.3. Boşluk (p) katkılı GaN Kaynak Geliştirme Modlu GaN	27
3.4.4. Bileşik (Cascode) Hibrit Tipi Geliştirme Modlu GaN	28
3.5. GaN Tranzistörlerin Önemli Donanımsal Özellikleri	29
3.5.1. Kırılma Gerilimi	29
3.5.2. İletim Direnci ($R_{DS,ON}$)	30
3.5.3. İletime Geçiş Eşik Gerilimi (V_{th})	33
3.5.4. Parazitik Kapasitans	34
3.5.5. Ters Yönde İletim (İç diyot)	35

3.5.6. GaN Tranzistörlerin Kapı Sürümü	37
3.5.7. Baskı Devre Tasarımı	41
3.5.8. GaN Tranzistörlerin Uzay Ortamında Kullanımı	44
3.5.8.1. Uzaydaki Radyasyon Ortamı	44
3.5.8.2. Uzay Ortamındaki Radyasyon Etkileri	47
3.5.8.3. Doz Etkilerinin MOSFET ve GaN Tranzistörlere Olan Etkileri.....	49
4. GaN HEMT TABANLI YARI-KARE DALGA SIFIR GERİLİM ANAHTARLAMALI (QSW-ZVS) YÜK NOKTASI İNDİRİCİ DÖNÜŞTÜRÜCÜ ...	52
4.1. Sert ve Yumuşak Anahtarlama Teknikleri.....	52
4.2. Dönüştürücünün Çalışma Prensipleri	55
4.3. Dönüştürücünün Tasarım Detayları.....	60
4.3.1. Görev çevrim oranı.....	62
4.3.2. Çıkış bobin değeri ve akım dalgalanma oranı (r).....	62
4.3.3. Çıkış Kondansatör Değerleri	64
4.3.4. Tranzistör Seçimleri	66
4.3.5. Giriş Kondansatör Hesabı	70
4.3.6. Sürücü Seçimi.....	71
4.3.7. Kontrolcü Seçimi	72
4.3.7.1. Kontrolcünün Frekans Ayarı	73
4.3.7.2. Ölü Zaman Değerleri	73
4.3.7.3. Geri Besleme Direnç Değerleri	74
4.3.7.4. Akım Modu Kontrolü ve DCR Akım Algılama.....	74
4.3.7.5. Dönüştürücünün Baskı Devre Tasarımı.....	77
4.4. Dönüştürücünün Kayıp Analizi.....	78
4.4.1. Kapı Yük Kayıpları (P_G).....	80
4.4.2. Ters Yönde İletim Kaybı (P_{SD}).....	82
4.4.3. Tranzistörlerdeki İletim Kaybı (P_{COND})	84
4.4.4. Çıkış Bobinindeki Kayıplar	85
4.4.5. Tranzistörlerin Anahtarlama Kayıpları	85
4.4.6. Giriş ve Çıkış Kondansatörlerindeki Kayıplar	87
4.4.7. GaN ZVS Senkron İndirici Dönüştürücünün Toplam Güç Kaybı ve Verimi.....	87

4.5. Bilgisayar Benzetim Çalışmaları	89
4.5.1. Açık Döngü Benzetim Sonuçları	92
4.5.1.1. Tam Yük altındaki benzetim sonuçları	92
4.5.1.2. %10 Yük altındaki benzetim sonuçları	97
4.5.2. Kapalı Döngü Benzetim Sonuçları	101
5. DENEYSEL ÇALIŞMALAR	106
5.1. QSW-ZVS İndirici Dönüştürücü Elektriksel Testleri.....	106
5.1.1. Genel Açıklamalar	106
5.1.2. Test Ortamı ve Kullanılan Cihazlar	108
5.1.3. Deneysel Sonuçlar	109
5.2. EPC2105 GaN Tranzistörlerin Gama Işınımı Radyasyon Testi.....	121
5.2.1. Genel Açıklamalar	121
5.2.2. Gama Işınımı (⁶⁰ Co) Test Ortamı.....	122
5.2.3. Gama Işınımı Deneysel Sonuçlar	125
6. SONUÇLAR ve GELECEK ÇALIŞMALAR.....	130
KAYNAKLAR	134
EKLER.....	142
EK 1 – EPC2105 GaN TRANSİSTÖR TEKNİK ÖZELLİK DÖKÜMANI.....	142
EK 2 – COILCRAFT 1212VS-111MEB BOBİNİ TEKNİK ÖZELLİK DÖKÜMANI.....	144
EK 3 – LTC3833 KONTROL CÜSÜNÜN FONKSİYONEL DİYAGRAMI	146
EK 4 - Tezden Türetilmiş Bildiriler	147
ÖZGEÇMİŞ	148

ŞEKİLLER DİZİNİ

Şekil 1.1. Moore yasasına göre entegre devrelerdeki tranzistör sayıları [3]	2
Şekil 2.1. Klasik İndirici Dönüştürücü Elektriksel Şeması	8
Şekil 2.2. Görev çevrimi süresinde ($D \cdot T_s$) akım döngüsü	9
Şekil 2.3. Görev çevrimi süresi dışında ($(1-D) \cdot T_s$) akım döngüsü	10
Şekil 2.4. Sürekli iletim modunda çalışan indirici çevirici bobin gerilim ve akım grafiği	10
Şekil 2.5. Sürekli iletim modunda çalışan bobin akımının tepe-tepe ve ortalama değerinin gösterimi	11
Şekil 2.6. Akım dalgalanma oranının devredeki elemanlara olan etkileri [19] ..	12
Şekil 2.7. Senkron indirici dönüştürücü	14
Şekil 2.8. Senkron İndirici Dönüştürücünün Akım Dalgalanma oranına göre çalıştığı modlar; (a) Sürekli iletim modu (CCM), (b) Sınır iletim modu (BCM), (c) Kesintili iletim modu (DCM), (d) Zorlama sürekli iletim modu (FCCM)	16
Şekil 2.9. FCCM kipinde çalışan senkron indirici dönüştürücü kapı sinyalleri ve bobin akımı	18
Şekil 2.10. FCCM kipinde çalışan senkron indirici dönüştürücüde anahtar durumlarına göre bobin akım yolunun ayrıntılı gösterimi	19
Şekil 3.1. GaN, SiC ve Si maddelerinin kritik elektrik kırılma gerilimi vs iletim direnci [21]	21
Şekil 3.2. Frekans ve güç seviyesine göre anahtar seçimi [22]	22
Şekil 3.3. GaN “wurtzite” kristal yapısı	23
Şekil 3.4. GaN ve AlGaN ortak yüzeyinde 2 boyutlu elektron gaz yapısının oluşumu	23
Şekil 3.5. GaN/AlGaN yapısına uygulanan gerilim ile akım oluşturulması	24
Şekil 3.6. Tükenim modlu GaN tranzistörlerin iç yapısı	25
Şekil 3.7. Gömülü kaynak uygulamasıyla elde edilen geliştirme modlu GaN tranzistörün yapısı [24]	27
Şekil 3.8. CF ₄ plazma uygulamasıyla elde edilen geliştirme modlu GaN tranzistörün yapısı [24]	27
Şekil 3.9. pGaN kaynak geliştirme modlu GaN tranzistör yapısı [24]	28

Şekil 3.10. Bileşik (Cascode) Hibrit Tipi Geliştirme Modlu GaN tranzistör yapısı	28
Şekil 3.11. Aynı akım ve gerilime sahip silisyum ve galyum nitrat tabanlı tranzistörlerin boyutsal karşılaştırılması	30
Şekil 3.12. GaN tranzistör toplam iletim direncini oluşturan parçalar	30
Şekil 3.13. EPC2001 GaN tranzistörü ile aynı özelliklere sahip MOSFET'in normalize edilmiş iletim direnci ($R_{DS,ON}$) - Sıcaklık.....	32
Şekil 3.14. Çift darbe testi sonucu elde edilmiş akım çökme olayı örneği [26]..	33
Şekil 3.15. GaN tranzistör parazitik iç kapasitanslar	34
Şekil 3.16. EPC2105 Kapı gerilimi - kapı yükü [27]	35
Şekil 3.17. EPC2010 Farklı sıcaklık altında ters yönde iletim gerilimi vs akımı	36
Şekil 3.18. GaN fiziksel modeli ve farklı V_{GS} gerilimleri altında V_{DS} vs I_{DS} [28]..	37
Şekil 3.19. Tranzistörün tam olarak açılma anında oluşan dört bölge	39
Şekil 3.20. EPC2105-Q2 kapı-kaynak gerilimi vs $R_{ds,on}$ [27]	40
Şekil 3.21. GaN tranzistör ile sürücü arasındaki akım döngüsü (a) açılış (b) kapanış [20].....	41
Şekil 3.22. Yarı köprü yapısındaki GaN tranzistörlerde güç döngüsü ve kapı sürme döngüsünün çakışması ve ortak kaynak indüktansının gösterimi [20]	42
Şekil 3.23. GaN tranzistörlerin paket ve pin diyagramı gösterimi, (a) LGA, (b) BGA.....	43
Şekil 3.24. Uzay ortamındaki radyasyon kaynakları [55]	44
Şekil 3.25. Dünya etrafındaki Van Allen kuşakları [56]	46
Şekil 3.26. Elektronik devrelerde radyasyon etkileri [57]	47
Şekil 3.27. MOS tranzistörün enerji bant diyagramı [59].....	50
Şekil 3.28. N kanallı MOSFET'lerde radyasyon etkisiyle yalıtım tabakasındaki boşluk hapsolmelerinin artması.....	51
Şekil 4.1. Tranzistörlerin durum değişikliğini gösteren ideal dalga şekilleri (a) iletime geçiş (b) iletimden çıkış.....	53
Şekil 4.2. Tranzistörün sert ve yumuşak anahtarlama eğrileri (a) sıfır gerilim anahtarlama (b) sıfır akım anahtarlama	54
Şekil 4.3. Yarı-rezonant sıfır gerilim (ZVS_QRC) anahtarlama senkron indirici dönüştürücü.....	55

Şekil 4.4. Yarı-rezonant sıfır akım (ZCS_QRC) anahtarlama senkron indirici dönüştürücü	55
Şekil 4.5. Sıfır gerilim anahtarlama yarı-kare dalga (QSW-ZVS) indirici dönüştürücü	56
Şekil 4.6. QSW-ZVS İndirici Dönüştürücü anahtarlama modları. (a) Mod 1 – Q_1 ve Q_2 tranzistörleri iletimde değil (C_{OSS1} deşarj olmakta, C_{OSS2} şarj olmakta). (b) Q_1 iletimde, Q_2 iletimde değil. (c) Q_1 ve Q_2 iletimde değil (C_{OSS1} şarj olmakta, C_{OSS2} deşarj olmakta). (d) Q_1 iletimde değil, Q_2 iletimde	58
Şekil 4.7. Q_1 ve Q_2 kapı gerilimleri, çıkış bobin akımı, Q_1 ve Q_2 akaç-kaynak gerilimleri.....	59
Şekil 4.8. QSW-ZVS Yük noktası senkron indirici dönüştürücünün ayrıntılı şeması	61
Şekil 4.9. Dönüştürücüdeki çıkış bobininin temsili resmi [38]	63
Şekil 4.10. Kondansatör akım dalgalanması	65
Şekil 4.11. EPC2105 (a) Alt yüzden görünümü (b) iç yapısının şematik gösterimi	66
Şekil 4.12. Q_1 tranzistörünün gerilim ve akım dalga şekilleri	67
Şekil 4.13. Q_2 tranzistörünün gerilim ve akım dalga şekilleri	67
Şekil 4.14. LM5113 sürücü entegresi	72
Şekil 4.15. Sabit açılma süreli vadi akım modu kontrolü dalga şekilleri.....	75
Şekil 4.16. Bobin DCR akım algılama devresi.....	76
Şekil 4.17. Baskı devre katman yapısı (stack up).....	78
Şekil 4.18. Tranzistörlerin durum değişikliğini gösteren ideal dalga şekilleri (a) iletime geçiş (b) iletimden çıkış	79
Şekil 4.19. EPC2105- Q_1 tranzistörünün kapı-kaynak gerilimine bağlı kapı yük değişimi.....	80
Şekil 4.20. EPC2105- Q_2 tranzistörünün kapı-kaynak gerilimine bağlı kapı yük değişimi.....	80
Şekil 4.21. Akaç-kaynak gerilimine göre çıkış yükü ve çıkış kondansatörlerindeki yüklü enerji (a) Q_1 tranzistörü (b) Q_2 tranzistörü	82
Şekil 4.22. EPC2105 ters yönde iletim kaynak-akaç gerilim vs kaynak-akaç akımı (a) Q_1 tranzistörü (b) Q_2 tranzistörü	83

Şekil 4.23. Dönüştürücüdeki güç kayıpların değerleri ve yüzdesel dağılımı	88
Şekil 4.24. Dönüştürücüdeki güç kaybının devredeki elemanlara göre dağılımı	88
Şekil 4.25. GaN QSW-ZVS senkron indirici dönüştürücünün açık döngü devre şeması.....	90
Şekil 4.26. GaN QSW-ZVS senkron indirici dönüştürücünün kapalı döngü devre şeması.....	91
Şekil 4.27. Tam yükte devrenin çıkış gerilimi (V_{out}).....	92
Şekil 4.28. Tam yükte GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki gerilimlerin dalga şekilleri	93
Şekil 4.29. Tam yükte GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki akım-gerilim dalga şekilleri	94
Şekil 4.30. Tam yük altında çıkış bobininin üzerindeki gerilim ve akım dalga şekilleri	94
Şekil 4.31. Tam yük altında yüksek taraf tranzistörünün (Q_1) akım dalga şekli	95
Şekil 4.32. Tam yük altında düşük taraf tranzistörünün (Q_2) akım dalga şekli ..	96
Şekil 4.33. Tam yükte çıkış kondansatörlerinden geçen akım dalga şekli	96
Şekil 4.34. %10 yükte devrenin çıkış gerilimi (V_{out})	97
Şekil 4.35. %10 yük altında GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki gerilimlerin dalga şekilleri	98
Şekil 4.36. %10 yükte GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki akım-gerilim dalga şekilleri	98
Şekil 4.37. %10 yükte çıkış bobininin üzerindeki gerilim ve akım dalga şekilleri	99
Şekil 4.38. %10 yükte yüksek taraf tranzistörünün (Q_1) akım dalga şekli	99
Şekil 4.39. %10 yükte düşük taraf tranzistörünün (Q_2) akım dalga şekli.....	100
Şekil 4.40. %10 yük altında çıkış kondansatörlerinden geçen akım dalga şekli	100
Şekil 4.41. Tam yükte devrenin çıkış gerilimi (V_{out})	101
Şekil 4.42. Tam yük altında GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki gerilimlerin dalga şekilleri	102
Şekil 4.43. Tam yükte çıkış bobininin üzerindeki gerilim ve akım dalga şekilleri	103

Şekil 4.44. Tam yük altında yüksek taraf tranzistörünün (Q_1) akım dalga şekli	103
Şekil 4.45. Tam yük altında düşük taraf tranzistörünün (Q_2) akım dalga şekli	104
Şekil 4.46. Tam yükte çıkış kondansatörlerinden geçen akım dalga şekli.....	104
Şekil 4.47. Yüksüz durumdan tam yüke geçiş sırasında çıkış gerilimindeki değişim	105
Şekil 4.48. Giriş gerilimindeki değişimlere çıkış geriliminin tepkisi	106
Şekil 5.1. Tez kapsamında tasarlanan QSW-ZVS indirici yük noktası dönüştürücü baskı devre kartı, (a) üstten görünüm (b) alttan görünüm ..	107
Şekil 5.2. QSW-ZVS indirici yük noktası dönüştürücünün test kurulumu	109
Şekil 5.3. Tam yük altında Q_1 ve Q_2 kapı darbe gerilimleri.....	110
Şekil 5.4. Tam yükte Q_1 ve Q_2 kapı darbe sinyalleri ve anahtarlama düğüm noktası gerilim ($V_{gsQ1} - V_{gsQ2} - V_{sw}$).....	111
Şekil 5.5. Tam yükte çıkış gerilimindeki dalgalanma	112
Şekil 5.6. Sıfırdan tam yüke geçiş anında çıkış gerilimi	112
Şekil 5.7. Tam yükten sıfır yüke geçiş anında çıkış gerilimi	113
Şekil 5.8. Yarım yük altında Q_1 ve Q_2 kapı darbe gerilimleri	113
Şekil 5.9. Yarım yükte Q_1 ve Q_2 kapı darbe sinyalleri ve anahtarlama düğüm noktası gerilimi ($V_{gsQ1} - V_{gsQ2} - V_{sw}$)	114
Şekil 5.10. Yarım yükte çıkış gerilimindeki dalgalanmalar.....	114
Şekil 5.11. %10 yük altında Q_1 ve Q_2 kapı darbe gerilimleri.....	115
Şekil 5.12. %10 yükte Q_1 ve Q_2 kapı darbe sinyalleri ve anahtarlama düğüm noktası gerilimi ($V_{gsQ1} - V_{gsQ2} - V_{sw}$)	115
Şekil 5.13. %10 yükte çıkış gerilimindeki dalgalanmalar	116
Şekil 5.14. Farklı giriş gerilimi altında verim değişimi	117
Şekil 5.15. Farklı çıkış yüklerinde çıkış geriliminin ve verimin değişimi	118
Şekil 5.16. Dönüştürücünün tam yükteki ısıl görüntüsü.....	119
Şekil 5.17. Termal vakum oda şartlarında $-35\text{ }^{\circ}\text{C}$ 'deki dönüştürücünün ısıl analizi.....	120
Şekil 5.18. Termal vakum oda şartlarında $+70\text{ }^{\circ}\text{C}$ 'deki dönüştürücünün ısıl analizi.....	120
Şekil 5.19. TAEK Nükleer Araştırma ve Eğitim Merkezinin gama ışınlama test odası	123

Şekil 5.20. Su içerisinde muhafaza edilen gama ışın kaynağı, ^{60}Co	124
Şekil 5.21. Farklı tipteki Alanin-EPR dozimetreler	125
Şekil 5.22. Gama ışın testleri için hazırlanmış GaN tranzistör ve sürücünden oluşan test kartı	126
Şekil 5.23. Gama ışınlarının doz ayarı için kullanılan metal kutu düzeneği ...	127
Şekil 5.24. EPC2105 alçak taraf GaN tranzistörünün total doz etkisine bağlı kapı eşik gerilim değeri değişimi	129
Şekil 5.25. EPC2105 yüksek taraf GaN tranzistörünün total doz etkisine bağlı kapı eşik gerilim değeri değişimi.....	129
Şekil 6.1. DA-DA dönüştürücü ve LDO regülatörün paralel çalıştırılması	132

ÇİZELGELER DİZİNİ

Tablo 3.1. GaN ve SiC ve silisyumun fiziksel özellikleri [20]	20
Tablo 3.2. GaN tranzistörlerin farklı materyaller üzerindeki büyütülmesindeki fiyat / performans değerleri [22]	25
Tablo 3.3. Tekil olay etkilerinin çeşitleri [58]	48
Tablo 4.1. QSW-ZVS Yük noktası senkron indirici dönüştürücü tasarım hedefleri	60
Tablo 4.2. EPC2105 elektriksel özellikleri	68
Tablo 4.3. EPC2105 Q_1 ve Q_2 tranzistörlerinin Q_G , Q_{GS1} , Q_{GS2} ve Q_{GD} değerleri	81
Tablo 5.1. Yük noktası dönüştürücünün deneyleri sırasında kullanılan malzemeler	108
Tablo 5.2. Farklı giriş gerilimleri altında giriş-çıkış akım ve gerilim değerleri ve devrenin verim değişimi	116
Tablo 5.3. Farklı çıkış yükleri altında giriş-çıkış akım ve gerilim değerleri ve devrenin verim değişimi	117
Tablo 5.4. Gama ışın testi aşamasında yüksek taraf ($V_{th,HS}$) ve alçak taraf ($V_{th,LS}$) GaN tranzistörlerin kapı eşik gerilim değerleri değişimi	128

SİMGELER VE KISALTMALAR

2DEG	İki boyutlu elektron gaz (2 Dimensional Electron Gas)
AlN	Alüminyum nitrat
AlGaN	Alüminyum galyum nitrat
BCM	Sınır iletim modu (Boundary Conduction Mode)
BGA	Yuvarlak ağ dizgisi (Ball Grid Array)
CCM	Sürekli iletim modu (Continuous Conduction Mode)
CF ₄	Karbon tetraflorür
DA	Doğru akım (Direct Current)
DCM	Kesintili iletim modu (Discontinuous Conduction Mode)
DCR	Doğru akım direnci (Direct Current Resistance)
EMI	Elektro-manyetik girişim (Electromagnetic Interference)
ESCC	Avrupa uzay malzeme koordinasyonu (European Space Component Coordination)
ESR	Eşdeğer seri direnç (Equivalent Series Resistance)
FCCM	Zorlama sürekli iletim modu (Forced Continuous Conduction Mode)
FOM	Liyakat figürü (Figure of Merit)
GaN	Galyum nitrat
GEO	Yersabit dünya yörüngesi (Geosynchronous Earth Orbit)
HEMT	Yüksek elektron hareketlilikli tranzistör (High Electron Mobility Transistor)
IGBT	Yalıtım kapılı iki kutuplu tranzistör (Insulated Gate Bipolar Transistor)
ISS	Uluslararası uzay istasyonu (International Space Station)
LDO	Düşük kayıplı regülatör (Low Dropout Regulator)
LEO	Alçak dünya yörüngesi (Low Earth Orbit)
LGA	Yer ağ dizgisi (Land Grid Array)
LTCC	Düşük sıcaklıkta birlikte pişirilen seramik (Low Temperature Co-fired Ceramic)
MIL-STD	Askeri standartlar (Military Standards)
MLCC	Çok katmanlı seramik kondansatör (Multi Layer Ceramic Capacitor)

MOSFET	Metal oksit yarı iletkenli alan etkili tranzistör (Metal Oxide Field Effect Transistor)
NIEL	İyonlaşmamış enerji kaybı (Non-ionizing Energy Loss)
PWM	Darbe genişlik modülasyonu (Pulse Width Modulation)
QSW-ZVS	Yarı kare dalga sıfır gerilim anahtarlama (Quasi-Square Wave Zero Voltage Switching)
RF	Radyo frekansı
SEE	Tekil Olay Etkisi (Single Event Effect)
Si	Silisyum
SiC	Silisyum Karbür
SiO ₂	Silisyum dioksit
TAEK	Türkiye Atom Enerjisi Kurumu
TID	Toplam iyonlaşma dozu (Total Ionization Dose)
TNID	Toplam iyonlaşma olmayan doz (Total Non-ionization Dose)
TP-PFC	Totem-pol güç faktörü düzenleyici (Totem-pole Power Factor Correction)
TVAC	Termal vakum odası (Thermal Vacuum Chamber)
ZCS	Sıfır akım anahtarlama (Zero Current Switching)
ZVS	Sıfır gerilim anahtarlama (Zero Voltage Switching)

1. GİRİŞ

Tarih sayfalarındaki kayıtlı yarı iletkenlik terimi, ilk kez 1782 yılında Alessandro Volta tarafından kullanılmıştır. Yarı iletkenlik etkisi ise ilk kez 1833 yıllarında Micheal Faraday tarafından keşfedilmiştir. Micheal Faraday, gümüş sülfür maddesinin direncinin, sıcaklık arttıkça diğer çoğu metalin aksine azaldığını gözlemlemiştir [1]. Daha sonraki yıllarda yarı iletken maddeler üzerine olan araştırmalar çok hızlı olmamak kaydıyla devam etmiştir. 1947 yılında, Amerikalı fizikçiler John Bardeen, Walter Brattain ve William Shockley'in Bell Laboratuvarı'ndaki çalışmaları neticesinde silisyum tabanlı tranzistörler icat edilmiştir [2]. Silisyum tabanlı metal oksit alan etkili tranzistörler (MOSFET) ise 1959 yılında yine Bell laboratuvarı'ndan Dawon Kahng ve Martin M. John tarafından bulunmuştur. MOSFET'lerin 1976 yılında ilk olarak bipolar transisörlerin alternatifi olarak kullanıldığı gözlemlenmiştir.

Silisyum maddesinin yarı iletken olarak kullanılması devrim niteliğinde olup teknolojinin birçok alanının gelişmesine öncülük etmiştir. Teknolojinin yıllar içinde hızla gelişmesi tranzistör endüstrisinin büyümesi ile ilişkilendirilebilir. Intel firmasının da kurucu ortaklarından olan Gordon Moore'un kuramına (1965) göre, entegre devrelerdeki tranzistör sayısı (adet/inç²) her iki yılda bir iki katına çıkacaktır (Şekil 1.1).

ilk olarak Amerikan Nitronex Firması, (şimdiki ismi Macom) galyum nitratı silisyum üzerinde büyütürük oluşturdukları RF tranzistörleri kullanmaya başlamıştır. Bu tranzistörlerin, tükenim modlu olduklarından, güç elektroniği devrelerinde kullanılmaları pek uygun değildi. Devam eden arařtırmalar neticesinde 2009 yılında EPC Firması, galyum nitratı silisyum üzerinde büyütürük geliştirme modlu, (enhancement mode) alan etkili tranzistörü geliştirip piyasaya sunmuştur. Galyum nitrat tranzistörler, yüksek taşıyıcı hareketliliği özelliğinden dolayı HEMTs (High Electron Mobility Transistors) olarak adlandırılmaktadır [4].

Teknolojinin gelişimine paralel olarak, ürünlerin ve sistemlerin boyutlarının ve ağırlıklarının azaltılması en önemli konuların başında gelmektedir. Bu nedenle, ürünlerdeki güç çeviricilerin daha yüksek güç yoğunluğuna sahip olmaları gerekmektedir. Bunu başarabilmek için çok yüksek anahtarlama hızlarına çıkıp pasif elemanların küçültülmesi ve aynı zamanda kayıpların azaltılması gerekmektedir. Bu noktada GaN tranzistörlerin yük noktası çeviricilerde kullanımı, gelişen teknolojinin talebini karşılamak için çok önemli bir hal almaktadır. GaN tranzistörlerin üzerinde yapılan arařtırma ve uygulama çalışmalarının artması, yük noktası çeviricilerde, mevcut durumdan daha yüksek enerji yoğunluklarına sahip çeviricilerin tasarlanabilmesine olanak tanıyacaktır.

Literatürde GaN tranzistörler kullanılarak yapılan çeşitli tasarımlar mevcuttur.

GaN tranzistör kullanılarak yapılan 400 W çıkış gücüne sahip 48 V-12 V orta seviye bara dönüřtürücüde, silisyum tabanlı tranzistörlere göre %25 verim fazlası elde edilmiştir [5]. Bu çalışmada, GaN tranzistörün düşük iletim direnci ve kompakt paketlenmesinden dolayı, silisyum tranzistör kullanılarak oluşturulmuş modele göre hacimsel olarak da %30 kadar azalma gözlemlenmiştir.

Bir başka çalışmada, GaN tabanlı entegre 3D yük noktası dönüřtürücülerde parazitik etkiler, baskı devre tasarımının etkileri ve termal performansı arttırmak amacıyla farklı substratların etkileri gözlemlenmiştir [6]. Tranzistörlerin paketlenmesinden ve baskı devre yollandırılmasından kaynaklı parazitik etkilerin azaltılması ile devredeki kayıpların azaltılıp verimin artması gözlemlenmiştir. Ayrıca yüksek güç yoğunluklarında termal performansı arttırmak amacıyla baskı

devrelerdeki katmanlar arasındaki izolasyonu sağlayan epoksi yerine alumina maddesi kullanılıp, termal performans incelenmiştir.

Önceki çalışmaya benzer başka bir çalışmada ise GaN tabanlı entegre 3D yük noktası dönüştürücülerde geliştirme ve tüketim modlu GaN tranzistörlerin performansları karşılaştırılmıştır [7]. Çalışmada ölü zaman kayıplarının ve parazitik indüktansların azaltılması ile ilgili bilgiler verilmiştir. Çalışmada LTCC (low temperature co-fired ceramic) manyetik substrat ile oluşturulmuş indüktans ile tasarlanmış 5MHz 12V-1.2V dönüştürücünün farklı anahtarlama frekanslarındaki verim değerleri verilmiştir.

Bir diğer çalışmada, 60 W çıkış gücüne sahip flyback çevirici tasarımında GaN tranzistör anahtarlama elemanı kullanıldığında, sistemin veriminde %7.02'lik bir artış olduğu görülmüştür [8].

Başka bir çalışmada ise GaN HEMTs tranzistörler kullanılarak 5MHz anahtarlama frekansına sahip 20A çıkış gücüne sahip 12V-1.2V entegre 3D yük noktası da-da dönüştürücü tasarlanmıştır [9].

GaN tranzistörler kullanılarak 1MHz anahtarlama frekansında, giriş gerilim 12-28V çıkış gerilimi ise 1.2V, 20A çıkış gücüne sahip yük noktası dönüştürücüde baskı devre kaynaklı indüktans etkileri bir başka çalışmada incelenmiştir [10].

İnternet portu üzerinden enerjilenen birimlerde genel olarak kullanılan, 25 W güce sahip 48V–5V çevirici tasarımında GaN tranzistörlerin kullanılması ile %5 verim artışı elde edilmiştir [11]. Bu denli düşük çıkış gücüne sahip bir çeviricide %5'lik verim artışı çok iyi bir artış olarak değerlendirilmektedir.

Başka bir çalışmada, IGBT kullanılarak yapılmış çeviricide elde edilmiş % 98,5 verim, GaN kullanılarak % 99,3'e çıkmıştır [12].

Başka bir çalışmada iki farklı güç seviyesindeki Totem-pole Güç Faktörü Düzenleyici (TP-PFC) çeviricisinde GaN tranzistörler kullanılarak verim ve performanslar incelenmiştir [13]. 50kHz ile anahtarlmalı 1kW çıkış gücündeki

TP-PFC çeviricisinde %99, 100kHz ile anahtarlama 2.4kW çıkış gücündeki TP-PFC çeviricisinde ise %98.8 verim seviyelerine çıkmıştır.

Bir başka çalışmada, GaN tranzistör kullanılarak çıkış gücü 25 W olan 28V-3.3V, 2.7 MHz anahtarlama frekansına sahip senkron indirici çeviricide, silikon tabanlı tranzistörler ile GaN tranzistörler karşılaştırılmıştır [14]. Silikon tranzistörler ile yapılan tasarımda kayıpların GaN tranzistörlere göre daha fazla olduğu belirtilmiştir. Ayrıca bu çalışmada, yumuşak anahtarlama yapılarak GaN tranzistörleri ile tasarlanmış senkron indirici dönüştürücü uygulamasında % 4,71 gibi verim iyileştirmesi olduğu belirtilmiştir.

Başka bir çalışmada, güç faktörü düzenleyicisi yarı kare dalga (quasi square wave) senkron indirici dönüştürücüde GaN ve silikon tabanlı süper bağlama noktası tranzistörlerin (süper junction FETs) performans karşılaştırmaları yapılmıştır. GaN ile oluşturulmuş dönüştürücü 700 kHz frekansında, silikon tranzistör ile oluşturulmuş dönüştürücü ise 400 kHz frekansında anahtarlama yapılmıştır. GaN tranzistör ile yapılan tasarımın, hacim olarak daha küçük (örneğin çıkış bobin hacmi % 40 daha küçüktür) ve verim olarak da % 1,8 daha iyi olduğu gözlemlenmiştir [15].

Başka bir çalışmada, 50V-12V, 9 W çıkış gücüne sahip yarı kare dalga senkron indirici dönüştürücü uygulaması GaN tranzistör kullanılarak yapılmıştır. Bu çalışmada devre, 2 MHz ve 6 MHz'de anahtarlama yapılmıştır. 2 MHz anahtarlama frekansında % 75, 6 MHz anahtarlama frekansında ise % 83 verim elde edilmiştir. 2 MHz anahtarlama frekansında verimin daha düşük çıkmasının sebebi, çıkış filtresinde kaybı daha fazla olan ferrit tip bobin kullanılması olarak gösterilmiştir [16].

Diğer bir çalışmada, yarı kare dalga sıfır gerilim anahtarlama (ZVS) 5-1.2V indirici dönüştürücü tasarlanmıştır. Dönüştürücünün çıkış gücü 3.6W olup elde edilen verim %75'tir. Dönüştürücünün verimini arttırmak amacıyla çıkışta hava çekirdek (air core) tipli bobin kullanılmıştır. Dönüştürücünün anlık yük değişimlerine karşı %1.5'lük çıkış regülasyonuna sahip olduğu gözlemlenmiştir [17].

GaN tranzistör motor kontrol eviricilerinde de kullanılmaktadır. Yapılan bir çalışmada 2kW gücüne sahip 3 faz bir eviricide GaN tranzistörler kullanılarak 100kHz frekansında anahtarlama yapılmıştır [18]. Genellikle bu güçteki motor kontrol eviricilerinde anahtarlama frekansı 10-20kHz seçilmektedir. Bu çalışmada aynı tasarımda, 100kHz frekansında anahtarlama yapan GaN tranzistör ile 15kHz frekansta anahtarlama yapan IGBT'nin performansları karşılaştırılmıştır. GaN tranzistör ile yapılan evirici, IGBT kullanılarak yapılan eviriciye göre düşük yüklerde %8, yüksek yük altında ise %2 daha fazla verime sahiptir.

Tez çalışması olarak GaN tranzistörleri kullanarak, yüksek verim ve güç yoğunluğuna sahip yük noktası çevirici tasarımı yapılmıştır. Tezin başlıca amaçları:

- GaN tranzistörlerin temel iç yapısının ve geliştirme modlu GaN tranzistörlerin üretim yöntemlerinin incelenmesi
- Geliştirme modlu GaN tranzistörlerin başlıca temel elektriksel özelliklerinin anlatılması ve diğer yarı iletken tranzistörler (Si ve SiC) ile karşılaştırılmasının yapılması
- Yük noktası çevirici tasarımında kullanılacak olan senkron indirici dönüştürücü topolojisinin analizinin yapılması
- EPC2105 yarım köprü konfigürasyonuna sahip GaN tranzistörün kullanılarak yük noktası çevirici tasarımının yapılması ve tasarımın bilgisayar ortamında benzetim çalışmaları ile doğrulanması
- Tasarlanan GaN tranzistör tabanlı da-da çeviricinin kartının üretilmesi
- Teorik ortamdaki ve bilgisayar ortamındaki benzetim çalışmalarının deney ortamında doğrulanması

Tez toplam olarak 6 bölümden oluşmaktadır. Tez içerisindeki bölümlerde sırasıyla aşağıdaki konular yer almaktadır:

- Bölüm 2'de yük noktası çeviricide kullanılan indirici dönüştürücünün iki farklı tipi olan senkron ve senkron olmayan topolojilerin çalışma prensipleri ve çalışma kipleri detaylı şekilde anlatılmıştır.
- Bölüm 3'de tez kapsamında tasarlanan yük noktası dönüştürücüde anahtarlama elemanı olarak kullanılan GaN tranzistörlerin temel özellikleri verilmiş, bu özelliklere göre diğer yarı iletken tranzistörler (Si-silisyum ve SiC-silisyum karbür) ile karşılaştırmaları yapılmıştır. Ayrıca GaN tranzistörlerin maddesel olarak iç yapıları anlatılmış ve piyasada bulunan çeşitlerinden (tükenim modlu ve geliştirme modlu) bahsedilmiştir. GaN tranzistörlerin üretim yöntemleri ve başlıca temel elektriksel özellikleri de bu bölümde anlatılmıştır. Bu bölümde, GaN tranzistörlerin uzay ortamında kullanımına yönelik bilgiler de verilmiştir.
- Bölüm 4'te GaN HEMT tabanlı yarı-kare dalga sıfır gerilim anahtarlama (QSW-ZVS) yük noktası da-da dönüştürücünün tasarımı detaylı şekilde teorik olarak yapılmıştır. Tasarımdaki pasif ve aktif malzemelerin gerilim/akım değerleri hesaplanmış ve buna göre seçimleri yapılmıştır. Dönüştürücünün kayıp analizi teorik olarak hesaplanmıştır. Bu bölümde ayrıca tasarımın tam yük ve %10 yük altında bilgisayar ortamında yapılan benzetim çalışmalarına yer verilmiştir.
- Bölüm 5'de sıfır gerilim anahtarlama GaN tabanlı yük noktası da-da dönüştürücünün deney ortamındaki çalışmaları ve elde edilen sonuçları verilmiştir. Ayrıca GaN tranzistörlerin toplam radyasyon doz etkisi altında kapı eşik gerilim değerindeki değişimi gözlemlemek amacıyla yapılan gama ışın testi sonuçlarına yer verilmiştir.
- Bölüm 6'da tezin sonucu ve gelecek çalışmalar özetlenmiştir.

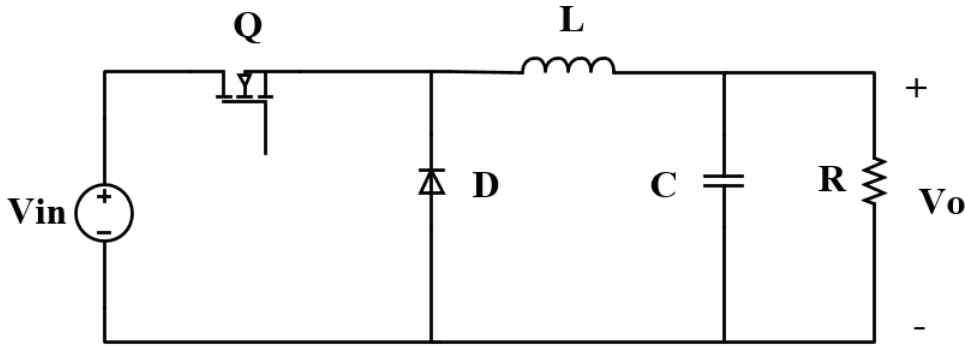
2. DA/DA İNDİRİCİ DÖNÜŞTÜRÜCÜLER

Anahtarlama güç kaynakları günümüz teknolojisinde, çok değişik gerilim seviyelerinde yüksek verimli çözümler sunmasından dolayı çok önemli bir yere sahiptir. Anahtarlama güç kaynakları teknolojinin birçok alanında; tüketici elektroniği (telefon, televizyon, bilgisayar, vb.), endüstriyel ürünlerde, savunma,

havacılık, uzay ve uydu sektörlerinde kullanılmaktadır. Anahtarlamalı güç kaynakları çeşitleri içinde en çok kullanılan yapılardan birisi de düşürücü (indirici) çeviricilerdir. İndirici dönüştürücü güç elektroniği topolojileri içinde en temel izole olmayan düşürücü tip dönüştürücüdür. Literatürde temel olarak klasik (senkron olmayan, diyot doğrultuculu) ve senkron tipli olmak üzere iki çeşit indirici dönüştürücü vardır.

2.1. Klasik (senkron olmayan) İndirici Dönüştürücü

Bu topoloji temel olarak tranzistör, diyot, bobin, kondansatör ve dirençten oluşmaktadır (Şekil 2.1). Görev çevrimine bağlı olarak giriş gerilimini daha düşük seviye ile çıkışa aktarmaktadır.



Şekil 2.1. Klasik İndirici Dönüştürücü Elektriksel Şeması

Bu yapıda tranzistör ve diyot anahtarlama elemanı olarak kullanılırlar. Devredeki tranzistör, kontrolcünün ürettiği darbe genişlik modülasyonu ile anahtarlanır. Girişteki da gerilimi, çıkışta bulunan L-C-R yapısındaki alçak geçiş filtresine kare dalga olarak iletilir. Çıkıştaki bu alçak geçiş filtresi de kare dalgayı istenilen ortalama çıkış gerilimine çevirmektedir.

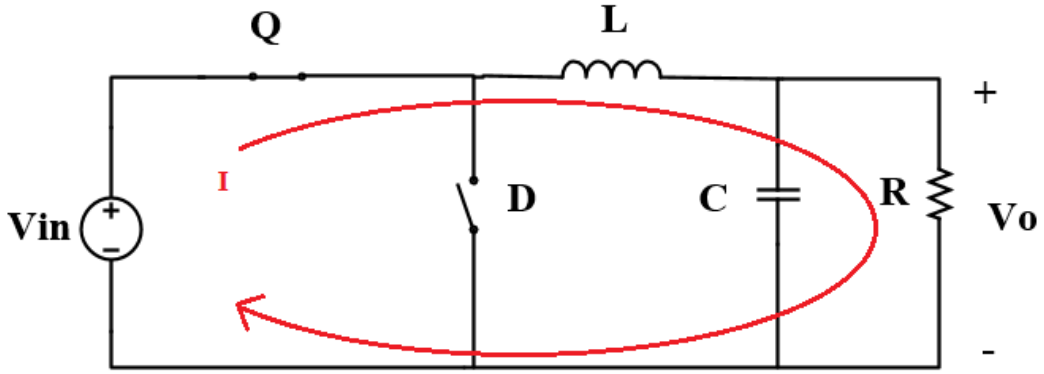
İndirici dönüştürücü çıkıştaki bobin akımının sürekliliğine göre sürekli iletim modu (Continuous Conduction Mode-CCM) veya kesintili iletim modunda (Discontinuous Conduction Mode-DCM) çalışmaktadır. İndirici dönüştürücüler genel olarak CCM modunda çalıştırılırlar. Bu sebeple bu çalışmadaki analizler CCM modunda verilmiştir. Ayrıca analizlerde devredeki anahtarlar (tranzistör ve diyot) ideal kabul edilmiştir.

- Görev çevrimi süresinde ($D \cdot T_s$):

Bu zaman aralığında (t_{ON}) tranzistör iletimde (açık), diyot ise iletim durumunda değildir (kapalı). Çıkış bobini üzerindeki akım denklem (2)'de gösterildiği üzere artı bir eğimle artmaktadır. Giriş kaynağından çekilen akım çıkış bobini üzerinden çıkışa aktarılmaktadır (Şekil 2.2).

$$V_L = L * \frac{di}{dt} \quad (1)$$

$$i = \frac{V_{in} - V_o}{L} \quad (2)$$

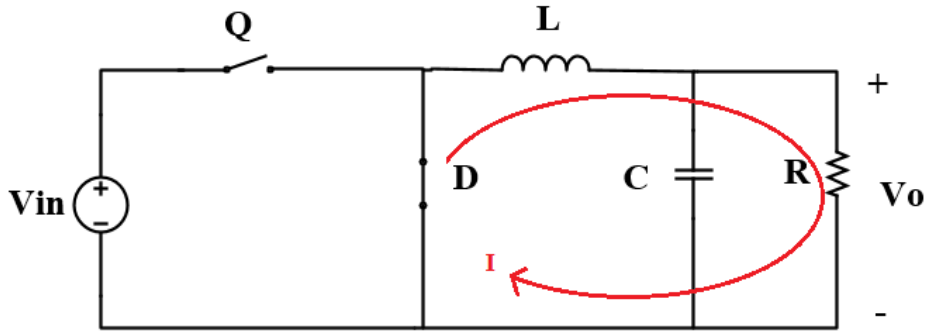


Şekil 2.2. Görev çevrimi süresinde ($D \cdot T_s$) akım döngüsü

- Görev çevrimi süresi dışında ($(1-D) \cdot T_s$)

Bu zaman aralığında diyot açık, tranzistör ise kapalı durumdadır. Çıkış bobini üzerindeki enerji diyot üzerinden çıkışa aktarılır (Şekil 2.3). Bobin akımı bu aralıkta denklem (3)'de gösterildiği gibi eksi bir eğimle azalmaktadır.

$$i = \frac{-V_o}{L} \quad (3)$$



Şekil 2.3. Görev çevrimi süresi dışında $((1-D) * T_s)$ akım döngüsü

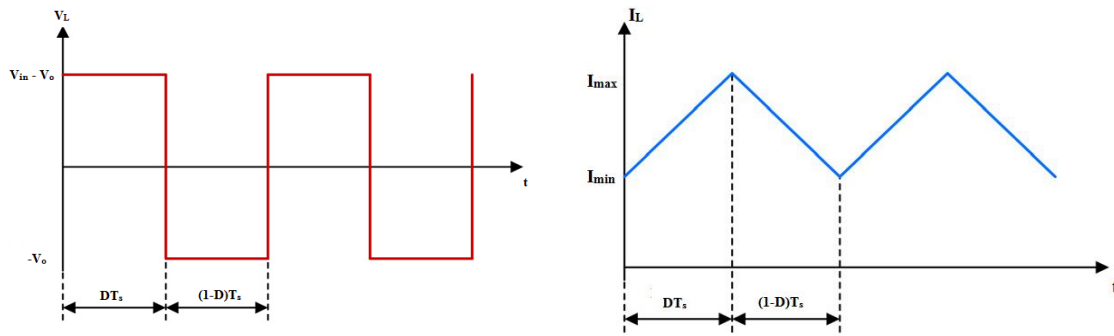
Bobinin bir anahtarlama periyodu içerisinde gerilim-zaman dengesinden dolayı;

$$\frac{1}{L} * \int_{T_s} v(t) * dt = 0 \quad (4)$$

İndirici dönüştürücünün çıkış-giriş transfer fonksiyonu ve görev çevrim oranı (D),

$$(V_{in} - V_o) * D * T_s + (-V_o) * (1 - D) * T_s = 0$$

$$\frac{V_o}{V_{in}} = D = t_{ON} * f_{sw} \quad (5)$$



Şekil 2.4. Sürekli iletim modunda çalışan indirici çevirici bobin gerilim ve akım grafiği

Şekil 2.5'den de görüldüğü üzere sürekli iletim modunda bobin akımı sürekli ve sıfırdan büyüktür. İndirici dönüştürücüde bobin çıkış yüküne direkt bağlı olduğundan dolayı, bobin üzerindeki ortalama akım değeri sadece çıkıştan çekilen akım ile değişir. Bobinin endüktans değerinin, anahtarlama frekansının,

görev çevrim katsayısı değişimlerinin bobinin ortalama akım değerine hiçbir etkisi yok iken bobin üzerindeki akım dalgalanmasına (ΔI_L) etkisi bulunmaktadır.

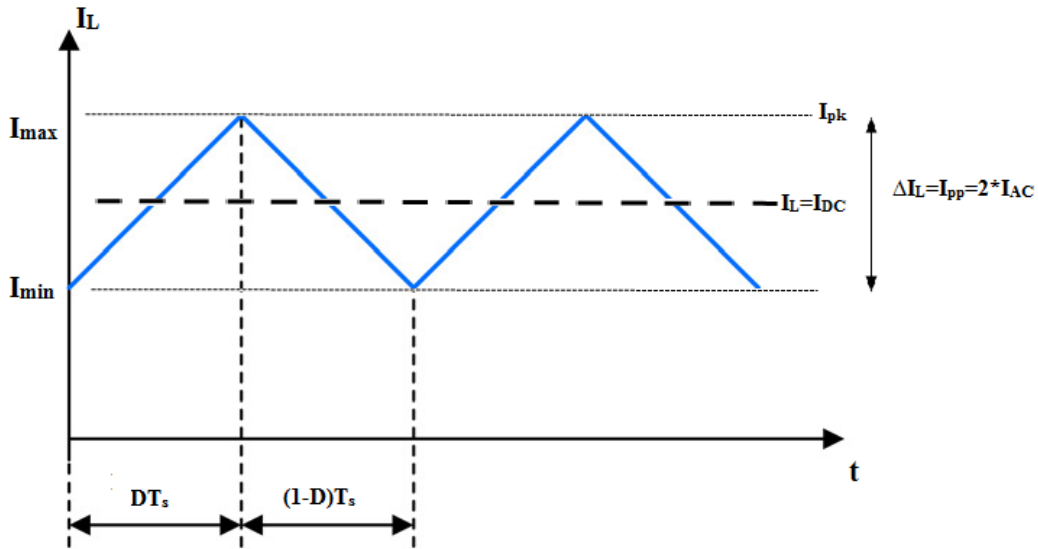
$$I_L = I_o \quad (6)$$

Bobin üzerindeki akım dalgalanması (ΔI_L);

$$\Delta I_L = I_{max} - I_{min} = 2 * I_{AC} \quad (7)$$

$$\Delta I_L = \frac{V_o}{L * f_{SW}} * (1 - D) \quad (8)$$

$$I_{pk} = I_{AC} + I_{DC} = I_L * \left(1 + \frac{r}{2}\right) \quad (9)$$



Şekil 2.5. Sürekli iletim modunda çalışan bobin akımının tepe-tepe ve ortalama değerinin gösterimi

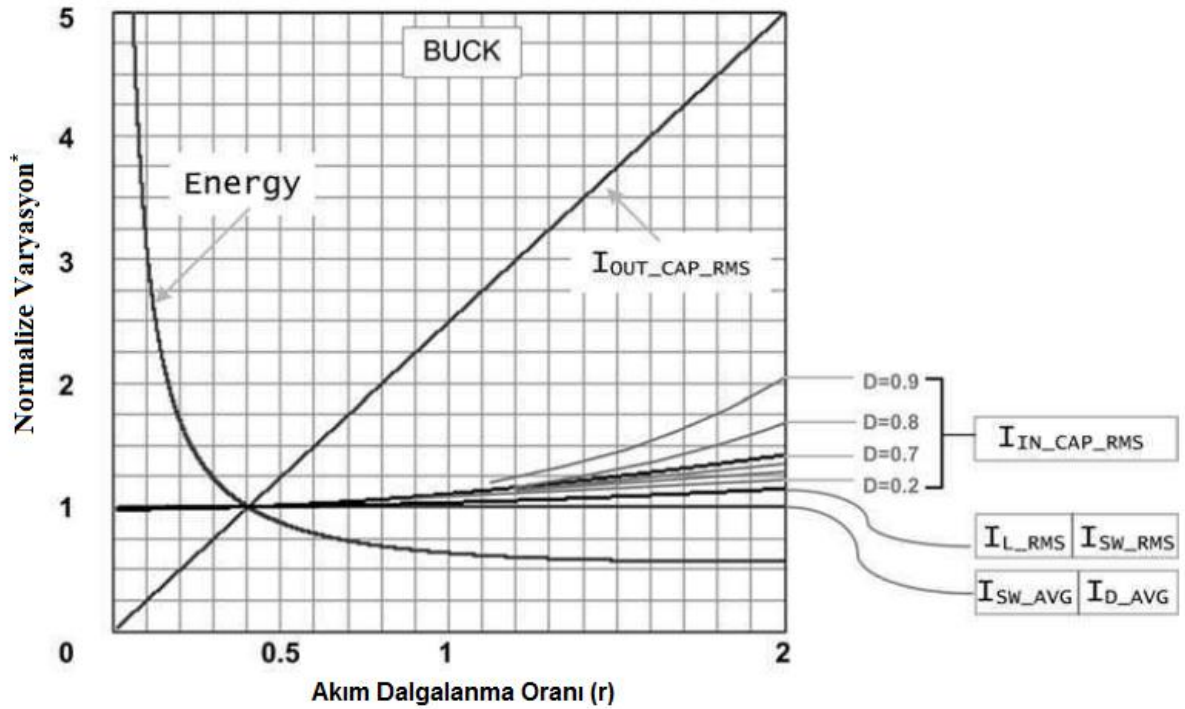
Bobin üzerinde görülen tepe akım (I_{pk}) değeri tasarımda dikkat edilmesi gereken en önemli parametrelerden biridir. Tepe akım değerine uygun seçilmeyen bir bobin operasyon sırasında doyuma uğrayıp zarar görebilmektedir. Doyuma ulaşan bobin artık indüktans özelliğini kaybetmeye başlayıp kontrolsüz, yüksek değerli akım çekebilmektedir. Bu ani yüksek akımlar, devredeki tranzistöre zarar verebileceğinden dolayı genellikle tasarımlarda, bobin akım değeri okunup tepe akım kontrolü yapılmaktadır.

Bu noktada güç kaynağı tasarımında önemli bir kavram olan akım dalgalanma oranından bahsetmek gerekir. Akım dalgalanma oranı (r), bobin üzerindeki tepe-tepe akım dalgalanma seviyesinin bobinin ortalama akımına oranına eşittir (10).

$$r = \frac{\Delta I_L}{I_L} = \frac{2 * I_{AC}}{I_{DC}} \quad (10)$$

$$r = \frac{V_o}{L * I_L * f_{SW}} * (1 - D) \quad (11)$$

Akım dalgalanma oranı devre sadece sürekli iletim modunda çalıştırıldığında geçerlidir. Akım dalgalanma oranı, devredeki akım stresine ve malzemelerdeki güç kaybına direkt etki ettiğinden tasarıma başlanırken ilk olarak belirlenmesi gerekmektedir. Yapılan hesaplara göre, akım dalgalanma oranının optimum değeri ~0.3-0.5 arasında olup, topoloji, anahtarlama frekansı, vb. parametrelerden bağımsız olarak genellikle temel kural olarak 0.4 alınmaktadır.



*Tüm parametreler $r=0.4$ 'e göre normalize edilmiş değerlerdir.

Şekil 2.6. Akım dalgalanma oranının devredeki elemanlara olan etkileri [19]

Şekil 2.6'daki grafikten de görüleceği üzere akım dalgalanma oranı (r) azaltıldığında bobin üzerinde harcanan enerji ($E = \frac{1}{2} * L * I_{pk}^2$) artmaktadır. Bu sebeple hacimsel olarak büyük bir bobine ihtiyaç duyulur. Akım dalgalanma oranı 0.4'ün üzerine çıktıkça bobin hacmi ufalmakta fakat devredeki kondansatörlerin rms akımları artmaktadır. Buna paralel olarak akım değerleri artan kondansatörlerde iç dirençlerinden kaynaklanan kayıplar da artmaktadır. Günümüzde çok düşük iç dirençli (ESR) kondansatör cinsleri (MLCC, polimer, vb.) bulunabildiğinden dolayı devredeki bobin hacmini azaltmak amacıyla daha yüksek akım dalgalanma oranı değerlerinde çalışılabilmektedir.

Akım dalgalanma oran değeri ikiye eşit olduğunda ($r=2$) devre sınır iletim modunda (Boundary Conduction Mode-BCM) çalışmaktadır. Standart indirici dönüştürücülerde r değeri 2'den büyük olamamaktadır çünkü devre kesintili iletim moduna (DCM) girmektedir. Fakat senkron indirici dönüştürücülerde ise diyot yerine ikinci bir tranzistör olduğundan r değeri 2'den büyük olabilmektedir. Bu durumda bobin akımı anahtarlama periyodu sırasında eksi değerlere de düşmektedir. Devrenin bu modda çalışılmasına da zorlama sürekli iletim modu (Forced Continuous Conduction Mode - FCCM) denilmektedir. Senkron indirici uygulamalarında r değerinin 2'den büyük olması durumu devrede yumuşak anahtarlama yapılabilmesi gibi bazı avantajları beraberinde getirmektedir. Bu konu, bölüm 3.2 altında detaylı bir şekilde incelenecektir.

2.2. Senkron İndirici Dönüştürücü

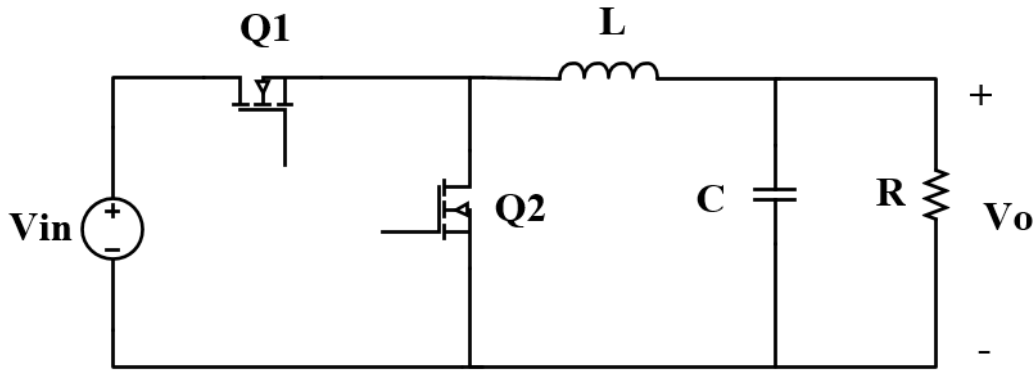
Teknolojinin ilerlemesiyle güç kaynaklarında verim, en önemli ve kritik bir parametre haline gelmiştir. Karmaşık sistemlerde kullanılan işlemci, mikrodenetleyici gibi dijital malzemelerin sayısı ve talep ettikleri güç miktarı artmaktadır. Bu sebeple yüksek performansa sahip yük noktası çeviricilere olan ihtiyaç artmaktadır.

Görev çevrim oranının düşük olduğu ve yüksek çıkış gücüne gerek duyulduğu yük noktası düşürücü tip çeviricilerde verimi arttırmak için standart

düşürücü çeviriciden farklı yapıdaki senkron düşürücü çevirici kullanılmaktadır. Böylece diyottan kaynaklanan iletim kaybı azaltılıp verim artırılmış olur.

2.2.1. Senkron İndirici Dönüştürücü Devre Tanımı

Senkron düşürücü çevirici Şekil 2.7'de görüldüğü üzere temel olarak iki adet anahtar (tranzistör), bobin, kondansatör ve dirençten oluşmaktadır. Q1 ve Q2 sırasıyla yüksek taraf tranzistörünü (high-side) ve düşük taraf tranzistörünü (low-side), L1 çıkış bobinini, C çıkış kondansatörünü, R ise çıkış yükünü temsil etmektedir.

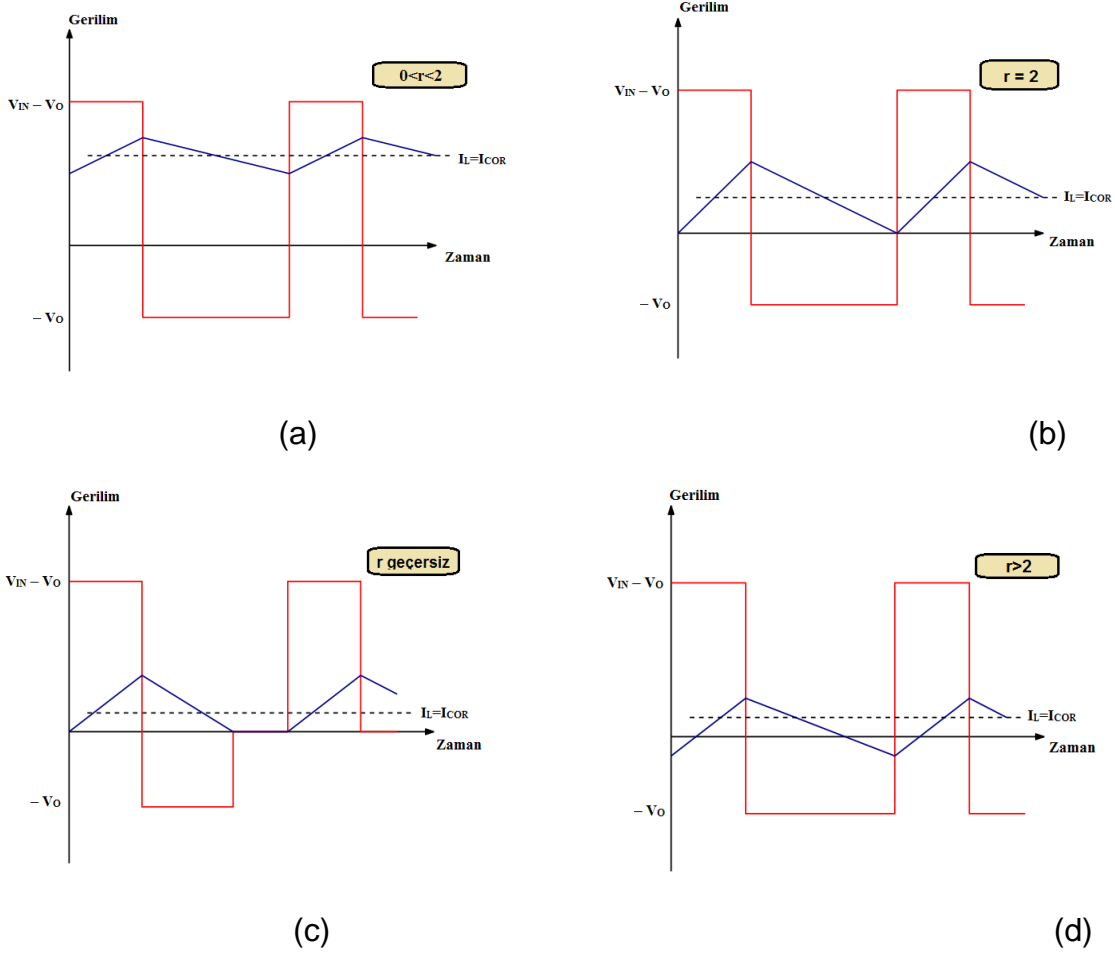


Şekil 2.7. Senkron indirici dönüştürücü

Devredeki iki anahtar bir kontrolcü yardımıyla darbe genişlik modülasyonu (PWM) ile belirlenen anahtarlama frekansında (f_{sw}) sürülür. Bu iki anahtar zamanlama açısından birbirine zıt şekilde sürülmektedir. Birinin açık olduğu durumda diğeri kapalı olup, hiçbir zaman iki anahtar aynı anda iletimde olmamaktadır. İki anahtarın aynı anda iletimde olmamasına dikkat edilmelidir, aksi takdirde giriş gerilimi toprakla kısa devre olmaktadır.

Q1 anahtarı (yüksek taraf tranzistörü) iletime geçtiğinde, girişten çıkışa akım aktarılıp, çıkış bobini üzerinde enerji depolanır. Çıkış bobin akımı artmaktadır. Daha sonra Q1 iletimden çıkarılıp, ufak bir ölü zamandan sonra Q2 tranzistörü devreye alınır. Çıkış bobinindeki biriken enerji çıkış yüküne aktarılmaktadır. Böylelikle çıkış yüküne akım devamlı olarak sağlanmış olmaktadır.

Senkron İndirici çevirici akım dalgalanma oranına (r) bağılı olarak dört farklı modda çalışabilir (Şekil 2.8). Akım dalgalanma oranı ikiden küçük olduğunda dönüştürücü sürekli iletim modunda (CCM) çalışmaktadır (Şekil 2.8-(a)). Çıkış akımı düşürülüp akım dalgalanma oranı ikiye eşit olduğunda dönüştürücü sınır iletim moduna (BCM) girer (Şekil 2.8-(b)). Bu noktadan itibaren çıkış akımı biraz daha düşürülürse çıkış bobini üzerindeki akım anahtarlama periyodunun bir kısmında eksi olmaktadır. Bu moda ise zorlama sürekli iletim modu (FCCM) denmektedir (Şekil 2.8-(d)). Bu modun getirdiği bazı avantaj ve dezavantajlar da mevcuttur. Başlıca avantaj, bobin akımının anahtarlama işleminin bir bölümünde ters yönde akıp devredeki anahtarların çıkış kapasiteleri doldurarak anahtarlara yumuşak anahtarlama yaptırmasıdır. Bu mod, dönüştürücünün hep sabit görev çevriminde çalışmasını sağlamaktadır. Böylece sürekli iletim modunda hesaplanan tüm transfer fonksiyonları ve kontrol döngü hesapları bu modda da geçerli olmaktadır. Fakat getirdiği en önemli dezavantajlardan bir tanesi de bobin akımındaki yüksek dalgalanma oranı ve buna bağılı olarak bobindeki çekirdek kayıplarının artmasıdır. Bu sebepten bazı kontrolcü ve sürücü entegreleri devrenin zorlama sürekli iletim modunda çalışmaması için akımın eksi bölgeye geçeceği anda anahtarı iletimden çıkarıp akımın döngüsünü tranzistörün parazitik diyodundan yaptırırlar. Böylece senkron indirici dönüştürücü, standart indirici dönüştürücü gibi kesintili iletim modunda (DCM) çalıştırılır. Bu moda aynı zamanda diyot öykünme modu (diode emulation mode) da denmektedir.



Şekil 2.8. Senkron İndirici Dönüştürücünün Akım Dalgalanma oranına göre çalıştığı modlar; (a) Sürekli iletim modu (CCM), (b) Sınır iletim modu (BCM), (c) Kesintili iletim modu (DCM), (d) Zorlama sürekli iletim modu (FCCM)

2.2.2. Zorlama Sürekli İletim Modu

Senkron indirici dönüştürücünün çalışma modlarından biri zorlama sürekli iletim modudur. Dönüştürücünün bu modda çalışabilmesi için akım dalgalanma oranının ikiden ($r > 2$) büyük olması gerekmektedir. Bu durumun tam yük altında gerçekleşebilmesi için çıkış bobininin indüktans değeri denklem (11)'e göre hesaplanması gerekmektedir.

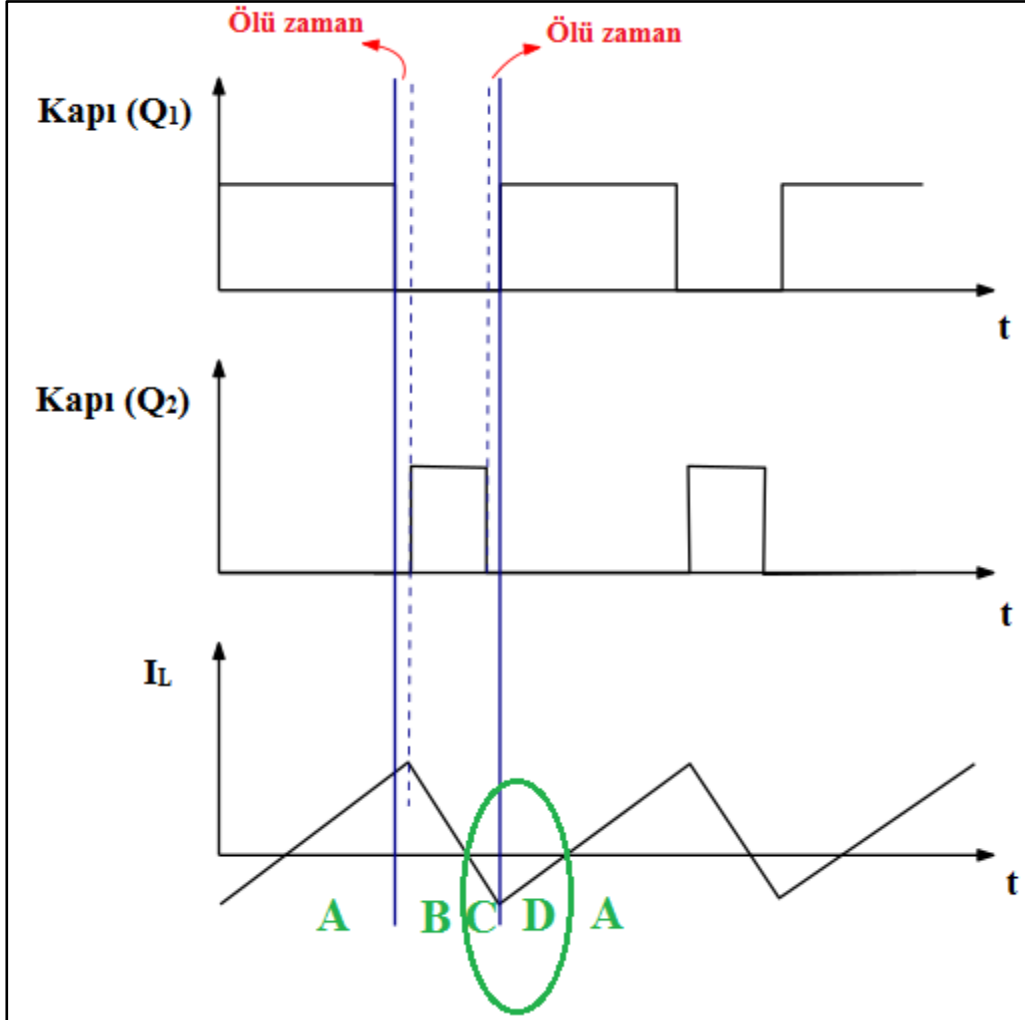
Zorlama sürekli akım modunda kapı sinyallerine göre bobin akımının sinyal karakteristiği Şekil 2.9'da gösterilmiştir. Dönüştürücüdeki Q1 anahtarı iletimde iken Q2 anahtarı kapalı durumda olup bobin üzerinde enerji depolanmaktadır (Şekil 2.10-(a)). Q1 anahtarı kapanıp Q2 anahtarı iletime alınmadan önce, iki anahtarın da kapalı olduğu ufak bir ölü zaman bırakılır (Şekil

2.10-(b)). Bu ölü zaman sayesinde iki anahtarın aynı anda iletimde olmaması sağlanır. Aksi takdirde iki anahtar aynı anda iletimde olursa giriş gerilimi toprakla kısa devre olup yüksek kısa devre akımları devreden geçip devreye ciddi hasarlar verebilir. Bu ölü zaman sırasında bobin akımı Q2 anahtarının parazitik diyodundan (body diode) geçmektedir. Ölü zamandan sonra Q2 anahtarı iletime alınarak bobin üzerindeki enerji çıkışa aktarılmaya başlanır. Bobin akımı sıfıra doğru azalmaya devam eder (Şekil 2.10-(c)). Q2 anahtarı iletimde olduğundan bobin üzerindeki polarite değişiminden akım ters yöne doğru artmaya başlar. Bu durumda çıkıştan enerji bobine doğru aktarılmaya başlanır. Bu bölgede indirici dönüştürücü aslında yükseltici (boost) dönüştürücü gibi çalışmaya başlar. Q2 anahtarı iletimden çıkarılıp belirli bir ölü zaman sonrasında Q1 anahtarı iletime alınır (Şekil 2.10-(d)). Q1 iletime alınmadan önceki ölü zamanda ise negatif yöndeki bobin akımı Q1 anahtarının iç diyodu (body diode) üzerinden girişe aktarılmaktadır. Q1 anahtarı iletime alındıktan belli bir süre bobin akımı ters yönde akmaya devam edip, devre yükseltici (boost) çevirici olarak çalışmaya devam eder. Belli bir süre sonra bobin polarite değiştirip, ters yöndeki bobin akımı artı yönde (çıkışa doğru) akmaya başlar.

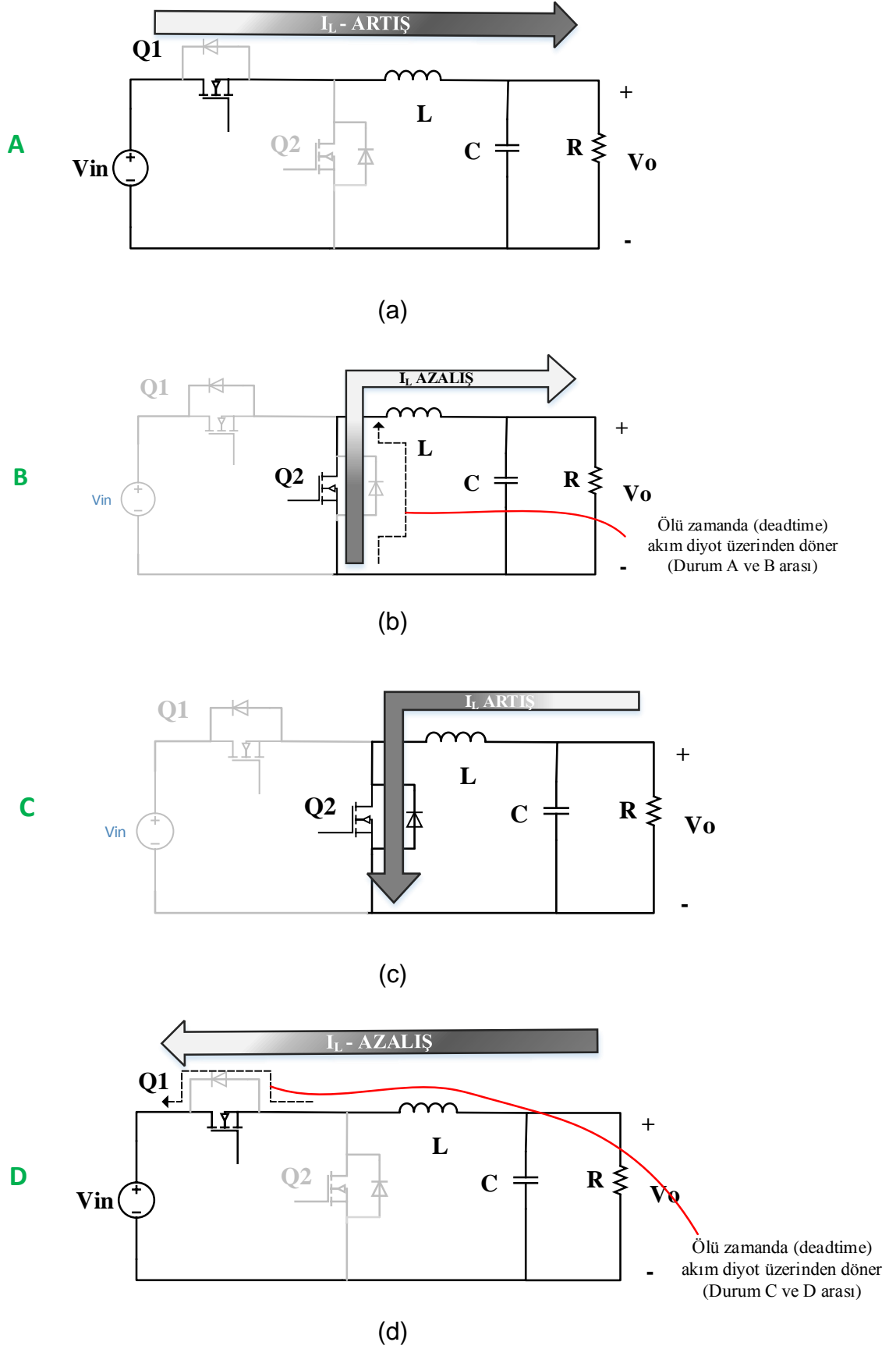
Yukarıdaki paragraftan da anlaşılacağı üzere zorlama sürekli iletim modunda çalıştırılan senkron indirici dönüştürücü, anahtarlama sırasının belli bölgelerinde boost dönüştürücü olarak da çalışmaktadır. Ortalama bobin akımı sıfırdan büyük olduğu sürece diğer bir deyişle ortalama enerji girişten çıkışa aktarıldığı sürece devre indirici dönüştürücü olarak çalışmaktadır. Herhangi bir şekilde (çıkış akımı ve bobin değeri haddinden fazla azaltılırsa) ortalama bobin akımı sıfırdan küçük hale gelirse devre artık senkron boost dönüştürücü gibi davranmaya başlar.

Zorlama sürekli iletim modu aslında diğer modlara göre verim açısından daha sıkıntılı olabilmektedir. Akım dalgalanmasının çok olması ve devrede kesintiye uğramadan sürekli dönen bir akımın olması devredeki iletim kayıplarını arttırmaktadır. Fakat bobin akımının ters yönde akması sayesinde anahtarlara

yumuşak anahtarlama yapılabilir. Bununla ilgili ayrıntılı bilgi bölüm 4.2'de verilmektedir.



Şekil 2.9. FFCM kipinde çalışan senkron indirici dönüştürücü kapı sinyalleri ve bobin akımı



Şekil 2.10. FCCM kipinde çalışan senkron indirici dönüştürücüde anahtar durumlarına göre bobin akım yolunun ayrıntılı gösterimi

3. GaN HEMTs TRANZİSTÖRLER

3.1. GaN HEMTs Tranzistörlerin Temel Özellikleri

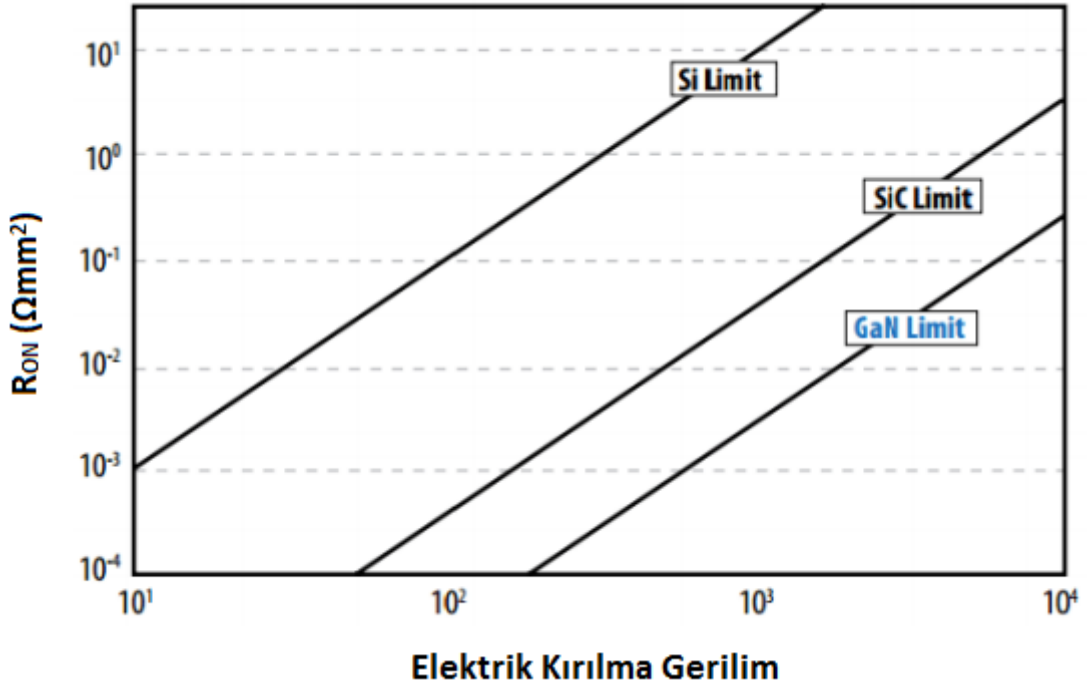
Silisyumun yarı iletkenlerde kullanılmaya başlanması, birçok uygulamanın hayata geçmesinde önemli rol oynamıştır. Silisyumdan önce yarı iletken olarak germanyum ve selenyum kullanılmaktaydı. Silisyumun, bu diğer iki maddeye göre daha güvenilir olması, kullanım kolaylığının olması ve daha düşük maliyete sahip olması gibi avantajlarından dolayı kullanımını yaygınlaştı. Fakat silisyum tabanlı tranzistörlerdeki geliştirme çabaları, silisyum maddesinin fiziksel sınırlarına ulaştığından dolayı çok zor ve çok pahalı hale gelmiştir. Teknolojinin hızlı ilerlemesi sonucu, daha yüksek güç yoğunluklarına sahip, daha verimli ve daha küçük boyutlu güç kaynaklarına olan talep arttığından dolayı silisyuma göre daha üstün özelliklere sahip madde arayışları yakın geçmişte hız kazandı. Geniş bant aralığına sahip malzemelerin üzerinde yapılan çalışmalar neticesinde özellikle galyum nitrat ve silisyum karbür öne çıktı.

Tablo 3.1. GaN ve SiC ve silisyumun fiziksel özellikleri [20]

Fiziksel Özellik	Değer			Birim
	Si	GaN	SiC	
Bant aralığı (E_g)	1.12	3.4	3.2	eV
Kritik elektrik kırılma alanı ($E_{br,crit}$)	0.3	3.3	3.5	MV/cm
Elektron doyum hızı (V_{sat})	1	2.5	2	10^7 cm/s
Elektron hareketliliği	1500	2000	650	cm^2/Vs
Isıl iletkenlik	150	130	450	W/mC

Tablo 3.1'den de görüleceği üzere GaN ve SiC'ün, özellikle güç uygulamaları için silisyuma göre maddesel avantajları daha fazladır. Geniş bant aralığına sahip bu maddeler, silisyuma göre daha yüksek elektrik kırılma gerilimine sahiptir. Bunun sonucu olarak GaN ve SiC tranzistörler, aynı hacime sahip silisyum tabanlı tranzistörlere göre daha yüksek gerilim seviyelerinde kullanılabilir. GaN

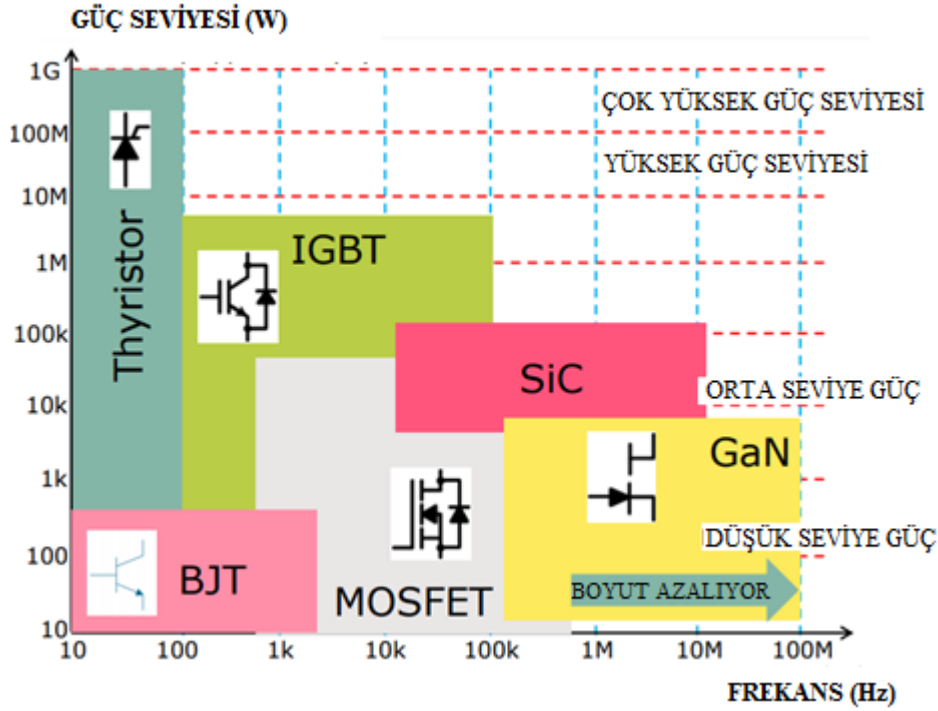
tranzistörün silisyum tranzistörlere göre daha kompakt olması, GaN tranzistörlerin daha düşük seviyede parazitik kapasitansa sahip olduklarını ve daha yüksek frekanslarda çalışabileceğini göstermektedir. Galyum nitrat diğer materyallere göre en yüksek elektron hareketliliğine ve elektron doyum hızına sahiptir. Bu özellikler GaN tranzistörlere en yüksek iletkenliğe sahip olma özelliğini kazandırmıştır. Bunun sonucunda GaN tranzistörler, aynı elektrik kırılma gerilimi altında, SiC ve silisyum tabanlı tranzistörlere göre daha düşük iletim direncine sahiptir (Şekil 3.1).



Şekil 3.1. GaN, SiC ve Si maddelerinin kritik elektrik kırılma gerilimi vs iletim direnci [21]

Isıl iletkenlik özellikle güç uygulamalarında önemli bir faktördür. Tablo 3.1'den görüleceği üzere GaN materyalinin ısıl iletkenliği Si ve SiC materyalleri ile karşılaştırıldığında daha düşük olmasına rağmen, operasyon sırasında iletim direnci çok düşük olduğundan bu dezavantaj durumu pek hissedilmemektedir. Ayrıca galyum nitrat, diğer yarı iletkenlere göre daha yüksek sıcaklıklar altında çalışabilmekte, diğer bir ifadeyle daha az soğutma ihtiyacı duymaktadır. Bunun sebebi ise, geniş bant aralığına sahip olduğu için yeniden oluşumun (recombination) daha az ve yapısal konsantrasyonun düşük seviyede olmasıdır.

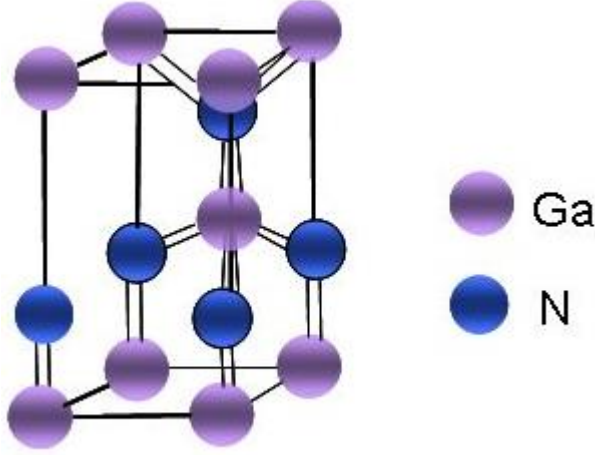
Kritik elektrik kırılma gerilimi ve termal iletkenlik konularında SiC'ün GaN ve silisyuma göre daha üstün değerlere sahip olduğu Tablo 3.1'den görülebilmektedir. Yüksek gerilime ve yüksek güce ihtiyaç duyulduğu alanlarda, SiC tranzistörlerin kullanılması diğer maddelere göre daha uygundur. SiC tranzistörler, genel anlamda IGBT teknolojisinin yerini almaktadır. Uygulamalardaki güç ve frekansa göre güç çeviricilerinde kullanılan tranzistörler Şekil 3.2'de verilmiştir.



Şekil 3.2. Frekans ve güç seviyesine göre anahtar seçimi [22]

3.2. GaN HEMTs Tranzistörlerin İç Yapısı

GaN tranzistörlerde elektron iletimini sağlayan kanal yapısı, MOSFET'lerdeki elektron-boşluk bağlantısı ile olmamaktadır. GaN tranzistörlerde kanal, GaN ve AlGaN materyallerinin birleşme yüzeyinde GaN maddesinin piezo-elektrik özelliği sayesinde polarize olmuş 2 boyutlu elektron gaz yapısı (2DEG) ile oluşmaktadır. GaN, "wurtzite" denilen altıgen şeklinde bir kristal yapıya sahiptir (Şekil 3.3).



Şekil 3.3. GaN “wurtzite” kristal yapısı

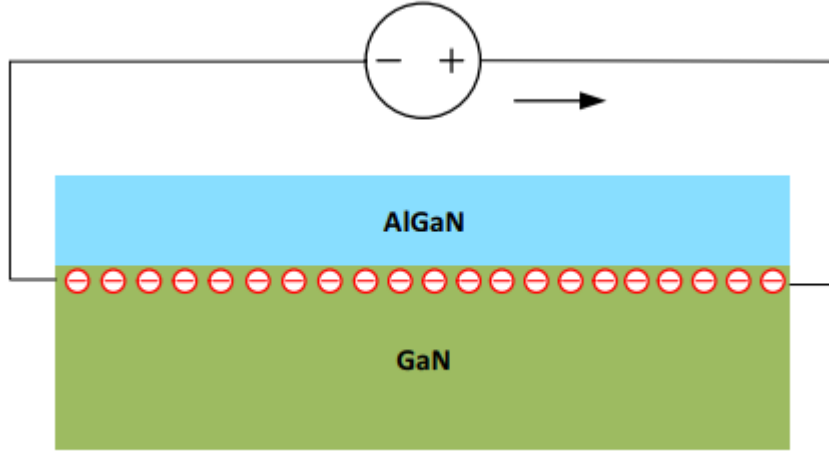
Bu kristal yapı kimyasal olarak kararlı olmasının yanında piezoelektrik özelliğine de sahiptir. Bu yapıdaki piezoelektrik özellik, kristal yapıdaki yüklü parçacıkların herhangi bir strese maruz bırakıldıklarında yer değiştirmesi ile oluşur. GaN materyalinin bu özelliğinden faydalanmak için AlGaN tabakası ile GaN materyaline gerekli olan stres uygulanıp, GaN tranzistördeki 2 boyutlu elektron gaz yapısı oluşturulmaktadır (Şekil 3.4).



Şekil 3.4. GaN ve AlGaN ortak yüzeyinde 2 boyutlu elektron gaz yapısının oluşumu

GaN/AlGaN birleşimindeki stres, bu gaz yapısındaki elektron sayısını belirlemektedir. Elektronların büyük bir oranı, GaN/AlGaN birleşme noktasında elektron hareketliliği yüksek olduğundan bu bölgede hapsolmektedir. Elektron hareketliliği yüksek olan elektronların bu sıkıştırılmış bölgede hapsolması, GaN tranzistörlerin yüksek elektron devinimine sahip olmasını sağlar. Bu elektron gaz

yapısına Şekil 3.4'te görüldüğü gibi gerilim uygulanması, elektronların hareketine ya da başka bir deyişle elektrik akımının oluşumuna sebep olur (Şekil 3.5).



Şekil 3.5. GaN/AlGaN yapısına uygulanan gerilim ile akım oluşturulması

GaN tranzistörlerdeki GaN katmanı genel olarak silisyum üzerinde büyütülmektedir. Substrat (alt katman) olarak kullanılan diğer maddeler ise silisyum karbür (SiC) ve safir (alüminyum oksit)'dir. GaN katmanının GaN materyali üzerinde büyütülememesinin en önemli sebeplerinden biri, endüstride GaN alt katmanının düzgün ölçülerde (6 inç, 8 inç, vb) üretilmemesidir. GaN tranzistörler ilk denemelerde safir üzerinde büyütülmüştür. Fakat safirin iyi bir iletken olmaması ve ısı iletkenliğinin de düşük olması, denemeleri istenilen başarıya ulaştırmamıştır. Daha sonra GaN, silisyum karbür üzerinde büyütülmüştür. SiC ile GaN materyallerinin yapıları ve kristal yapıdaki uyumsuzlukları birbirine benzediği için birbirinin üzerinde büyütme işlemi daha başarılı olmuştur. Ayrıca SiC üzerinde büyütülmüş GaN tranzistörlerin ısı iletkenlik ve yayılma performansları çok iyi seviyededir. Fakat GaN tranzistörlerinin SiC üzerinde büyütülmesi işlemi, mevcut endüstride SiC substratı oluşturma altyapısı azlığından dolayı maliyet olarak fazladır. SiC üzerinde büyütülmüş GaN tranzistörler performans açısından üstün olduğundan genellikle RF uygulamalarında daha çok tercih edilmektedir. Güç uygulamalarında kullanılan GaN tranzistörler ise çoğunlukla silisyum (Si) üzerinde büyütülmektedir. Bunun en büyük sebebi ise endüstrideki mevcut Si alt katmanı üretme altyapısının kullanılması ve buna bağlı olarak maliyetinin düşük olmasıdır.

GaN materyalinin Si üzerinde büyütülmesi sırasında kristal yapıda uyumsuzluklar ve katman yapılarında kaymalar oluşmaktadır. GaN materyalinin Si üzerinde büyütülmesi ile oluşan yapının performansı, SiC ve/veya GaN materyalinin üzerinde büyütülmesi ile oluşan yapılara göre çok daha düşüktür (Tablo 3.2). Tablo 3.2'den de görüleceği üzere maliyet açısından en avantajlı GaN materyalinin Si üzerine büyütülmesidir.

Tablo 3.2. GaN tranzistörlerin farklı materyaller üzerindeki büyütülmesindeki fiyat / performans değerleri [22]

	SiC	GaN	Si
Kristal Yapıdaki Uyumsuzluklar (%) (<i>Lattice mismatch</i>)	3.1	0	17
Bulunma durumu/maliyet (4'',€)	2500	6000	80
Termal İletkenlik (W/cmK)	4	1.3	1.48

3.3. Tükenim Modlu GaN Tranzistörler

Güç devrelerinde kullanılması için ilk üretilen GaN tranzistörler, tükenim modlu tranzistörler idi. Basit anlamdaki tükenim modlu GaN tranzistörlerin iç yapısı Şekil 3.6'da verilmiştir.



Şekil 3.6. Tükenim modlu GaN tranzistörlerin iç yapısı

Tükenim modlu GaN tranzistör yatay bir yapıya sahiptir. GaN, silisyum materyali alt katman (substrate) olarak kullanılarak, bu katman üzerinde büyütülür. GaN ve silisyum arasında, tampon bölgesi yaratmak amacıyla alüminyum nitrat (AIN) tabakası koyulmaktadır. GaN materyalinin piezo-elektrik

özelliğinden faydalanıp 2 boyutlu elektron gaz yapısını oluşturmak için, GaN tabakasının üzerine AlGaIn katmanı koyulur. Oluşan bu 2 boyutlu elektron gaz, AlGaIn tabakası üzerine yerleştirilen akaç ve kaynak arasında omik kontak kurulmasını ve elektron iletimini sağlamaktadır. Akaç ve kaynak arasında oluşturulan omik kontak, akaç ve kaynağı, omik kontakta tükenim olmadığı sürece kısa devre yapmaktadır. Bu sebeple tükenim modlu tranzistörler normalde açıktırlar. Omik kontakta tükenim oluşturmak amacıyla kapı elektrodu AlGaIn tabakası üzerine yerleştirilmiştir. Kapı elektroduna uygulanan eşik değerinden daha düşük seviyede negatif gerilim ile ($V_{GS} < V_{TH} < 0$) omik kontakın iletimi kesilerek akaç ve kaynak arasındaki kısa devre kaldırılır.

Tükenim modlu tranzistörlerin güç elektroniği devrelerinde kullanımı çok uygun değildir. Tükenim modlu tranzistörler normal olarak açık olduklarından dolayı, güç devrelerinde açılış sırasında giriş gerilimi ile toprak arasında kısa devre yaratır. Bu da giriş kaynağından aşırı akım çekilmesine ve devredeki birçok elemanın zarar görmesine neden olur. Tükenim modlu tranzistörleri güç devrelerinde sağlıklı bir şekilde kullanabilmek için özel ve zorlayıcı tasarımlar yapmak gerekmektedir. Bu durum tasarımın karmaşıklığını ve maliyetini arttırıp güvenilirliği azaltmaktadır.

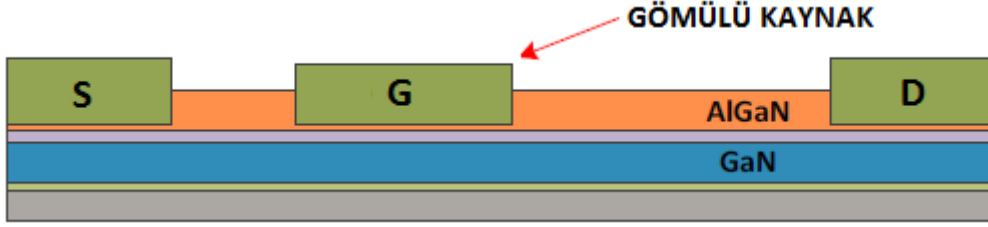
3.4. Geliştirme Modlu GaN Tranzistörler

Tükenim modlu tranzistörlerin güç devrelerinde kullanımının uygulanabilir olmamasından dolayı, GaN tranzistör üreticileri geliştirme modlu (enhancement mode) tranzistörlerin üretimi için çalışmalar başlatmıştır. Bu çalışmaların neticesinde farklı yöntemlerin kullanıldığı geliştirme modlu GaN tranzistörler ortaya çıktı.

3.4.1. Gömülü Kaynak Geliştirme Modlu GaN

Bu yöntemde kaynak elektrodu AlGaIn tabakası içine gömülerek, kaynak elektrodu altındaki AlGaIn tabakasının kalınlığı azaltılır. Bu noktada AlGaIn tabakası incelendiği için, bu tabakanın GaN üzerindeki stresi azalır, oluşturduğu piezo-elektrik etkisi zayıflar. Böylece tranzistörün kapı eşik değeri pozitif yönde

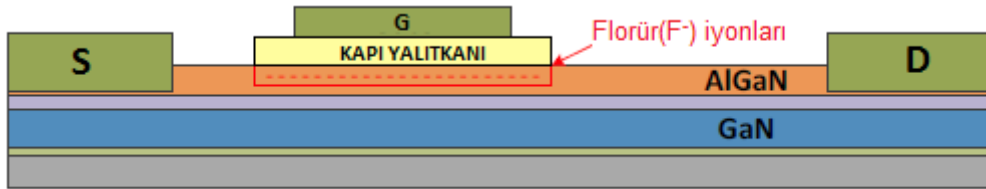
artmış olur. Bu yöntem uygulanırken, AlGaN tabakasının kritik kalınlık değeri aşılacak şekilde gömülme işlemi yapılmamalıdır. Aksi takdirde 2 boyutlu elektron gaz yapısına zarar verilebilir.



Şekil 3.7. Gömülü kaynak uygulamasıyla elde edilen geliştirme modlu GaN tranzistörün yapısı [24]

3.4.2. Dolgu yapılmış Geliştirme Modlu GaN

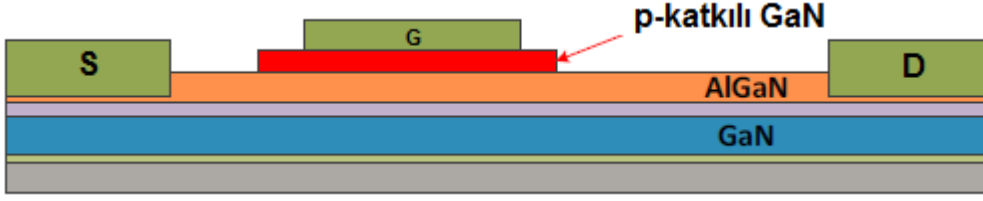
Bu yöntemde AlGaN katmanı ile kapı elektrodu arasında CF_4 plazma ekleyerek kapı eşik değerinde pozitif yönde bir artış sağlanmaktadır. CF_4 eklentisiyle, AlGaN/GaN bariyerindeki hapsolmuş negatif yüklü florür (F^-) iyonlarının sayısı artırılıp 2 boyutlu elektron gaz yapısı kapı elektrodunun altında tüketilir.



Şekil 3.8. CF_4 plazma uygulamasıyla elde edilen geliştirme modlu GaN tranzistörün yapısı [24]

3.4.3. Boşluk (p) katkılı GaN Kaynak Geliştirme Modlu GaN

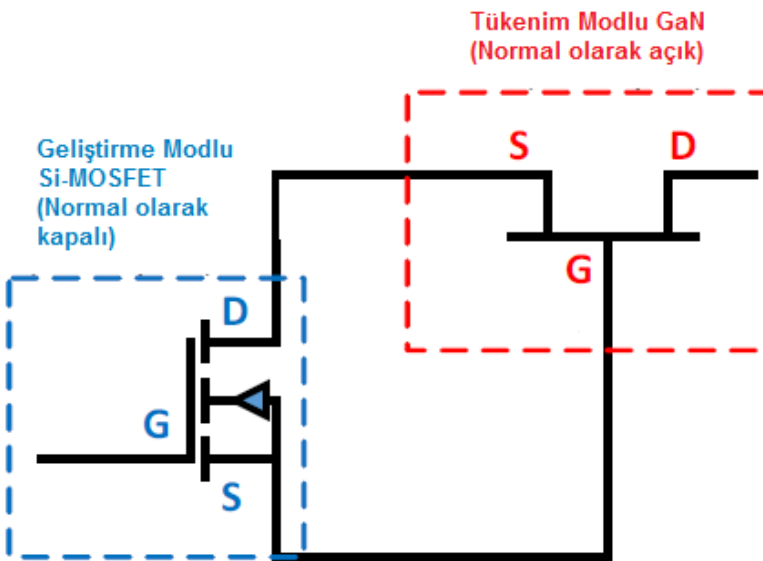
Bu yöntemde kaynak elektrodunun altında artı yüklenmiş GaN (p katkılı GaN) tabaka, 2 boyutlu elektron gaz kontakını tüketip, tranzistörün kapı eşik değerini pozitif yönde yükseltmiş olur. Eklenen bu pGaN tabakası ile omik kontak arasında diyot benzeri bir p-n bağlantı noktası oluşturulur. Bu katmanda p tipi etkiyi verebilmek için katman içerisine magnezyum (Mg) veya demir (Fe) materyali eklenmektedir.



Şekil 3.9. pGaN kaynak geliştirme modlu GaN tranzistör yapısı [24]

3.4.4. Bileşik (Cascode) Hibrit Tipi Geliştirme Modlu GaN

Normal olarak açık durumdaki tükenim modlu bir GaN tranzistörün, normal durumda kapalı olan geliştirme modlu bir Si-MOSFET ile seri bağlanarak oluşturulduğu yapıya bileşik (cascode) yapı denir. Si-MOSFET'in kapısına uygulanan pozitif gerilim ile GaN tranzistörü ilettime geçirilir. Si-MOSFET'in kapısına uygulanan negatif gerilim ile de GaN tranzistör iletimden çıkarılır. Bu yöntem genellikle yüksek kırılma gerilimine sahip (>200V) GaN tranzistörlerin kullanımında uygulanmaktadır. Yüksek kırılma gerilimine sahip GaN tranzistörlerin iletim direnci ($R_{ds,ON}$), bu yapıda kullanılan düşük gerilimli Si-MOSFET'in iletim direncine göre düşüktür. Düşük kırılma gerilimine sahip GaN tranzistörlerin iletim direncinin Si-MOSFET'lere göre çok daha düşük olması sebebiyle Si-MOSFET'ten kaynaklanan iletim kaybı hissedilir şekilde büyümektedir. Böylece bileşik hibrit yapısındaki kayıp artmakta, yöntem düşük gerilimlerde uygulanabilir olmaktan uzaklaşmaktadır.



Şekil 3.10. Bileşik (Cascode) hibrit tipi geliştirme modlu GaN tranzistör yapısı

3.5. GaN Tranzistörlerin Önemli Donanımsal Özellikleri

Bu bölümde, GaN tranzistörlerin önemli donanımsal özellikleri anlatılacaktır. Bu özellikler anlatılırken aynı zamanda Si tabanlı tranzistörler ile olan benzerliklere ve farklılıklara da vurgu yapılacaktır.

3.5.1. Kırılma Gerilimi

Tranzistörlerin kaynak ve akaç arasındaki kırılma gerilimleri maddesel etmenlere bağlıdır. Bu etmenlerden başlıcaları; tranzistörün geometrisi, iç yapıları, kapı-kaynak-akaç elektrotların altlarında kullanılan yalıtkan tabakalar, kullanılan alt katman (substrat) maddesinin özellikleri ve maddenin sahip olduğu temel kritik elektrik kırılma alanı ($E_{br,crit}$) değeridir. Tranzistörler, kullanım sırasında kritik kırılma alanından daha yüksek bir elektrik alanına maruz kalırsa kırılma (ya da bozulma) moduna geçerler ve donanımsal olarak hasar görürler.

GaN tranzistörler, Si tranzistörlerin sahip olduğu çığ tipi kırılma yeteneğine sahip olmadığından, kritik kırılma geriliminden biraz fazla bir gerilime maruz kaldığı anda donanımsal olarak bir daha geri dönüşü olmayacak şekilde zarar görürler.

Tranzistörlerin kırılma gerilimleri (V_{BD}), sahip oldukları kanal genişliği (w_{drift}) ve kritik elektrik kırılma alanı ($E_{br,crit}$) ile doğru orantılıdır.

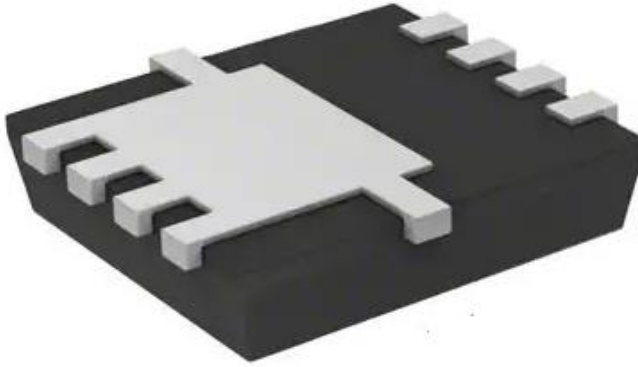
$$V_{BD} \cong \frac{1}{2} * w_{drift} * E_{br,crit} \quad (12)$$

Aynı kırılma gerilimine sahip GaN ve Si tabanlı tranzistörlerin kanal genişlikleri denklem (12)'e göre aşağıdaki gibidir.

$$\frac{w_{drift,GaN}}{w_{drift,Si}} = \frac{E_{br,crit,Si}}{E_{br,crit,GaN}} \approx \frac{0.3 \text{ MV/cm}}{3.3 \text{ MV/cm}} = \frac{1}{11} \quad (13)$$

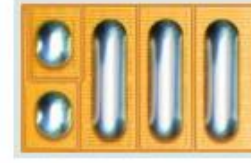
Denklem (13)'e göre aynı kırılma gerilimindeki GaN tranzistörün kanal genişliği, Si tabanlı tranzistörlere oranla yaklaşık 10 kat daha düşüktür. Başka bir

ifadeyle, aynı kırılma gerilim değerlerinde, GaN tranzistör Si tranzistöre oranla hacimsel olarak 10 kat daha küçüktür (Şekil 3.11).



Silisyum tabanlı tranzistör

3.4 x 3.4 mm 8-HSMT



Galyum Nitrat tranzistör

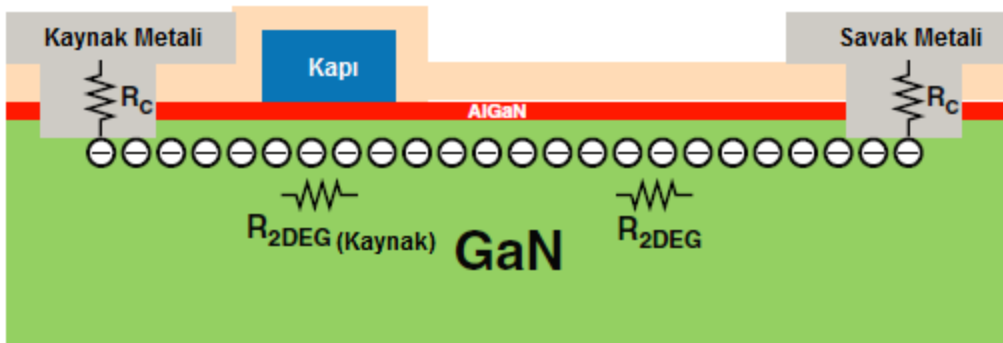
1.7 x 1.1 mm LGA

Şekil 3.11. Aynı akım ve gerilime sahip silisyum ve galyum nitrat tabanlı tranzistörlerin boyutsal karşılaştırılması

3.5.2. İletim Direnci ($R_{DS,ON}$)

Tranzistör iletim direnci, tranzistör iletim durumundayken ortaya çıkan kayıptan sorumlu olan dirençtir. Güç kaynağı tasarımının verimi ile direkt alakalı olduğundan, tasarımı oluşturan en önemli parametrelerden biridir.

GaN tranzistörlerdeki toplam iletim direnci; kontak direnci, kapı direnci, 2 boyutlu elektron gaz kanalının direnci ve parazitik direçlerden oluşmaktadır (Şekil 3.12).



Şekil 3.12. GaN tranzistör toplam iletim direncini oluşturan parçalar

GaN tranzistörde, kaynak ve akaç elektrotları, 2 boyutlu elektron gaz kanalını AlGaIn katmanı içerisinde birbirine bağlamaktadır. Bu elektrotların bağlanmasından kaynaklanan dirence kontak direnç (R_C) denir. İki elektrot arasında bağlanan 2 boyutlu elektron gaz kanalının oluşturduğu dirence de kanal direnci (R_{2DEG}) denir. Kanal direnci; kanal uzunluğuna (L_{2DEG}), kanaldaki toplam elektron sayısına (N_{2DEG}), elektronların hareketliliğine (mobilité, μ_{2DEG}), kanal genişliğine (W_{2DEG}) ve elektron yük sabitine (q) bağlıdır.

$$R_{2DEG} = \frac{L_{2DEG}}{q * N_{2DEG} * \mu_{2DEG} * W_{2DEG}} \quad (14)$$

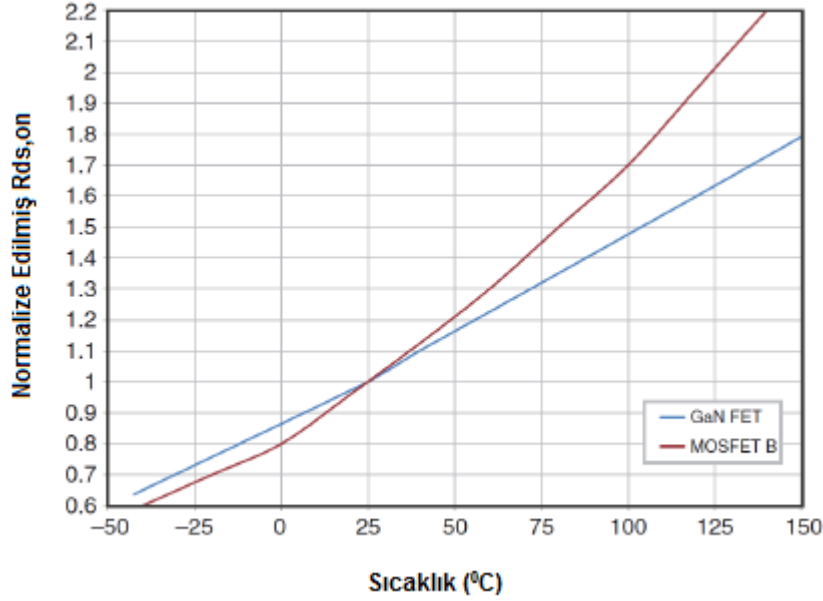
2 boyutlu elektron gaz kanalının iletim direnci, denklem (14)'de de görüldüğü üzere kanaldaki elektron sayısına bağlıdır. Kanalın, kaynak elektrodunun altında kalan bölgesindeki direnci diğer bölgelerine göre farklılık göstermektedir. Kanalın kaynak bölgesindeki direnci ($R_{2DEG,GATE}$), kaynak elektrodunun hangi yöntemle oluşturulduğuna (bölüm 2.4'de anlatılmıştır) ve uygulanan kapı-kaynak gerilimine göre de değişmektedir.

GaN tranzistördeki elektrotlar ile tranzistörün dış dünyaya açılan bacakları arasında metal bağlantılardan kaynaklanan dirençler mevcuttur. Bu dirençlere de parazitik direnç (R_P) denilmektedir.

GaN tranzistörün toplam iletim direnci Şekil 3.12'de de görüleceği üzere;

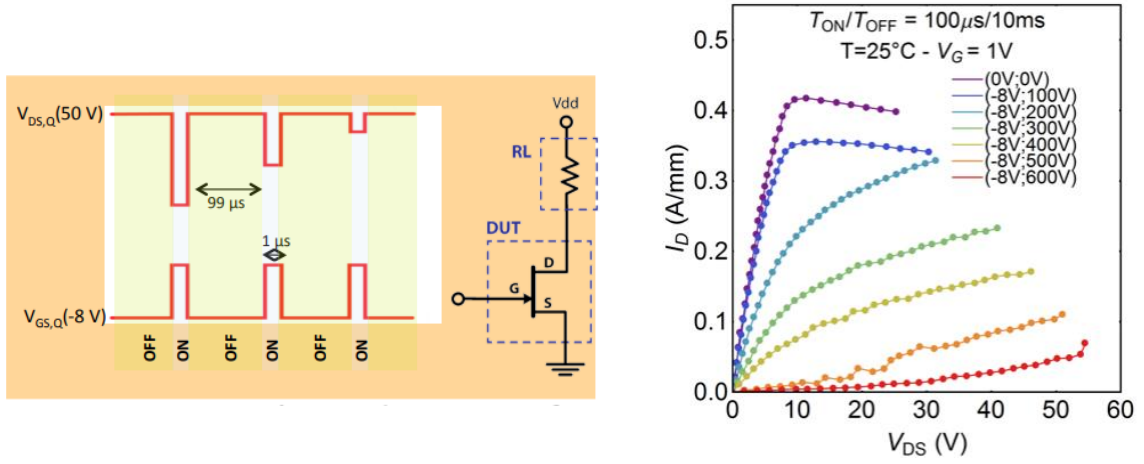
$$R_{DS,ON} = 2 * R_C + R_{2DEG} + R_{2DEG,GATE} + R_P \quad (15)$$

İletim direncine neden olan tüm dirençler sıcaklık ile doğru orantılıdır. GaN tranzistörün sıcaklığı arttıkça direnci de artmaktadır. Şekil 3.13'den görüleceği üzere, yüksek sıcaklıklarda GaN tranzistörlerin iletim direnci ($R_{DS,ON}$) Silisyum MOSFET'lere göre daha düşüktür. Ayrıca sıcaklık arttıkça iletim direncindeki değişim oranı GaN tranzistörlerde daha düşüktür.



Şekil 3.13. EPC2001 GaN tranzistörü ile aynı özelliklere sahip MOSFET'in normalize edilmiş iletim direnci ($R_{DS,ON}$) - Sıcaklık

GaN HEMT'lerin ilk kullanılmaya başlandığı sıralarda dinamik iletim direnci diye adlandırılan bir problem mevcuttu. GaN tranzistör kapalı durumdayken, kapı-akaç gerilimi ters kutupludur. Kapı-akaç elektrotları arasında düzensiz dağılan elektrik alan sebebiyle kapı elektrodunun yakınında bir miktar elektron hapsolür. Her anahtarlama sırasında 2 boyutlu elektron gaz kanalından bazı elektronlar, kapı elektrodunun yakınında ve kanal dışında bazı bölgelerde hapsolmeye devam eder. Böylelikle 2 boyutlu elektron gaz kanalındaki elektron sayısı azalmaya, buna paralel olarak iletim direnci artmaya başlar. Bu etkiye “dinamik iletim direnci” veya “akım çökmesi” olayı adı verilmektedir [25] (Şekil 3.14). Bu etki akaç-kaynak arasına uygulanan gerilim (V_{DS}) arttıkça, daha belirgin hale gelmektedir. GaN üreticileri, zaman içerisinde bu etkinin azaltılması için tranzistörlerdeki elektrotların etrafına alan levhaları kaplamışlardır. Böylece bu sorunu hissedilir biçimde azaltmışlardır.



Şekil 3.14. Çift darbe testi sonucu elde edilmiş akım çökme olayı örneği [26]

3.5.3. İletime Geçiş Eşik Gerilimi (V_{th})

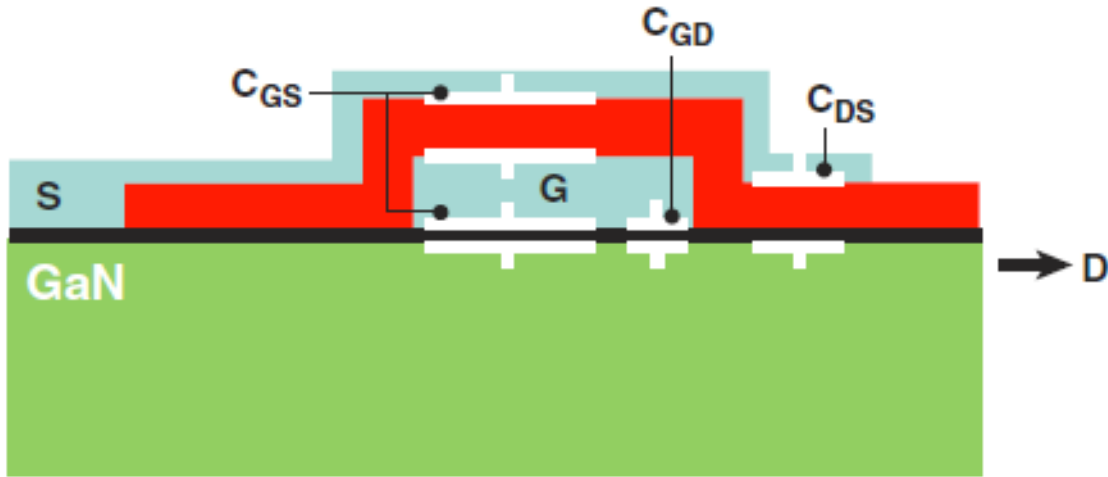
İletime geçiş eşik gerilim değeri, bir tranzistörün akaç ve kaynak arasındaki iletimi sağlayabilmek için kapı-kaynak elektrotları arasında verilmesi gereken en düşük gerilim değeridir. Geliştirme modlu GaN tranzistörlerde bu değer artı, tükenim moda sahip GaN tranzistörlerde ise bu değer eksidir. Geliştirme modlu GaN tranzistörlerdeki iletme geçiş eşik değeri, AlGaN bariyerinin kalınlığına, epitaksiyel yapının tasarımına ve kapı elektrotunda kullanılan metal yapısına bağlıdır.

GaN tranzistörlerin iletme geçiş eşik değerleri (yaklaşık 1.5V), silisyum tabanlı tranzistörler ile karşılaştırıldıklarında çok düşüktür. GaN tranzistörlerin kapısını sürebilmek için özel sürücü entegreleri tasarlanmıştır. Buna ek olarak GaN tranzistörlerin giriş kapasitans değerleri de çok düşük olduğundan, GaN tranzistörlerin kaynak elektrotları gürültüye açıktır. Bu nedenle elektronik kart tasarımı sırasında, gürültüden kaynaklanacak yanlış açılmaları engellemek için kapı-kaynak bacakları arasındaki yollandırmanın en az indüktans oluşturulacak şekilde tasarımının yapılması gerekmektedir.

3.5.4. Parazitik Kapasitans

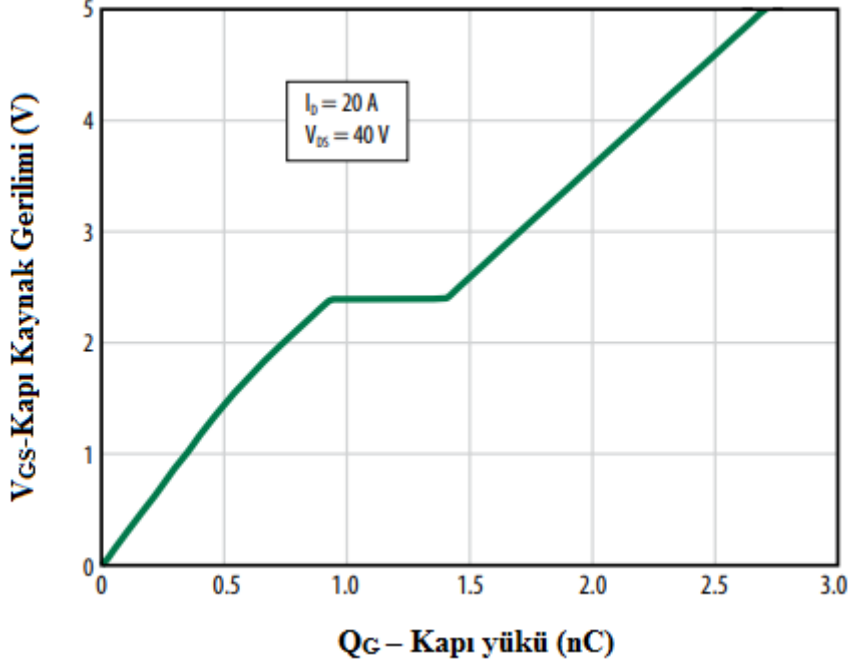
Kapasitans, iki terminal arasındaki gerilim farkını belli bir noktaya getirmek için gerekli olan yük miktarını belirler ($Q=C.V$). Gerekli olan yük miktarı ne kadar hızlı verilirse gerilim değişimi de o kadar hızlı olur.

GaN tranzistörlerdeki parazitik kapasitanslar (Şekil 3.15); kapı-kaynak kapasitansı (C_{GS}), kapı-akaç kapasitansı (C_{GD}) ve akaç-kaynak kapasitansıdır (C_{DS}). Bazı ürün veri sayfalarında bu parazitik kapasitanslar giriş ($C_{ISS}=C_{GS}+C_{GD}$) ve çıkış ($C_{OSS}=C_{GD}+C_{DS}$) olarak verilmektedir.



Şekil 3.15. GaN tranzistör parazitik iç kapasitanslar

GaN tranzistörlerde kapı kapasitans değeri çok düşük olduğu için düşük bir yük aktarılması ile kapı gerilimi iletime geçiş eşik değerine ulaşır ve tranzistör iletime geçirilebilir. Şekil 3.16 'da standart bir GaN tranzistörün kapı yük-gerilim grafiğinden de görüleceği üzere, tranzistörün tam anlamıyla iletimde olması gereken 5V kapı gerilimi için gerekli olan kapı yükü yaklaşık $3nC$ 'tur. Örneğin kapı sürücü devresinin 1A çıkışa sahip olduğu düşünüldüğünde, tranzistör 3ns içinde tamamen iletime geçebilecektir.



Şekil 3.16. EPC2105 kapı gerilimi - kapı yükü [27]

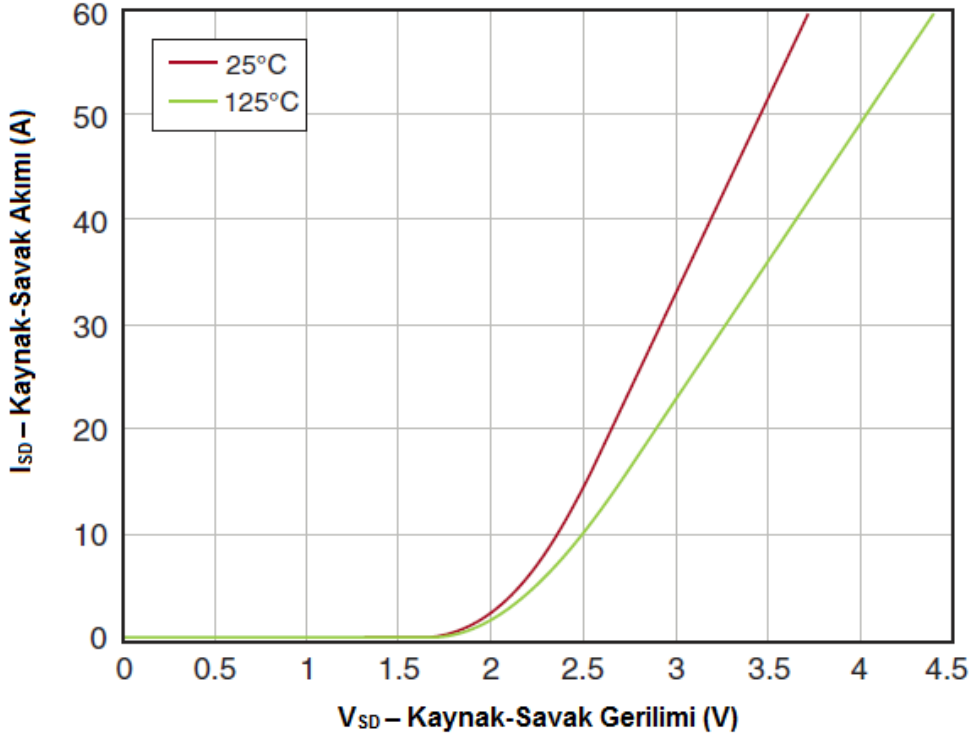
Kapı-kaynak ve kapı-akaç kapasiteleri tranzistörün anahtarlama hızını etkilemektedir. GaN tranzistörlerde kapı-akaç kapasitans (C_{GD}) değeri kapı-kaynak kapasitansına (C_{GS}) göre çok daha düşüktür. Böylece GaN tranzistörlerin Miller Oranı düşük seviyede kalmaktadır. Bu durum, tranzistörlerin yüksek gerilim değişimlerine (dv/dt) karşı bağışıklığı olduğunu göstermektedir.

Anahtarlama yapan tranzistörlerde parazitik iç kapasitans, anahtarlama kayıplarının başlıca nedenini oluşturmaktadır. Silisyum tabanlı tranzistörlerde parazitik iç kapasitans daha fazla olduğundan anahtarlama kayıpları daha fazladır.

3.5.5. Ters Yönde İletim (İç diyot)

Silisyum tabanlı MOSFET'lerde gövde ile akaç arasındaki p-n bağlantı noktası sebebiyle bir parazitik iç diyot bulunmaktadır. Bu iç diyot silisyum MOSFET'lerde ters yönde akım iletimini gerçekleştirmektedir. GaN tranzistörlerde ise böyle bir yapı bulunmamakla beraber ters yönde iletim mevcuttur. GaN tranzistörlerde, akaç kapı arasındaki gerilim sayesinde gelişen 2

boyutlu elektron gaz kanalı nedeniyle parazitik iç diyota benzer bir şekilde ters yönde iletim sağlanmaktadır. GaN tranzistörlerdeki ters yönde iletim sırasında, silisyum MOSFET'lere göre daha fazla bir gerilim düşmesi yaşanmaktadır (Şekil 3.17).



Şekil 3.17. EPC2010 farklı sıcaklık altında ters yönde iletim gerilimi ve akımı

GaN tranzistörlerdeki ters yönde iletim kaybı, sıcaklık artışı ile doğru orantılıdır. Silisyum MOSFET'lerde ise sıcaklık arttıkça ters diyot üzerinde düşen gerilim miktarı azalmaktadır.

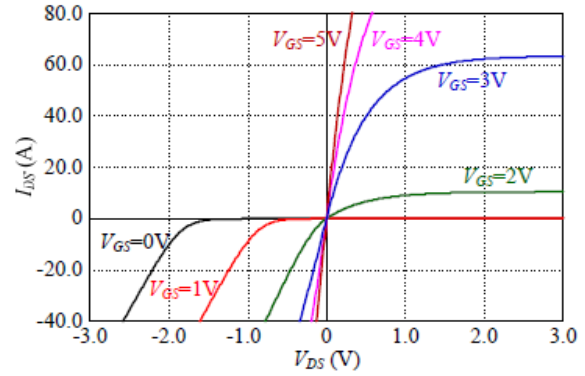
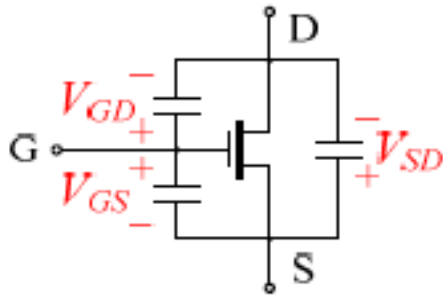
GaN tranzistörün Şekil 3.18'deki fiziksel modelinden de görüleceği üzere;

$$V_{GD} = V_{GS} + V_{SD} \quad (16)$$

Ters yönde iletim sırasında kapı gerilimi sıfır ($V_{GS}=0$) olduğundan, ters yönde olan iletim kaybı $V_{GD}=V_{SD}=V_{th}$ 'dir. Ters yöndeki bu iletim kaybını azaltmak ve tranzistörü kapalı durumuna almak için kapı gerilimi sıfır yerine eşik değerin

biraz altına ayarlanır. Bu tip tranzistör sürme şekline de “üç aşamalı sürme” denilmektedir [28].

GaN tranzistörlerde parazitik iç diyot bulunmadığından, diyodun iç yapısından kaynaklı test toparlanma yük kayıpları (reverse recovery) sıfırdır. Bu durum, GaN tranzistörlerin anahtarlama kayıplarının silisyum tranzistörlere göre çok düşük olmasına sebep olur.



Şekil 3.18. GaN fiziksel modeli ve farklı V_{GS} gerilimleri altında V_{DS} ve I_{DS} [28]

3.5.6. GaN Tranzistörlerin Kapı Sürümü

GaN tabanlı tranzistörlerin silisyum tabanlı tranzistörlere göre en önemli artılarından biri, çok yüksek anahtarlama hızlarında sürülebilmesidir. Bu farkı daha iyi anlayabilmek için genellikle literatürde malzemelerin liyakat figürleri (figure of merit) karşılaştırılır. Literatürde geçen bu tabir tarihte ilk defa 1989 yılında Baliga tarafından öne sürülmüştür. Baliga'nın teoremine göre anahtarlama sırasındaki kaybın başlıca nedeni kapı giriş kapasitansdır [29].

$$BFOM = \frac{1}{R_{DS(on)} * C_{IN}} \quad (17)$$

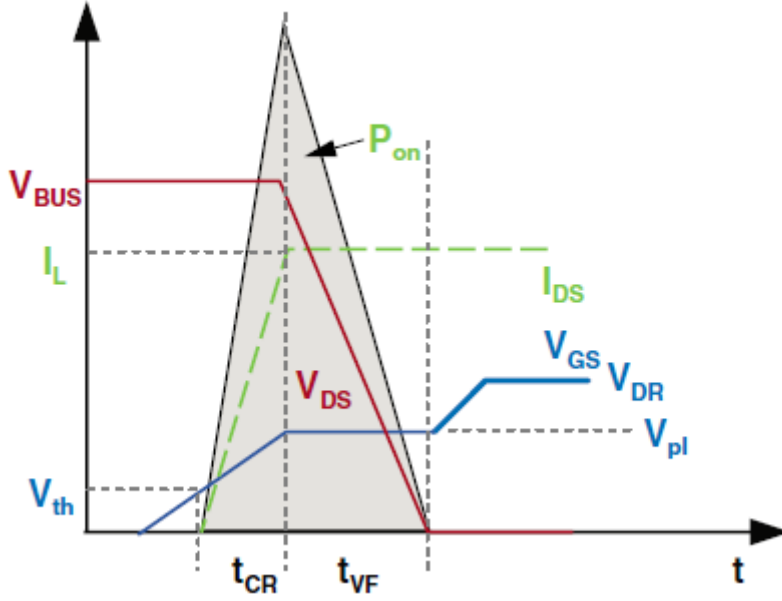
Denklem (17)'de geçen $R_{DS(on)}$ iletim direncini, C_{IN} ($C_{GS}+C_{GD}$) ise giriş kapasitansını temsil etmektedir.

Liyakat figürleri yüksek olan malzemeler, hem daha yüksek hızlarda anahtarlama yapabilirler. Aynı zamanda bu malzemelerin anahtarlama kayıpları daha düşük olmaktadır.

Genel olarak bir tranzistörü sürmek, kapı elektrodundaki kapasitansı yük ile doldurup boşaltarak ve tranzistör içindeki iletim kanalını devreye alıp devreden çıkararak olur. GaN tranzistörleri sürerken dikkat edilmesi gereken bazı hususlar;

- Düşük kapı eşik değeri (en fazla ~5-6V)
- Uygun kapı geriliminin düşük marjine sahip olması
- Parazitik etkiler
- Baskı devre tasarımı
- Ani gerilim (dv/dt) ve akım (di/dt) değişimleridir.

GaN tranzistörlerin yumuşak anahtarlama yapılmayıp sert anahtarlama sırasındaki tam olarak iletim haline geçiş süreci, Şekil 3.19'da gösterilmiştir. Tranzistör tam olarak ilettime geçerken, kapı yükü dört evreden geçmektedir. Birinci evrede, kapı kapasiteleri dolarak kapı gerilimi eşik değere ulaşmaktadır. İkinci evrede (t_{CR}), tranzistörün akaç-kaynak akımı artıp istenilen yük akımı değerine ulaşır ve kapı kaynak gerilimi de Miller plato gerilimine (V_{PL} - Miller plateau voltage) ulaşır. Üçüncü evrede (t_{VF}), akaç gerilimi azalarak tranzistör doğrusal bölgeye girer. Bu evre sonunda akaç gerilimi sıfıra düşer. Dördüncü evrede ise kapı-kaynak gerilimi istenilen kararlı hal gerilimine (V_{DR}) ulaşır. Sert anahtarlama sırasındaki tranzistörün açılış anındaki anahtar kaybı da Şekil 3.19'da (P_{on}) gösterilmiştir.

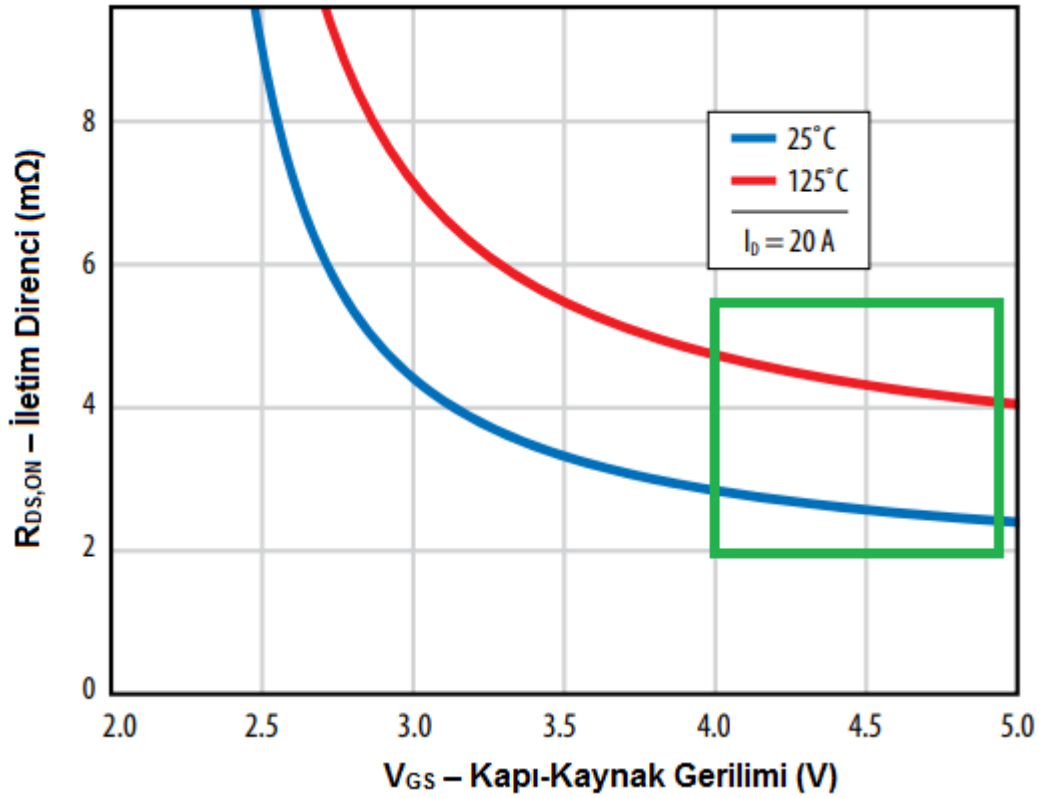


Şekil 3.19. Tranzistörün tam olarak açılma anında oluşan dört bölge

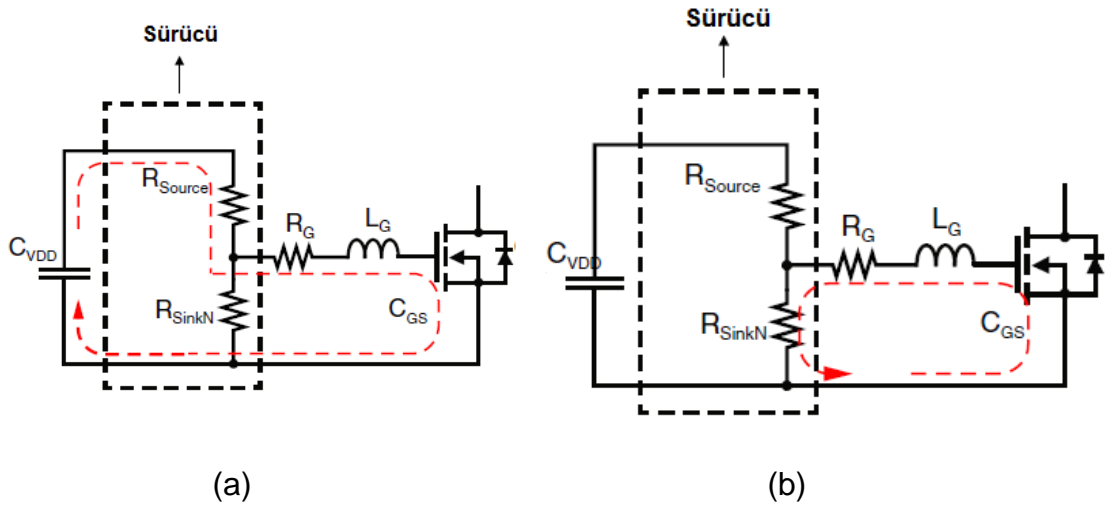
GaN tranzistörlerin kapı eşik değerleri Şekil 3.20'den de görüleceği üzere sıcaklık değişimlerine karşı kararlıdır. Standart bir geliştirme modlu GaN tranzistörün kapı eşik değerleri yaklaşık 1-2V civarında olup, 3-4V gerilim ile tamamen iletim durumuna geçebilmektedir. GaN tranzistörlerdeki iletim direncini düşürebilmek amacıyla da tranzistör yaklaşık 4V ve üzeri bir gerilimde sürülmelidir (Şekil 3.20'de yeşil ile işaretlenmiş alan). En yüksek kapı-kaynak gerilimi ise yaklaşık 6V civarındadır. Kapı-kaynak arasına uygulanan gerilim 6V'u geçtiği takdirde ise tranzistör kalıcı hasara uğramaktadır. GaN tranzistörler kapı-kaynak gerilimi açısından sığ bir marjine sahip olduklarından, sürücü ile tranzistörün kapı kaynak arasındaki baskı devre tasarımı çok önemlidir. Sürücü ile tranzistörün kapı-kaynak arasındaki yollandırma, asgari indüktans yaratacak şekilde dizayn edilmelidir. Ayrıca yüksek gerilim ve akım değişimlerini baskılamak amacıyla kapı ile sürücü arasına baskılama dirençleri (R_G) konulmalıdır (Şekil 3.21). Bu kapı direncinin asgari değeri denklem (18)'de verildiği gibi olmalıdır [30].

$$R_G + R_{source} \geq \sqrt{\frac{4L_G}{C_{GS}}} \quad (18)$$

Tranzistörün kapanma durumunda akım yolu, açılış sırasındakine göre daha kısa olduğundan, görülen kaçak indüktans değeri daha düşüktür. Bu sebeple kapanma için gerekli olan baskılama direnci daha düşük değere sahiptir. GaN tranzistörleri daha doğru ve verimli sürebilmek için açma ve kapama işlemlerini farklı yollardan yapabilen özel kapı sürücülerine ihtiyaç duyulmaktadır. Bu ihtiyacı giderebilmek ve GaN tranzistörlerin anahtarlama hızlarına yetişebilmek için özel kapı sürücü entegreleri tasarlanmıştır.



Şekil 3.20. EPC2105-Q2 kapı-kaynak gerilimi - $R_{ds,on}$ [27]



Şekil 3.21. GaN tranzistör ile sürücü arasındaki akım döngüsü (a) açılış (b) kapanış [20]

3.5.7. Baskı Devre Tasarımı

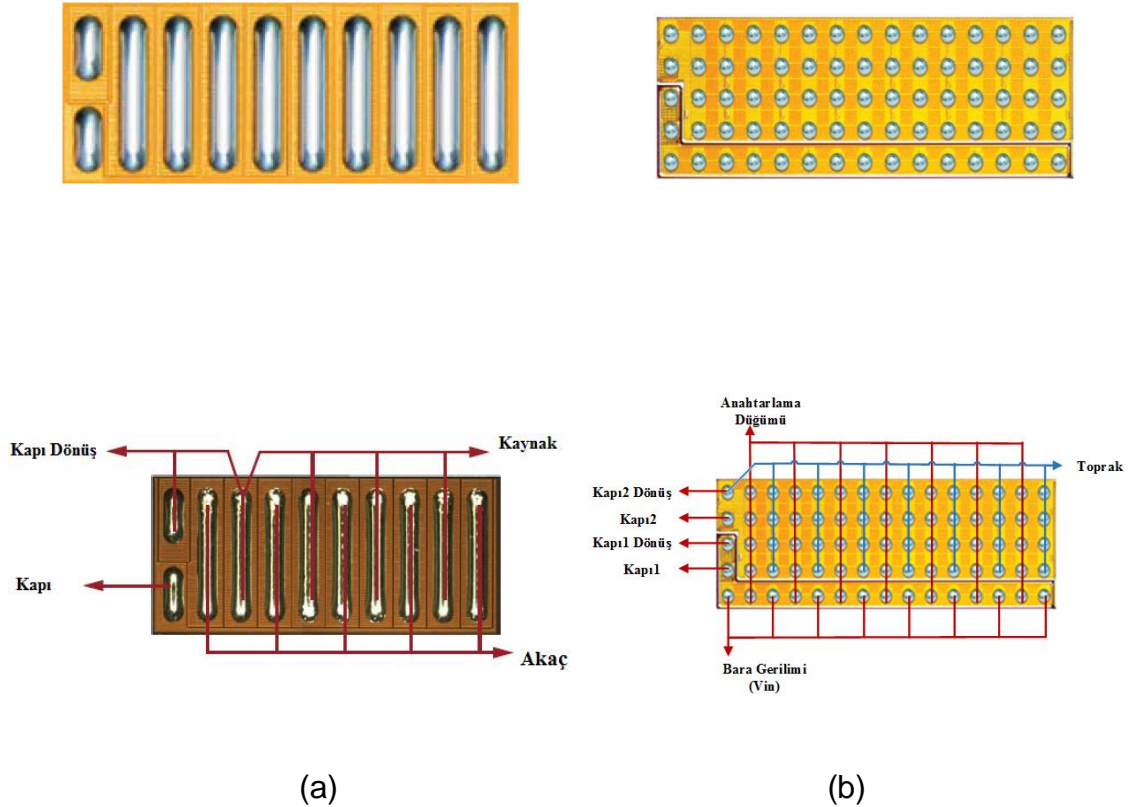
GaN tranzistör ile daha yüksek anahtarlama frekanslarına çıkılabildiği için parazitik indüktansların etkisi daha hissedilir bir hal almaktadır. Bu nedenle baskı devre yerleşimi ve yönlendirilmesi, bu parazitik etkileri asgari seviyeye indirecek şekilde yapılmalıdır.

GaN tranzistörlerin azami kapı eşik değerleri silisyum tranzistörlere göre düşük olduğundan (~5-6V), sürücü ve kapı arasındaki parazitik indüktans minimize edilmelidir. Sürücü ile kapı arasındaki döngü çok kısa olacak şekilde yerleşim yapılmalıdır.

Bir diğer parazitik etki ise ortak kaynak indüktans etkisidir. Normal bir yapıda ortak kaynak indüktansı hem güç döngüsünde hem de kapı sürme döngüsünde ortak olan empedanstır (Şekil 3.22).

böylece olası bir toprak zıplama etkisinin önüne geçilir. GaN tranzistörlerde ortak kaynak indüktansını azaltmak amacıyla genel olarak faz ağ dizgisi (Land Grid Array - LGA) ve yuvarlak ağ dizgisi (Ball Grid Array - BGA) kullanılır (Şekil 3.23). Şekil 3.23'de de görüldüğü üzere GaN tranzistör paketlerinde kapı bağlantıları Kelvin bağlantısına uygundur. Ortak kaynak indüktansını biraz daha azaltmak amaçlı yarım köprü doğrultucu yapısı için birleştirilmiş yonga yapısı kullanılarak yapılan paketler de mevcuttur (Şekil 3.23-(b)).

Baskı devre tasarımı yaparken, akımın gidiş ve dönüş hatları birbirlerine yakın yapılmalıdır. Eğer bu hatlar farklı katmanlardan taşıyorsa, akım komşu katmanlardan manyetik açıdan birbirini sıfırlayacak şekilde taşınmalıdır. Böylece devredeki parazitik indüktans etkisi azaltılmış olur.



Şekil 3.23. GaN tranzistörlerin paket ve pin diyagramı gösterimi, (a) LGA, (b) BGA

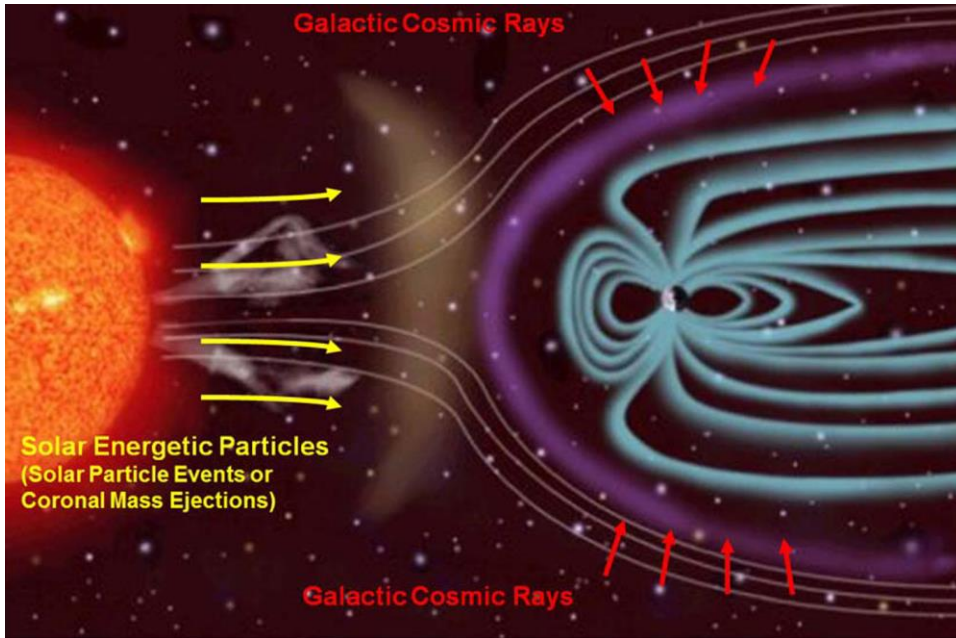
3.5.8. GaN Tranzistörlerin Uzay Ortamında Kullanımı

Bu bölümde uzaydaki radyasyon ortamı ve radyasyon kaynakları, uzaydaki radyasyonun etki çeşitleri, doz etkisinin MOSFET ve GaN tranzistörleri etkileme mekanizması ayrıntılı şekilde incelenecektir. Tez kapsamında kullanılan EPC2105 GaN tranzistörün gama ışınımı ile yapılan TID testlerinin deney sonuçları bölüm 5.2.3'de verilmiştir.

3.5.8.1. Uzaydaki Radyasyon Ortamı

Uzay ortamında bulunan radyasyonun, solar sisteminin içi ve dışı olmak üzere birçok kaynağı bulunmaktadır (Şekil 3.24). Bu radyasyon kaynakları genel anlamda üç başlık altında toplanabilir;

- Güneş patlamaları (yüksek enerjili proton, elektron ve ağır yüklü iyonlar, solar gama and X-ışınları)
- Galaksi kaynaklı evrensel ışımalar (yüksek enerjili elektron, proton ve yüklü iyonlar)
- Van Allen radyasyon kuşakları (yüksek enerjili proton ve elektronlar)

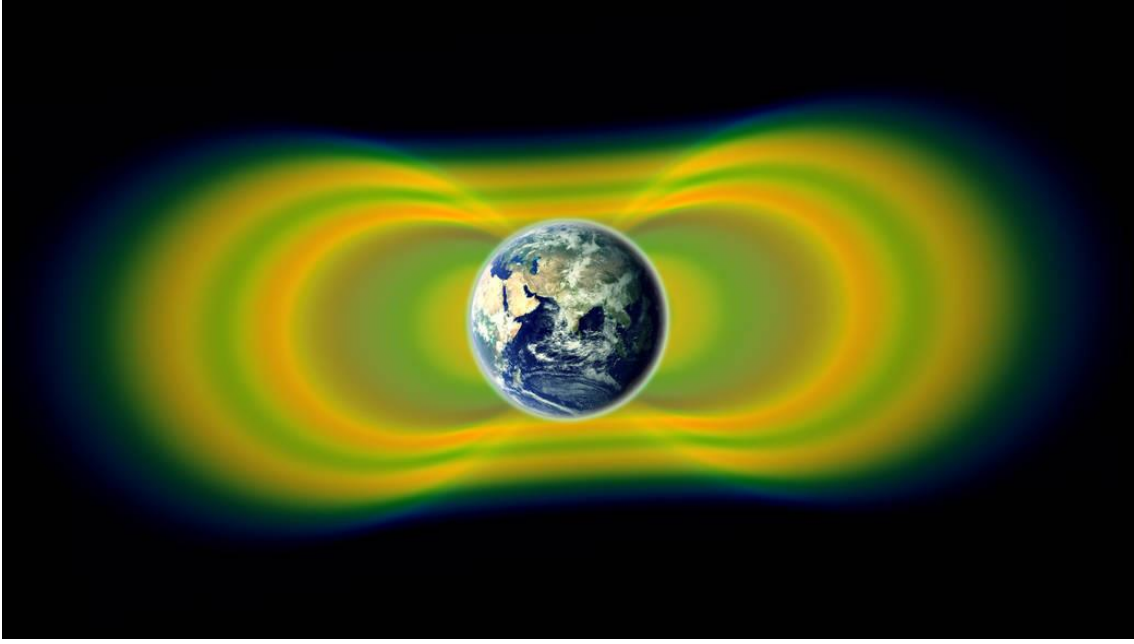


Şekil 3.24. Uzay ortamındaki radyasyon kaynakları [55]

Güneş patlamaları uzayda görülen radyasyonun en önemli kaynaklarından biridir. Yüksek miktarda serbest elektron ve proton içermektedir. Güneş patlamaları 11 yıl süren periyotlar halinde gözükümlerler. Galaksi kaynaklı ışımaların ise güneş sistemimiz dışında bulunan süpernovaların patlamaları ile meydana geldikleri düşünölmektedir. Galaksi kaynaklı ışımalarda yüklü iyonlar ve yüksek enerjili elektron ve protonlar mevcuttur.

Van Allen radyasyon kuşakları dünyanın manyetik etkisi ile oluşan dünyayı dış radyasyon etkilerinden koruyan katmanlardır. Bu kuşaklar, ilk kez 1956 yılında Explorer 1 uydu görevi sırasında James Van Allen tarafından keşfedilmiştir. Van Allen kuşakları iç ve dış kuşak olmak üzere ikiye ayrılmaktadır. Dış kuşakta genellikle 10MeV ve daha yüksek enerjili elektronlar hapsolmaktadır. İç kuşakta ise daha düşük enerjili (1-5MeV) elektronlar ve yüksek enerjili (>10MeV) protonlar hapsolmaktadır.

İç kuşak dünyaya 1000km uzaklıkta olup 6000km uzaklığına kadar uzanmaktadır. Dış kuşak ise dünyanın 13000km ile 60000km uzaklığında bulunmaktadır. Güneş etkinliğinin daha güçlü olduğu zamanlarda veya Güney Atlantik Anomalisi gibi coğrafi bölgelerde iç kuşağın sınırı, Dünya yüzeyinin yaklaşık 200 kilometresine kadar düşebilir.



Şekil 3.25. Dünya etrafındaki Van Allen kuşakları [56]

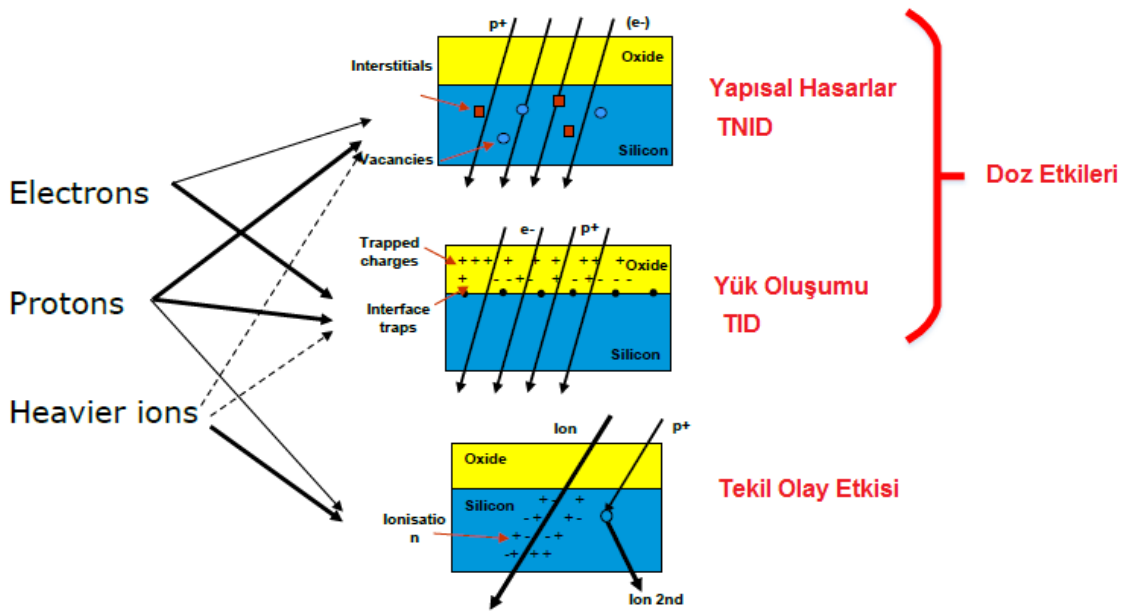
Uzaya gönderilen uydular genellikle iki farklı yörüngede konuşlandırılmaktadır. Bu yörüngeler alçak dünya yörüngesi (LEO-Low Earth Orbit) ve yersabit dünya yörüngesidir (GEO-geosynchronous earth orbit). Dünyadan gönderilen uyduların büyük bir çoğunluğu haberleşme ve gözlem ağırlıklı olup alçak dünya yörüngesinde konuşlandırılmaktadır. Buna ek olarak uluslararası uzay istasyonu (ISS-International Space Station) da bu yörüngede yer almaktadır. Pozisyonu dünyaya göre sabit olması düşünülen navigasyon (GPS) ve bazı haberleşme uyduları ise yersabit yörüngede konuşlandırılmaktadır. LEO yörüngede görev yapan uydular iç kuşağın etkisine, GEO yörüngede görev yapan uydular ise dış kuşağın etkisine maruz kalmaktadırlar.

Uydular, Van Allen kuşaklarının iç kısımlarında olduklarında daha az radyasyon etkisinde olurlar. Çünkü bu kuşaklar iç kısımlarına ekranlama etkisi yaratmaktadırlar. Fakat uydular bu kuşakların olduğu alan içerisinde çalışıyorsa ve/veya konuşlandırılacağı yörüngeye giderken bu kuşakların içerisinde geçiyorsa daha fazla radyasyona maruz kalmaktadırlar. Bu sebepten LEO uyduları, GEO uydularına göre daha az radyasyona maruz kalmaktadırlar.

3.5.8.2. Uzay Ortamındaki Radyasyon Etkileri

Uzayda görevini yapan uydulardaki elektronik yapılar radyasyon altında genel anlamda iki tür etkiye maruz kalırlar (Şekil 3.26). Bunlar;

- Doz etkileri
 - Yük oluşumu (TID-Total Ionization Dose)
 - Yapısal hasarlar (TNID-Total Non-ionization Dose)
- Tekil olay etkisi (SEE-Single Event Effect)



Şekil 3.26. Elektronik devrelerde radyasyon etkileri [57]

Tez kapsamında sadece toplam iyonlaşma doz etkileri üzerine çalışma ve testler yapılmıştır. Elektronik devrelerde tekil olay etkileri üzerine çalışma yapılmamıştır. Fakat konu bütünlüğünün sağlanması amacıyla tekil olay etkisinin tanımı ve çeşitleri hakkında kısa bir bilgilendirme aşağıdaki paragrafta mevcuttur.

Tekil olay hataları anlık olarak oluşan etkilerden meydana gelmektedir. Elektronik devrelerdeki tekil olay etkileri zararlı ve zararsız olmak üzere ikiye ayrılmaktadır (Tablo 3.3).

Tablo 3.3. Tekil olay etkilerinin çeşitleri [58]

Zararsız Etkiler	Zararlı Etkiler
Anlık tekil olay etkileri (SET-Single Event Transient)	Tekil olay takılma etkisi (SEL-Single Event Latchup)
Tekil olay bozuşma etkisi (SEU-Single Event Upset)	Tekil olay çökme etkisi (SEB-Single Event Burnout)
Çoklu bit bozulma etkisi (MBU-Multiple Bit Upset)	Tekil olay kapı bozulması (SEGR-Single Event Gate Rupture)
Tekil olay fonksiyonel kesme etkisi (SEFI-Single Event Functional Interrupt)	Tekil olay ani reaksiyon etkisi (SESB-Single Event Snapback)

Doz etkisi tekil olay etkisinden farklı olarak anlık bir etki olmayıp, kronik bir etkidir. Doz etkisi altında elektronik devreler süregelen bir radyasyona maruz kalmaktadırlar. Elektronik devrelerdeki kullanılan malzemelerin bazı parametreleri, zaman içerisinde radyasyon etkilerinin birikmesiyle yavaşça değişmektedir.

Uzay ortamındaki radyasyon, herhangi bir madde içerisinden geçerken belli bir enerji kaybı yaşamaktadır. Bu enerji kaybı oluşumunun başlıca iki nedeni bulunmaktadır. Bunlardan ilki, radyasyona maruz kalmış maddede yük oluşumudur (TID). Radyasyon etkisiyle oluşan bu fazla yükler madde içinde farklı potansiyeldeki noktalarda birikme ve dağılımlar meydana getirirler. Madde içindeki bu yük birikmeleri zamanla maddenin bazı parametrelerinin değişmesine neden olmaktadır.

Enerji kaybının nedenlerinden diğeri ise yapısal hasarlar ya da yerdeğişimi hasarlarıdır (TNID). Literatürde bu etkiye genelde iyonlaşmamış enerji kaybı (NIEL-Non-ionizing energy loss) da denilmektedir. TNID etkisinde maddede yük oluşumu olmamaktadır. Madde içerisine giren yüksek enerjili parçacık silikon atomuna çarparak atomun latis (lattice) içerisindeki yerini değiştirebilmektedir. Bir

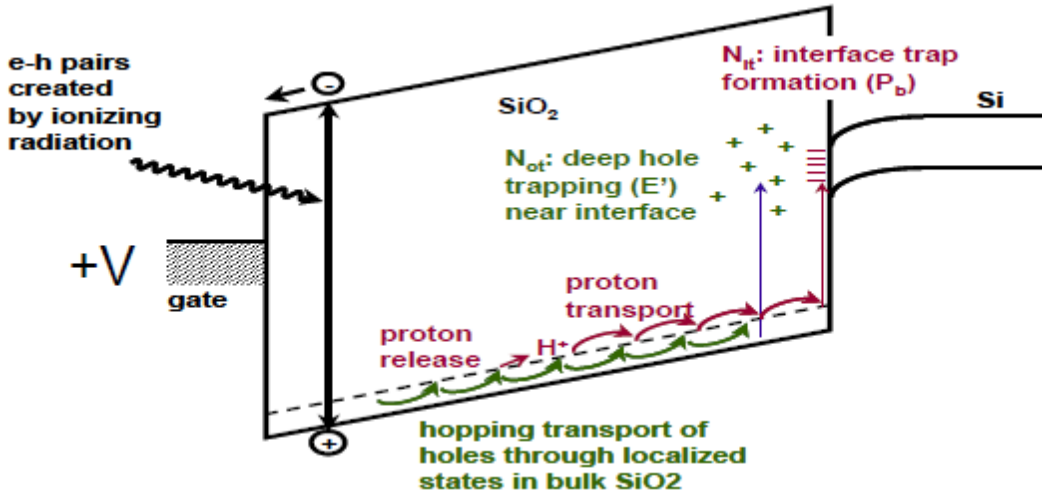
silikon atomunu latis yapısından koparmak için gerekli olan asgari enerji 21eV kadardır. NIEL etkisiyle silikon atomunun yeri değişip geride kalan boşluk (vacancies) ve çatlaklar (interstitials) madde içerisinde tekrar birleşmeler ve/veya başka bir yere hareket etmesiyle maddenin kararlı hali bozulmaktadır. Böylece maddede yapısal hasarlar meydana gelmektedir.

Enerji kaybının bir diğer formu da madde içerisinde oluşan nükleer patlamalardır. Bu olay aslında TNID etkisi olarak da düşünülebilir. Radyasyona maruz kalan maddeye giren bazı parçacıkların enerjisi çok fazla olduğunda (>20MeV) silikon atomunun çekirdeği ile çarpışarak nükleer reaksiyon gerçekleşmektedir. Bu çarpışmanın etkisi ile silikon atom çekirdeği parçalanıp, ikincil parçalar oluşmaktadır. Bu oluşan ikincil parçaların enerjileri yüksek olduğundan madde içerisinde yüklü parçacık oluşumuna ve hatta madde içerisinde dahili NIEL etkilerinin oluşmasına sebep olabilmektedir.

3.5.8.3. Doz Etkilerinin MOSFET ve GaN Tranzistörlere Olan Etkileri

Doz etkisi Si MOSFET'lerde çoğunlukla yalıtım tabakalarındaki (oxide layer) boşluk hapsolmaları ile görülmektedir. Bu etki Şekil 3.26'da verilen yük oluşumu (TID) etkisidir. Yalıtım tabakasında (SiO_2) oluşan hapsolmalara ek olarak, yalıtım ve silikon tabakalarının birleşme arayüzlerinde de yük hapsolmaları gözükmemektedir. Doz etkisini daha iyi tanımlayabilmek için Şekil 3.27'de verilen metal yalıtım yarı iletkeninin enerji bant diyagramına bakılabilir. Bu diyagrama göre tranzistörün kapı elektrodu şeklin solunda, yalıtım tabakası şeklin orta kısmında, silisyum alt katmanı da şeklin en sağında gösterilmektedir. Uygulanan radyasyonun etkisi ile yalıtım tabakasında elektron-boşluk çiftleri oluşur. Oluşan bu elektronlar, kapı elektroduna uygulanan artı gerilim altında (diğer bir ifadeyle elektrik alan sayesinde) kapı elektroduna doğru çekilir. Diğer taraftan yalıtım tabakasındaki serbest boşluklar ise elektrik alan altında yalıtım tabakasında daha derin yerlere doğru itilip (hopping) hapsolmaktadır. Elektrik alan etkisiyle itilen boşluklar, hareketleri sırasında kendilerine bağlı olabilen hidrojen (H^+) iyonlarını serbest bırakmaktadır. Bu serbest hidrojen iyonları da

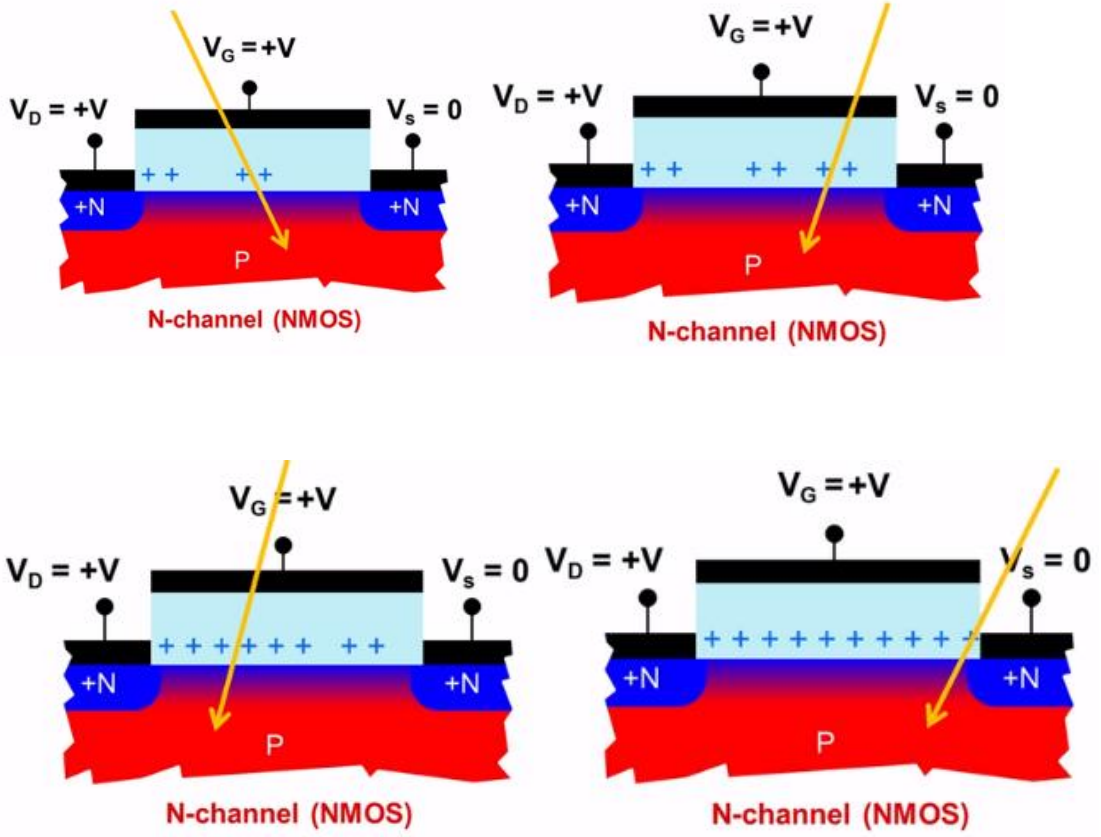
elektrik alanın etkisiyle yalıtım tabakasında ilerleyip silisyum tabakası ile birleşim arayüzünde hapsolmaktadırlar.



Şekil 3.27. MOS tranzistörün enerji bant diyagramı [59]

Yalıtım tabakasındaki hapsolan boşluklar, tabaka içerisinde artı yükleri arttırdığından, MOSFET'in iletim kanalına çekilen elektron sayısını arttırıp tranzistörün kapı eşik değerini eksi yönde azaltmaktadır (Şekil 3.28). Tranzistörler daha düşük seviyedeki kapı gerilimleri ile iletme geçmektedirler. Zaman içerisinde radyasyon etkisinin devam etmesiyle yalıtım tabakasındaki hapsolmuş boşluklar birikip kritik seviyelerin üzerine çıkabilmektedirler. Bu durumda kapı elektroduna gerilim uygulanmadığı takdirde bile tranzistör iletim durumuna geçebilmektedir. MOSFET'lerde radyasyona bağlı TID etkisi, n-kanallı normal olarak kapalı tranzistörleri normal olarak açık tip tranzistörlere çevirebilmektedir.

p-kanallı tranzistörlerde ise iç yapı n-kanallı tranzistörlerin tam tersi olduğundan, radyasyona bağlı TID etkisinde tranzistörlerin kapı eşik değerleri artmakta, daha yüksek kapı gerilimlerinde tranzistör iletime geçmektedirler.



Şekil 3.28. N kanallı MOSFET'lerde radyasyon etkisiyle yalıtım tabakasındaki boşluk hapsolmelerinin artması

Tez çalışması kapsamında da kullanılan geliştirme modlu GaN tranzistörler, bölüm 3.4.3'te anlatılan p katkı yapıları olduğundan yapısında yalıtım tabakası bulunmamaktadır. Bu yüzden yük oluşumuna dayalı doz etkisi bulunmamaktadır. Bu yapılarda doz etkisi yapısal (yer değiştirme) hatası olarak görülmektedir. Bölüm 3.5.8.2'de anlatıldığı üzere TNID etkisi ile latisdeki atomların yerinin değişmesiyle ortaya çıkan boşluk ve kusurlar, 2DEG kanalındaki elektron yoğunluğunu ve hareketliliğini etkilemektedir. TNID etkisinin GaN tranzistörün 2DEG'deki etkisi, tranzistörün maruz kaldığı radyasyon tipine (proton, elektron, gama ışınları, vb.) göre değişkenlik göstermektedir. Örneğin GaN tranzistör proton ile doz etkisine maruz kaldığında 2DEG kanalındaki elektron yoğunluğu ve hareketliliği düşüp kapı eşik değeri yükselmektedir. Diğer taraftan GaN tranzistör gama ışınması ile doz etkisine maruz kaldığında 2DEG kanalındaki elektron yoğunluğu ve hareketliliği artıp kapı eşik değeri düşmektedir [60].

Bazı geliştirme modlu GaN tranzistörlerde genellikle akaç-kaynak sızıntı akımlarını azaltmak amacıyla yalıtım tabaka kullanılmaktadır. Literatürde yalıtım tabakası kullanılan GaN tranzistörlere GaN MOS-HEMT tranzistörler de denilmektedir. GaN MOS-HEMT tranzistörlerde radyasyona bağlı doz etkisi, TNID etkisine ek olarak daha önce anlatılan MOSFET'lerdeki yük oluşumu şeklinde de olmaktadır. Yalıtım tabakasında hapsolan artı yüklü boşlukların artmasıyla 2DEG kanalına çekilen elektron sayısı artmakta, buna paralel olarak kapı eşik gerilimi düşmektedir [61].

4. GaN HEMT TABANLI YARI-KARE DALGA SIFIR GERİLİM ANAHTARLAMALI (QSW-ZVS) YÜK NOKTASI İNDİRİCİ DÖNÜŞTÜRÜCÜ

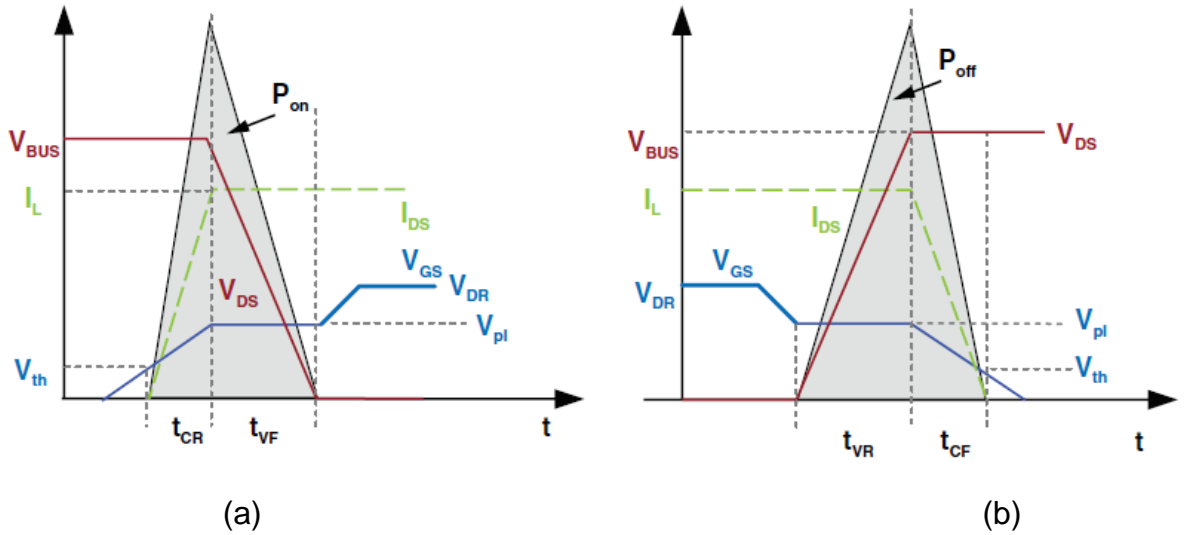
Bu bölümde dönüştürücülerdeki tranzistörlerin sürülmesi için kullanılan sert ve yumuşak anahtarlama tekniklerinden, tez kapsamında tasarlanan yarı-kare dalga sıfır anahtarlama dönüştürücünün çalışma prensipleri ve kipleri anlatılmaktadır. GaN tabanlı yük noktası dönüştürücünün tasarım isteklerine göre teorik hesaplamaları yapılmıştır. Bu bölümde, teorik hesaplamalara uygun seçilen malzemelere göre tasarımın kayıp analizi yapıp performans ve verim değeri hesaplanmıştır. Bölümün sonunda ise tasarımın bilgisayar benzetim programlarındaki çıktıları yer almaktadır.

4.1. Sert ve Yumuşak Anahtarlama Teknikleri

Günümüz teknolojisinde, güç kaynaklarının boyut ve ağırlıklarının azaltılması için güç kaynaklarındaki anahtarlama elemanları çok daha yüksek frekanslarda sürülmektedirler. Bu sebeple daha yüksek anahtarlama frekanslarında kullanılabilen GaN ve SiC tabanlı tranzistörlerin önemi ve kullanımı artmaktadır. Yüksek frekansta anahtarlamanın getirdiği avantajların yanında getirdiği en büyük dezavantaj ise anahtarlama kayıplarının artmasıdır.

Güç kaynaklarındaki tranzistörler genellikle darbe genişlik modülasyonu (PWM-Pulse Width Modulation) tekniği ile sürülmektedir. Darbe genişlik modülasyonu ile sürülen tranzistörlerin açılma-kapanma esnasında üzerinden geçen akım ve gerilim çakışmaktadır. Bu tip anahtarlama “sert anahtarlama (hard-switching)” denilmektedir.

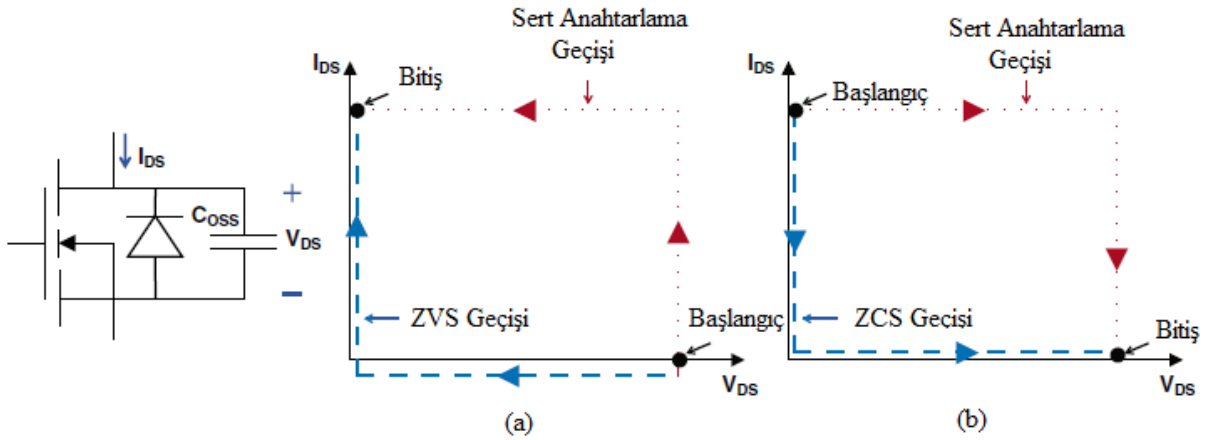
Şekil 4.1 - (a)'da görüldüğü üzere ilettime giriş sırasında tranzistör üzerindeki gerilim düşmeden akım akmaya başlar. Şekil 4.1 - (b)'de ise tranzistör iletimden çıkarken üzerinden geçen akım sıfırlanmadan tranzistörün gerilimi bara gerilimine yükselir. Tranzistörün durum değişikliği esnasında üzerinde oluşan kayba anahtarlama kaybı (switching loss) denilmektedir. (Şekil 4.1'de taralı alanlar). Buna ek olarak darbe genişlik modülasyonu ile çalışan güç kaynaklarında yüksek anlık akım (di/dt) ve gerilim (dv/dt) değişimleri olmaktadır. Bu anlık değişimler bu tip güç kaynaklarında ciddi elektromanyetik girişimlere (EMI) sebebiyet vermektedirler.



Şekil 4.1. Tranzistörlerin durum değişikliğini gösteren ideal dalga şekilleri (a) ilettime geçiş (b) iletimden çıkış

Tranzistörlerde gerçekleşen anahtarlama kayıplarını ve elektromanyetik girişim etkilerini azaltmak amacıyla yumuşak anahtarlama (soft-switching) teknikleri uygulanmaktadır. Yumuşak anahtarlama tekniğindeki hedef,

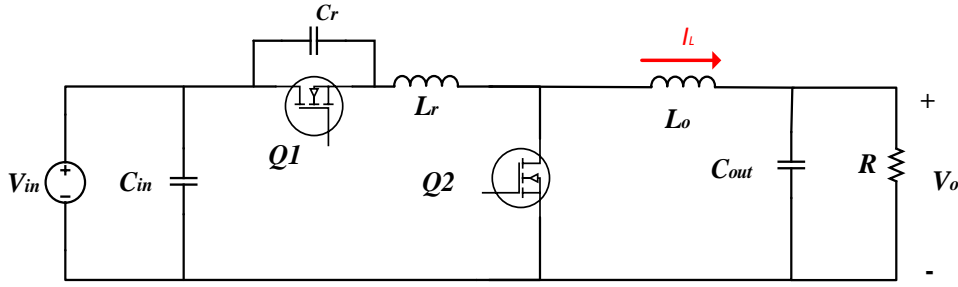
tranzistörün sıfır gerilim ve/veya sıfır akım altında anahtarlanmasıdır. Tranzistör iletme girip üzerinden akım geçmeden hemen önce tranzistör üzerindeki gerilim azaltılıp sıfıra düşürülmektedir. Bu işlem, tranzistörün akaç-kaynak kapasitöründeki yükün (Q_{oss}) ters yönde akım akıtılarak boşaltılması ile sağlanmaktadır. Bu yöneme sıfır gerilim anahtarlama (ZVS) denir. Sıfır gerilim anahtarlama, tranzistörün açılış sırasındaki kaybını sıfırlarken, kapanış sırasındaki kaybına ise bir etkisi bulunmamaktadır. Sıfır akım anahtarlama (ZCS) yönteminde ise tranzistörün iletimden çıkış esnasında tranzistör üzerinde gerilim oluşmadan akım azaltılıp sıfıra düşürülür. Bu işlemi sağlamak için oluşturulan rezonans yapı ile tranzistör üzerinden geçen akım sinüs formuna sokulur. Sinüs formundaki akım sıfır noktasından geçerken tranzistör iletimden çıkarılırsa, tranzistörde sıfır akım anahtarlama gerçekleşir. Sıfır akım anahtarlama, tranzistörün kapanış sırasındaki kaybını ortadan kaldırırken açılış sırasındaki kaybına bir etkisi bulunmamaktadır. Tranzistörlerdeki sert ve yumuşak anahtarlama tekniklerinin anahtarlama eğrileri Şekil 4.2’de gösterilmiştir.



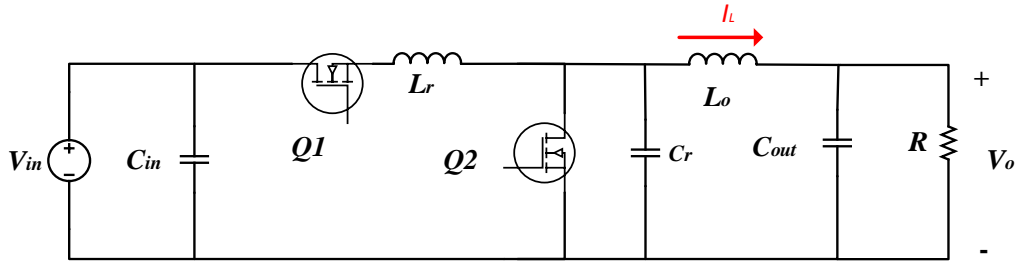
Şekil 4.2. Tranzistörün sert ve yumuşak anahtarlama eğrileri (a) sıfır gerilim anahtarlama (b) sıfır akım anahtarlama

Sıfır gerilim ve akım anahtarlama yapabilmek için genelde pasif rezonans elemanları (kapasitör ve indüktans) kullanılmaktadır. Literatürde geçen birçok yumuşak anahtarlama teknikleri mevcuttur [32][36]. Bu tekniklerden bazıları seri ve paralel rezonant dönüştürücüler, yarı-rezonant sıfır gerilim (ZVS_QRC) ve yarı-rezonant sıfır akım (ZCS_QRC) anahtarlama

dönüştürücüler (Şekil 4.3 ve Şekil 4.4), sınıf-E dönüştürücüler, yarı-kare dalga dönüştürücülerdir.



Şekil 4.3. Yarı-rezonant sıfır gerilim (ZVS_QRC) anahtarlamalı senkron indirici dönüştürücü



Şekil 4.4. Yarı-rezonant sıfır akım (ZCS_QRC) anahtarlamalı senkron indirici dönüştürücü

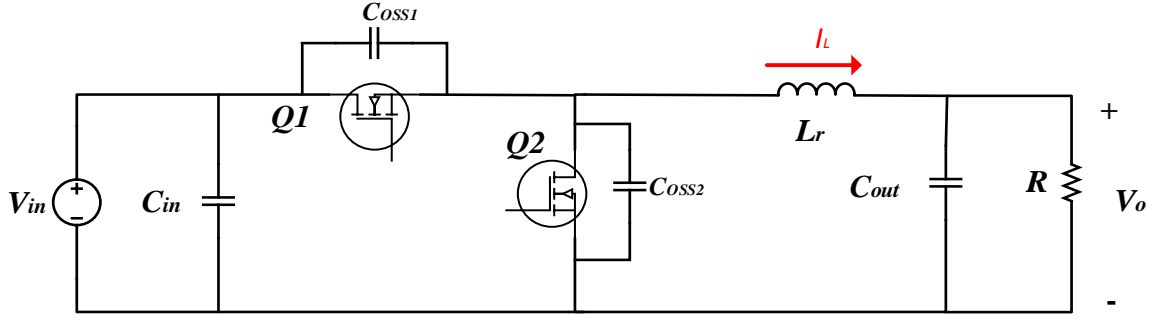
4.2. Dönüştürücünün Çalışma Prensipleri

Bu tez çalışmasında gerçekleştirilen yük noktası DA-DA dönüştürücü tasarımı, sıfır gerilim anahtarlamalı yarı-kare dalga (QSW-ZVS) topolojisi kullanılarak yapılmıştır (Şekil 4.5). Yarı-kare dalga sıfır gerilim anahtarlama tekniğinin getirdiği bazı avantajlar vardır. Bu avantajlar;

- Tranzistörler üzerinde daha az gerilim stresi oluşması,
- İki yönlü güç akışı sağlanabilmesi, (batarya şarj/deşarj uygulamaları)
- Çıkış bobin değeri küçüldüğünden daha küçük boyutlu dönüştürücü elde edilebilmesidir.

Yarı-kare dalga sıfır gerilim anahtarlama tekniğinin getirdiği dezavantajlar ise;

- Tranzistörler üzerinde daha yüksek akım streslerinin oluşması,
- Çıkış bobin değeri azaltıldığından çıkış ve girişte yüksek akım dalgalanmalarının oluşması ve buna bağlı iletim kayıplarının artmasıdır.



Şekil 4.5. Sıfır gerilim anahtarlamaalı yarı-kare dalga (QSW-ZVS) indirici dönüştürücü

Sıfır gerilim anahtarlamaalı yarı-kare dalga (QSW-ZVS) indirici dönüştürücüde anahtarlama elemanı olarak yarım dalga doğrultucu yapısındaki bütünleşik bir pakete sahip EPC2105 modeli seçilmiştir. GaN tranzistörün sahip olduğu özellikler tasarım detayları bölümünde anlatılmıştır.

Devredeki anahtarlama kayıplarını azaltıp, devrenin verimini arttırmak için tranzistörlere sıfır gerilim anahtarlama yapılmaktadır. Tasarımda sıfır gerilim anahtarlama yapmak için devreye ilaveten pasif ya da aktif malzeme eklenilmemiş, mevcutta bulunan devrenin çıkış bobini ile tranzistörlerin çıkış kondansatörleri arasındaki rezonant yapı kullanılmıştır. Bu rezonant yapıyı kullanabilmek için de bobin akımının anahtarlama periyodunun belli bir kısmında ters yöne akıp tranzistörlerin çıkış kondansatörlerini şarj ve deşarj etmesi gerekmektedir. Bu sebepten senkron indirici dönüştürücünün çıkış bobin değeri ayarlanarak devre zorlama sürekli iletim modunda çalıştırılır. Ayrıca ölü zamanda (t_{dead}) GaN tranzistörler ters yönde akım ilettiklerinde üzerlerindeki gerilim düşümü (EPC2105'in kaynak-akaç gerilim $\sim 1.7V$) fazla olduğundan ölü zaman aralığının iyi ayarlanması gerekmektedir. Ölü zaman içerisinde tranzistörlerin çıkış kapasitelerindeki yüklerin tamamıyla deşarj olması gerekmekte, aksi takdirde sıfır gerilim anahtarlama yapılamamaktadır. Tranzistörlerin çıkış kapasitelerinin tamamıyla deşarj olması için gerekli zaman (t_{zvs}),

$$t_{ZVS} = \frac{Q_{OSS}}{I_{ZVS}} = \frac{C_{OSS} * V_{DS}}{I_{ZVS}} \quad (19)$$

$$t_{dead} > t_{ZVS}$$

FCCM'de çalıştırılan dönüştürücünün anahtarlama kipleri ve bu kipler sırasında oluşan kapı gerilimleri, bobin akımı ve tranzistör gerilimleri sırasıyla Şekil 4.6 ve Şekil 4.7'de verilmiştir.

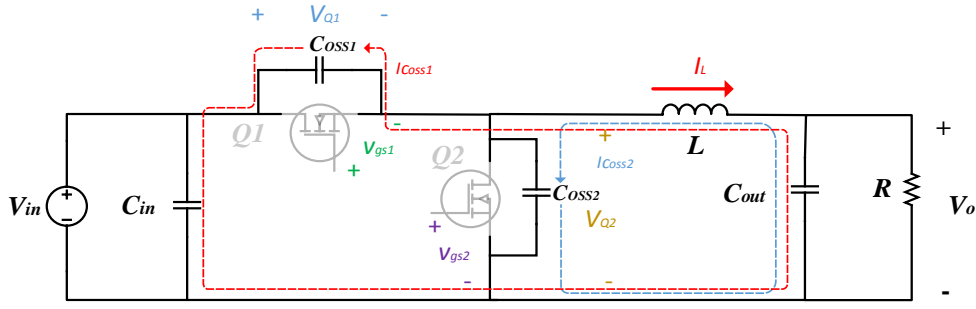
Şekil 4.6'daki anahtarlama modlarını anlatmak gerekirse;

Mod 1 – Devre ölü zaman içerisinde, Q₁ ve Q₂ tranzistörleri iletimde değil, bobin akımı da ters yönde akmaktadır. Ters yönde dönen bobin akımı Q₂ tranzistörünün çıkış kapasitansını (C_{OSS2}) şarj edip, Q₂ tranzistörünün akaç gerilimini giriş gerilimine (V_{in}) ulaştırdığında Q₁ tranzistörünün akaç-kaynak gerilimi sıfıra düşmektedir. Eğer Q₁ tranzistörünün açma sinyali biraz gecikirse diğer bir ifadeyle ölü zaman artarsa, bobin akımı Q₁ tranzistöründen ters iletim yapmış olur ve devredeki kayıp artar (Şekil 4.7).

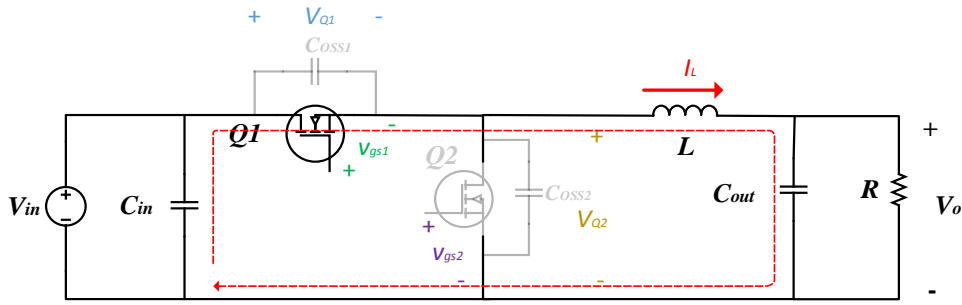
Mod 2 – Q₂ tranzistörünün çıkış kapasitansı şarj olup gerilimi giriş gerilimine (V_{in}) eşit olduğunda Q₁ tranzistörü iletim durumuna geçirilir. Böylelikle Q₁ tranzistörü sıfır gerilim altında anahtarlanır. Bobin akımı doğrusal bir şekilde artıp, akım yönü artı yönde (yüke doğru) olur.

Mod 3 – Q₁ tranzistörü iletimden çıkarılır. Artı yönde akan bobin akımı ölü zamanda Q₁ tranzistörünün çıkış kapasitansını (C_{OSS1}) şarj edip gerilimini giriş gerilimi seviyesine getirir. Bu sırada Q₂ tranzistörünün çıkış kapasitansının yükü de deşarj olur. Eğer Q₂ tranzistörün açma sinyali biraz gecikirse diğer bir ifadeyle ölü zaman artarsa, bobin akımı Q₂ tranzistöründen ters iletim yapmış olur ve devredeki kayıp artar (Şekil 4.7).

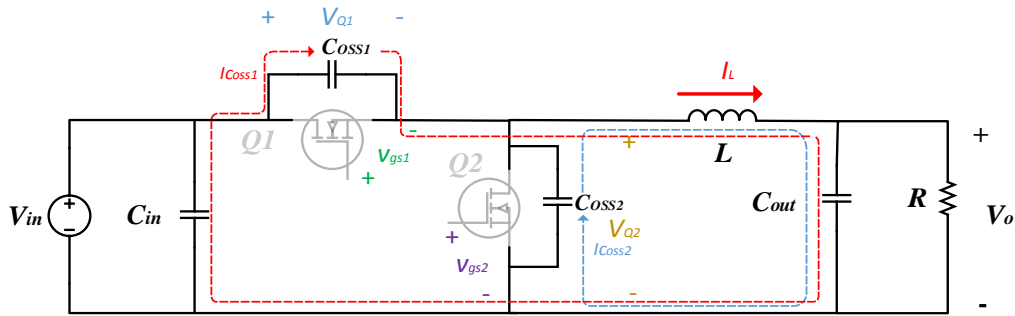
Mod 4 – Böylelikle Q₂ tranzistörü üzerindeki gerilim sıfır olup, sıfır gerilim altında anahtarlanır.



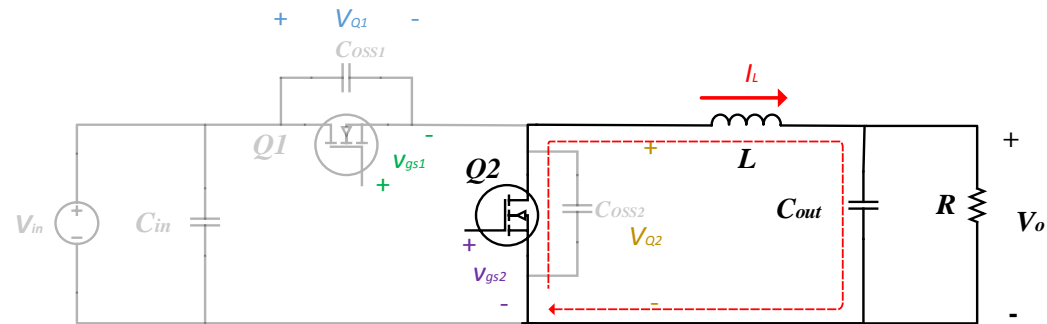
(a)



(b)

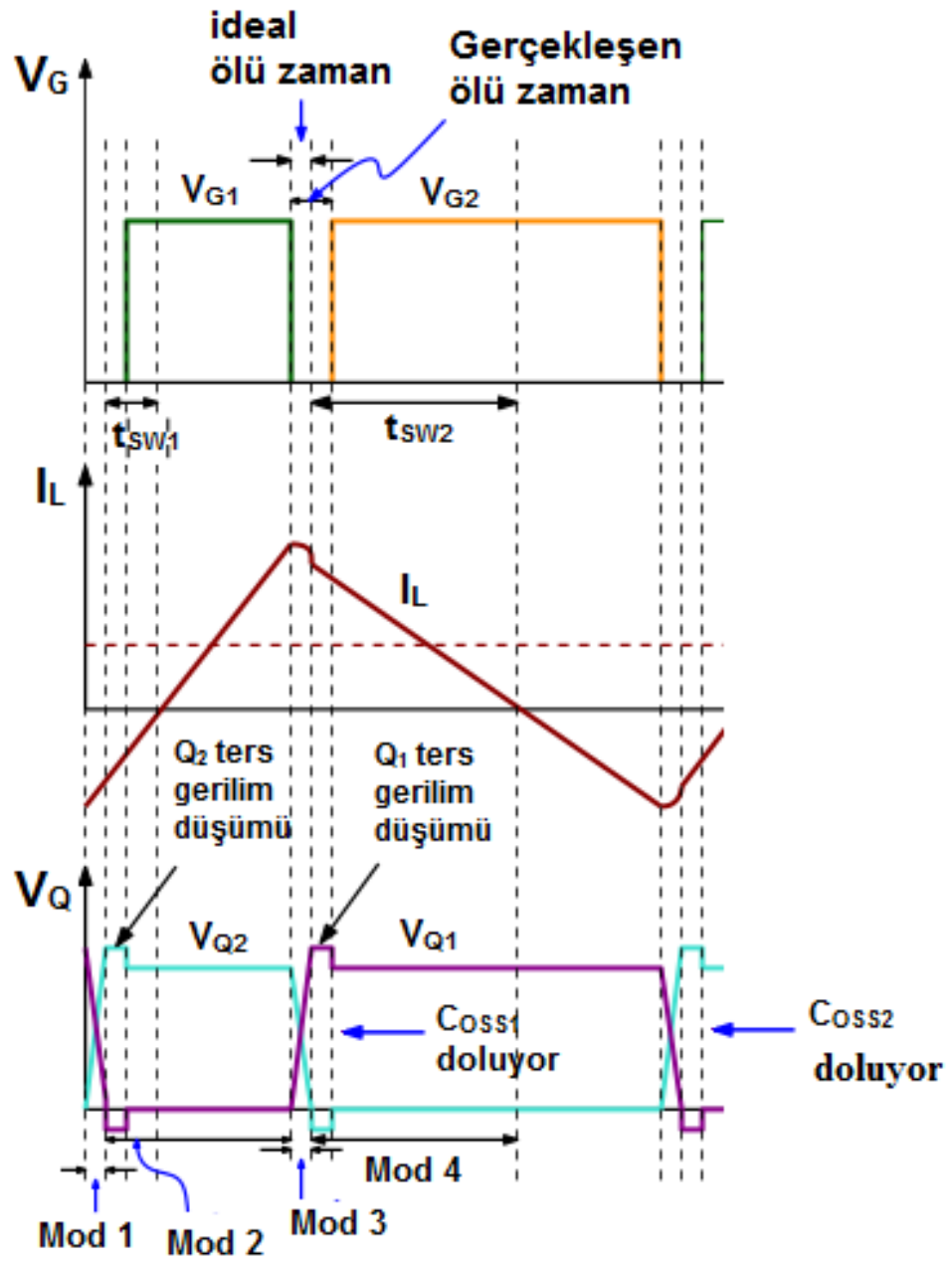


(c)



(d)

Şekil 4.6. QSW-ZVS İndirici Dönüştürücü anahtarlama modları. (a) Mod 1 – Q₁ ve Q₂ transistörleri iletimde değil (C_{oss1} deşarj olmakta, C_{oss2} şarj olmakta). (b) Q₁ iletimde, Q₂ iletimde değil. (c) Q₁ ve Q₂ iletimde değil (C_{oss1} şarj olmakta, C_{oss2} deşarj olmakta). (d) Q₁ iletimde değil, Q₂ iletimde



Şekil 4.7. Q_1 ve Q_2 kapı gerilimleri, çıkış bobin akımı, Q_1 ve Q_2 akçe-kaynak gerilimleri

4.3. Dönüştürücünün Tasarım Detayları

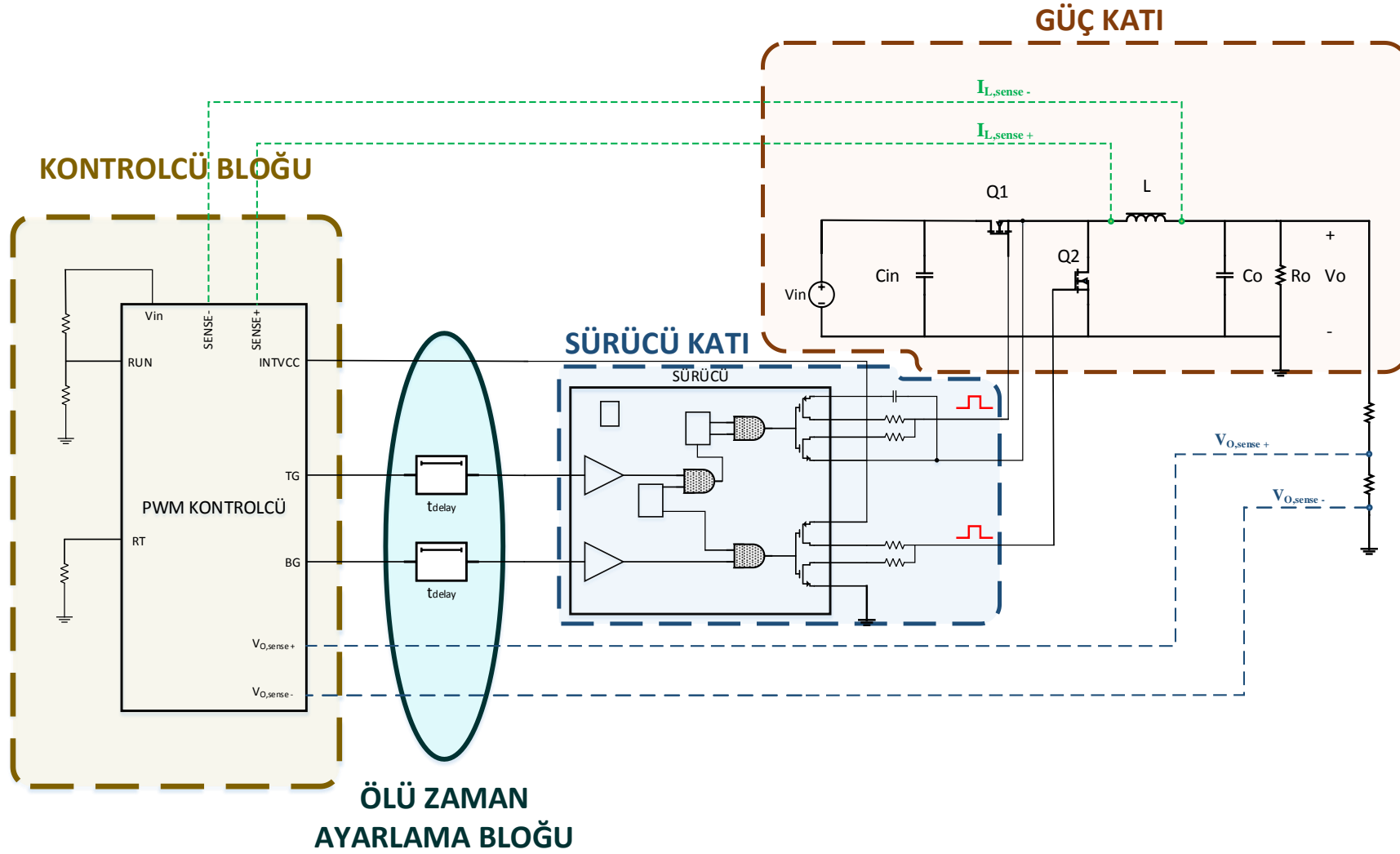
Tez kapsamında tasarlanan yük noktası da-da dönüştürücünün giriş gerilimi 28V, çıkış gerilimi ise 3.3V'tur. Giriş gerilimi olarak 28V seviyesinin seçilmesinin sebebi, bu seviyenin endüstriyel, askeri ve savunma, havacılık, uzay ve uydu uygulamalarında sıkça kullanılmasıdır. Çıkış gerilimi olarak 3.3V seviyesinin seçilmesinin nedeni ise kart seviyesinde birçok sayısal entegrenin bu gerilim seviyesinde çalışmasıdır.

Tasarlanan yük noktası da-da dönüştürücünün teknik özellikleri Tablo 4.1'de verilmiştir. Dönüştürücü tasarımının ayrıntılı şeması ise Şekil 4.8'de verilmiştir.

Tablo 4.1. QSW-ZVS Yük noktası senkron indirici dönüştürücü tasarım hedefleri

Giriş Gerilim Aralığı (V_{in})	Çıkış Gerilimi (V_o)	Çıkış Gerilim Dalgalanması (V_{ripple})	Anahtarlama Frekansı (f_{sw})	Çıkış Gücü (P_{out})	Tam Yük Çıkış Akımı (I_{out})
20-32V	3.3V	<50 mV	1 MHz	0-25W	7.5A

Şekil 4.8'deki ayrıntılı devre şemasından da görüleceği üzere tasarım; güç katı, sürücü katı, ölü zaman ayarlama bloğu ve kontrolcü bloğu olmak üzere dört ana bloktan oluşmaktadır. Her bir blokta bulunan yapılar ve malzeme seçimleri bu bölümde anlatılmaktadır.



Şekil 4.8. QSW-ZVS Yük noktası senkron indirici dönüştürücünün ayrıntılı şeması

4.3.1. Görev çevrim oranı

Senkron indirici dönüştürücüde görev çevrim oranı yüksek taraf tranzistörünün bir anahtarlama periyodu içerisindeki iletimde olduğu sürenin anahtarlama periyoduna oranına eşittir.

$$D = \frac{t_{ON,HS}}{T_{SW}} = t_{ON,HS} * f_{SW} \quad (20)$$

Daha önce belirtildiği üzere görev çevrim oranını hesaplamak için bobinin gerilim-zaman dengesi kullanılır.

$$\frac{1}{L} * \int_{T_s} v(t) * dt = 0 \quad (21)$$

Buna göre devrenin görev çevrim oranı;

$$D_{max} = \frac{(V_o + V_{Q_2})}{(V_{in,max} - V_{Q_1} + V_{Q_2})} \quad (22)$$

$$D_{min} = \frac{(V_o + V_{Q_2})}{(V_{in,min} - V_{Q_1} + V_{Q_2})} \quad (23)$$

Devredeki iletim sırasında tranzistörler üzerindeki gerilim düşümü ihmal edildiğinde görev çevrim oranı;

$$D_{min} = \frac{V_o}{V_{in,max}} = \frac{3.3V}{32V} \cong 0.103$$

$$D_{max} = \frac{V_o}{V_{in,min}} = \frac{3.3V}{20V} \cong 0.165$$

Devre 28V nominal gerilim altında ise yaklaşık %12'lik bir görev çevrim oranında çalışmaktadır.

4.3.2. Çıkış bobin değeri ve akım dalgalanma oranı (r)

Senkron indirici dönüştürücüde sıfır gerilim anahtarlama yaptırmak için daha önce de belirtildiği üzere devrenin zorlama sürekli iletim modunda çalıştırılması gerekmektedir. Bu sebeple akım dalgalanma oranı (r)'nin 2'den büyük olması gerekmektedir.

$$r = \frac{\Delta I_L}{I_L} = \frac{V_o}{L * I_L * f_{SW}} * (1 - D_{min}) > 2 \quad (24)$$

$$L = \frac{V_o}{r * I_L * f_{SW}} * (1 - D_{min}) \quad (25)$$

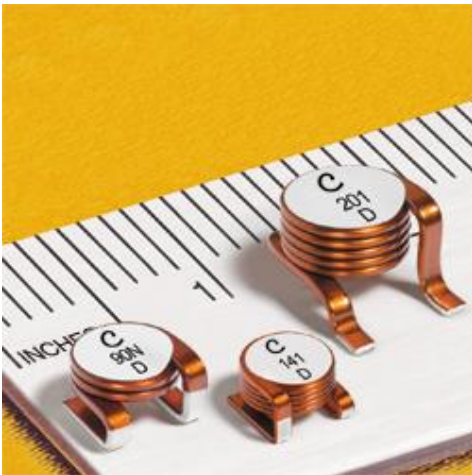
Akım dalgalanma oranı açılma ve kapanma geçişlerinde üçe bir oran sağlamak amacıyla genellikle 4 alınmaktadır [37]. Tablo 4.1'deki değerler kullanılarak ve r değeri 4 alındığında,

$$L = \frac{3.3V}{4 * 7.5A * 1MHz} * (1 - 0.103) \cong 100nH$$

Akımdaki dalgalanma arttıkça bobin üzerindeki çekirdek kayıplarının da artacağı göz önünde bulundurularak air-core bobin seçilmiştir. Çıkış bobininin air-core seçilmesi ile çekirdeğin getirdiği kayıp ortadan kaldırılmıştır. Çıkış bobini olarak Coilcraft firmasının 1212VS-111MEB bobini seçilmiştir [38] (Şekil 4.9). Çıkış bobininin indüktans değeri 117nH'dir. Buna göre elde edilen yeni r değeri;

$$r = \frac{3.3V}{117nH * 7.5A * 1MHz} * (1 - 0.103) \cong 3.37$$

Devredeki bobinin iç direnci (DCR) ise 1.43 mohm'dur. Dönüştürücünün verimini arttırmak amacıyla akım modu kontrolü için bobinin iç direnci kullanılmaktadır.



Şekil 4.9. Dönüştürücüdeki çıkış bobininin temsili resmi [38]

Çıkış bobinin üzerinden geçen akım değeri ise bobinin nominal ve doyum akım değerlerini belirlemektedir.

$$I_{L,max\ pk} = I_o * \left(1 + \frac{r}{2}\right) \quad (26)$$

$$I_{L,max\ pk} = 7.5A * \left(1 + \frac{3.37}{2}\right) \approx 20.1A$$

Devrede kullanılan bobinin maksimum akım değeri 20.1A'den büyük olmalıdır. Tasarımda kullanılan 1212VS-111MEB model numaralı bobinin maksimum akım değeri en düşük 32A'dir.

4.3.3. Çıkış Kondansatör Değerleri

Çıkış kondansatörleri dönüştürücüde, yüksek taraftaki anahtar (Q₁) kapandığında çıkış gerilimini regüle etmekle ve çıkış gerilimindeki dalgalanmaları azaltmak ile görevlidir.

Tablo 4.1'deki dönüştürücünün özelliklerine göre çıkıştaki gerilim dalgalanmasının tepe değerinin 50mV olması gerekmektedir.

Çıkış kondansatörlerinden kaynaklanan dalgalanmayı hesaplamak için kondansatörlerin akım-zaman dengesi kullanılır.

$$\frac{1}{C} * \int_{T_s} i(t) * dt = 0$$

$$I_C = C * \frac{\Delta V_C}{\Delta t}$$

$$I_C * \Delta t = C * \Delta V_C = \Delta Q_C \quad (27)$$

Şekil 4.10'da taralı alan ile gösterilen bölge çıkış gerilimindeki dalgalanmaya sebep olan kondansatörlerin yük değişimini (ΔQ_C) göstermektedir. Buna göre kondansatörlerinin yük değişimi (ΔQ_C);

$$\Delta Q_C = \frac{1}{2} * \frac{\Delta I_L}{2} * \frac{DT_s + (1 - DT_s)}{2} = \frac{\Delta I_L}{8 * f_{SW}} \quad (28)$$

$$\Delta V_{pp} = \frac{r * I_{O,max}}{8 * f_{SW} * C_{O,min}} \quad (29)$$

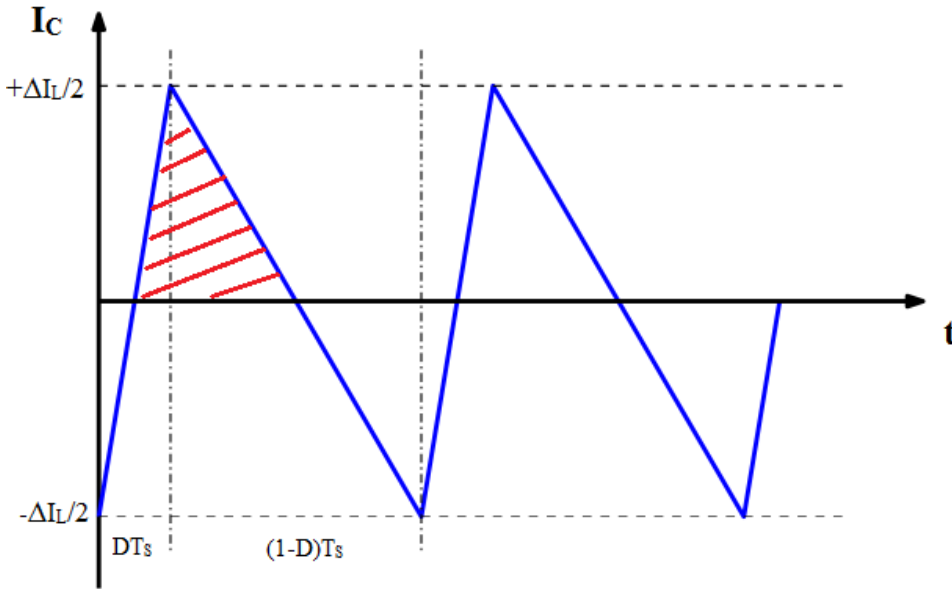
Çıkış kondansatörlerinin değeri ve iç dirençleri (ESR), çıkış gerilimindeki toplam gerilim dalgalanmasına sebep olmaktadır.

$$\Delta V_{pp} = ESR_{max} * I_{O,max} * r + \frac{I_o * r}{8 * f * C_o} \quad (30)$$

Çıkış toplam kondansatör değeri 6*220µF seçildiğinde;

$$100mv = ESR_{max} * 7.5A * 3.37 + \frac{7.5A * 3.37}{8 * 1M * 6 * 220\mu}$$

$$ESR_{max} \cong 13m\Omega$$



Şekil 4.10. Kondansatör akım dalgalanması

Çıkıştaki toplam kondansatör bloğunun ESR miktarının yaklaşık 13 mΩ olması gerekmektedir. Çıkış gerilimindeki dalgalanmayı azaltmak için çıkış

kondansatörleri paralel yapıda kullanılıp, çıkıştaki toplam ESR değeri düşürülmektedir.

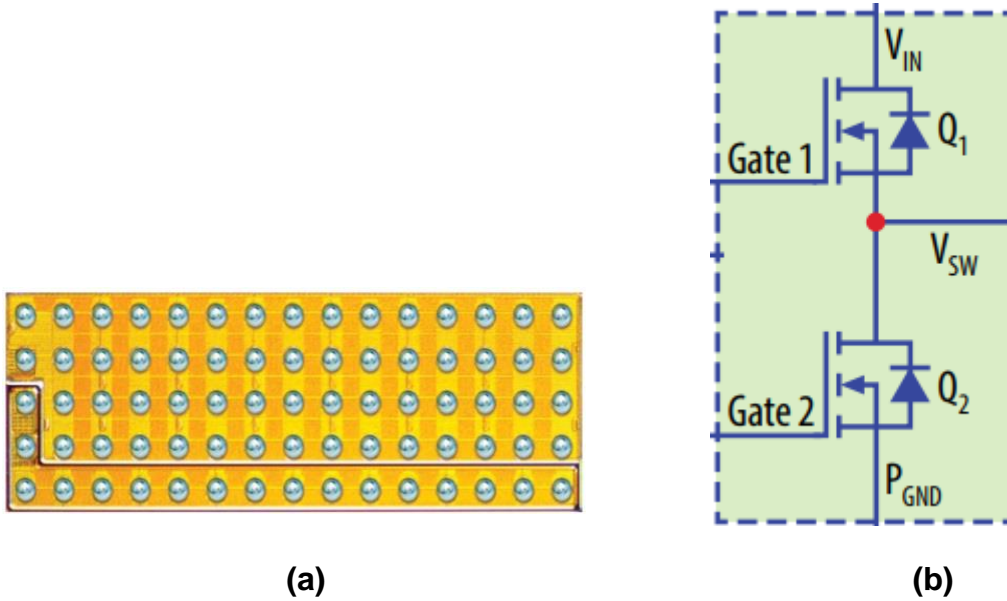
Çıkış kondansatörlerinde görülen tepe-tepe ve rms akım değeri ise;

$$I_{pp,Co} = I_O * r = 7.5A * 3.37 \cong 25.3 A \quad (31)$$

$$I_{rms,Co} = I_O * \frac{r}{\sqrt{12}} = 7.5A * \frac{3.37}{\sqrt{12}} \cong 7.3 A \quad (32)$$

4.3.4. Tranzistör Seçimleri

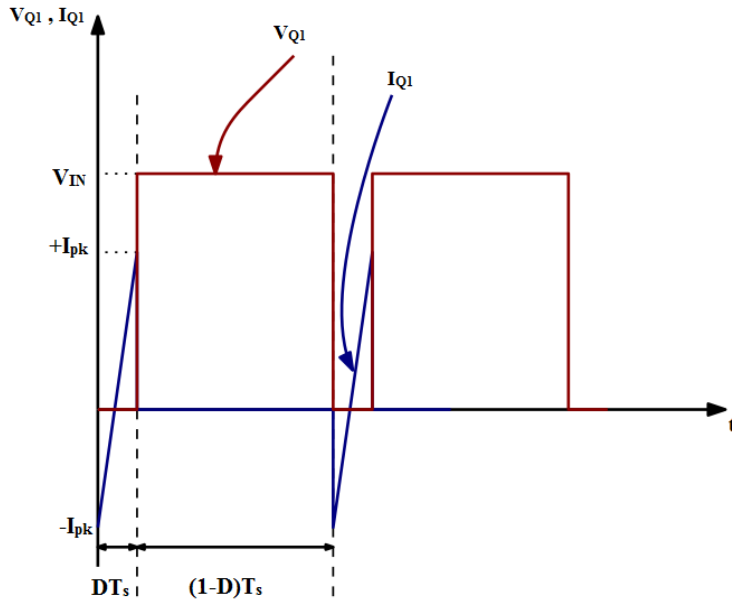
Senkron indirici dönüştürücü devresinde yüksek taraf ve düşük taraf tranzistörü olarak geliştirme modlu galyum nitrat tranzistörler kullanılmaktadır. GaN tranzistör olarak EPC firmasının entegre edilmiş yarım köprü yapısındaki EPC2105 modeli seçilmiştir (Şekil 4.11).



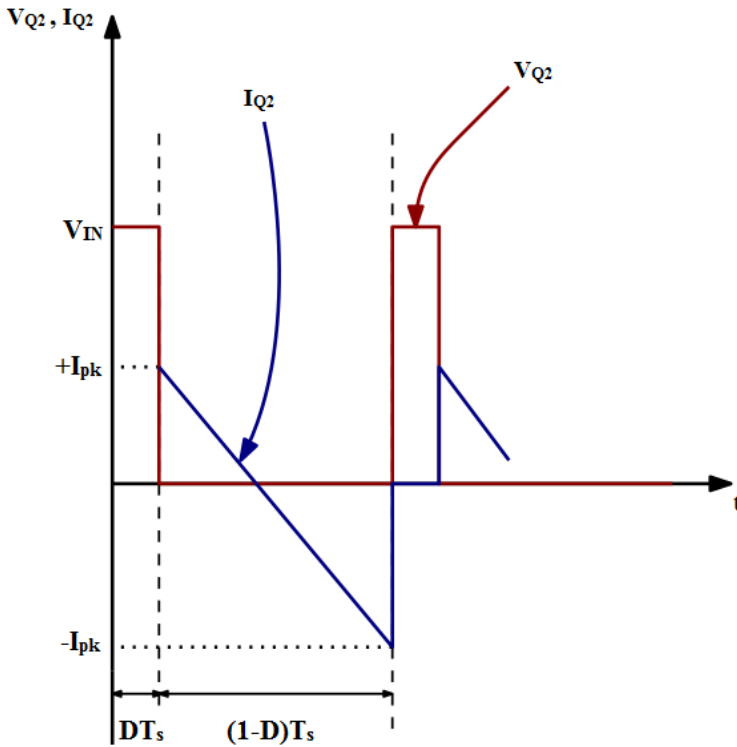
Şekil 4.11. EPC2105 (a) Alt yüzden görünümü (b) iç yapısının şematik gösterimi

Senkron indirici dönüştürücüde yüksek ve düşük taraftaki tranzistörün (Q_1 & Q_2) anahtarlama sırasında üzerinde gördüğü gerilim ve akım sırasıyla Şekil 4.12 ve Şekil 4.13'de görülmektedir. İdeal şartlarda Q_1 ve Q_2 tranzistörü maksimum giriş gerilimi kadar bir gerilime maruz kalmaktadırlar. Fakat

tranzistörler üzerinde, devredeki parazitik etkilerin oluşturduğu gerilim dalgalanmalarından dolayı daha yüksek gerilim seviyeleri görülebilmektedir.



Şekil 4.12. Q_1 tranzistörünün gerilim ve akım dalga şekilleri



Şekil 4.13. Q_2 tranzistörünün gerilim ve akım dalga şekilleri

Silisyum tabanlı tranzistörlerde bu gerilim dalgalanmaları da (voltage ringing) göz önüne katıldığında maruz kaldığı gerilim seviyesinin 1.5 katı değerinde bir dayanıma sahip tranzistör seçmek yeterli olmaktadır. Fakat GaN tranzistörlerde bu durum biraz farklı olup, gerilim dalgalanmalarında güvenli bir anahtarlama için maruz kaldığı gerilim seviyesinin en az 2 katı değerinde dayanıma sahip tranzistör seçilmelidir. Bunun sebebi ise GaN tranzistörlerin, silisyum tranzistörlerin sahip olduğu “çığ tipi delinme (avalanche breakdown)” kabiliyetine sahip olmamasıdır. GaN tranzistörler, gerilim dayanım seviyesinden daha yüksek bir gerilime maruz kaldıkları anda direkt bozulup, kullanılmaz hale gelirler.

Dönüştürücüde daha güvenli bir tarafta kalabilmek amacıyla, seçilen EPC2105’in içindeki iki GaN tranzistörün de akaç-kaynak arası dayanım gerilimi ($V_{DS,max}$) giriş geriliminin 2.5 katı 80V’tur. EPC2105 modelinin bazı önemli parametreleri Tablo 4.2’de verilmiştir.

Tablo 4.2. EPC2105 elektriksel özellikleri

Tranzistör	Parametre	Değer	Birim	
Q₁	V_{DS}	Akaç-Kaynak Gerilimi	80	V
	I_{DS}	Akaç-Kaynak Akımı	10	A
	$V_{GS(TH)}$	Kapı Eşik Gerilimi	2.5	V
	V_{SD}	Kaynak-Akaç Gerilimi	1.7	V
	$R_{DS(on)}$	Akaç-Kaynak İletim Direnci	14.5	mΩ
Q₂	V_{DS}	Akaç-Kaynak Gerilimi	80	V
	I_{DS}	Akaç-Kaynak Akımı	40	A
	$V_{GS(TH)}$	Kapı Eşik Gerilimi	2.5	V
	V_{SD}	Kaynak-Akaç Gerilimi	1.5	V
	$R_{DS(on)}$	Akaç-Kaynak İletim Direnci	3.6	mΩ

Q₁ ve Q₂ tranzistörlerinin üzerinden geçen tepe akım değerleri;

$$I_{+pk,Q_1} = I_{+pk,Q_2} = I_o * \left(1 + \frac{r}{2}\right) \quad (33)$$

$$I_{+pk,Q_1} = I_{+pk,Q_2} = 7.5A * \left(1 + \frac{3.37}{2}\right) \approx 20.1A$$

$$I_{-pk,Q_1} = I_{-pk,Q_2} = I_o * \left(1 - \frac{r}{2}\right) \quad (34)$$

$$I_{-pk,Q_1} = I_{-pk,Q_2} = 7.5A * \left(1 - \frac{3.37}{2}\right) \approx -5.1 A$$

Q₁ tranzistörü üzerinden geçen en yüksek rms akım değeri, giriş gerilimi en düşük seviyede iken görülmektedir. Q₂ tranzistörünün en yüksek rms akım değeri ise giriş gerilimi en yüksek seviyede iken görülmektedir. Buna göre Q₁ tranzistörünün rms akım değerini bulmak için ilk önce giriş gerilimi en düşük seviyesinde iken akım dalgalanma oranını hesaplamak gerekmektedir.

$$r_{D_{max}} = \frac{V_o}{L * I_L * f_{SW}} * (1 - D_{max}) \quad (35)$$

$$r_{D_{max}} = \frac{3.3V}{117nH * 7.5A * 1MHz} * (1 - 0.165) \cong 3.14$$

$$I_{rms,Q_1} = I_o * \sqrt{D_{max} * \left[1 + \frac{r_{D_{max}}^2}{12}\right]} \quad (36)$$

$$I_{rms,Q_1} = 7.5A * \sqrt{0.165 * \left[1 + \frac{3.14^2}{12}\right]} \approx 4.1 A$$

$$I_{rms,Q_2} = I_o * \sqrt{(1 - D) * \left[1 + \frac{r^2}{12}\right]} \quad (37)$$

$$I_{rms,Q_2} = 7.5A * \sqrt{(1 - 0.103) * \left[1 + \frac{3.37^2}{12}\right]} \approx 9.9 A$$

4.3.5. Giriş Kondansatör Hesabı

İndirici dönüştürücüler giriş kaynaklarından darbeli akım çekmektedirler. Bu darbeli akım, devrenin girişindeki parazitik etkiler ile bağlı bulunduğu kaynağa iletim ve yayılım yoluyla elektro-manyetik gürültü basabilir. Giriş gerilimindeki dalgalanmayı azaltmak amacıyla girişte kondansatörler kullanılmaktadır.

Giriş gerilimindeki dalgalanma miktarının genellikle kabul edilebilir oranı giriş geriliminin %5'i ve %10'u arasındadır. Bu miktarın daha az olması için giriş geriliminin en az değeri olan 20V hesaplamalarda kullanılmaktadır.

$$I_{pp,C_{in}} = I_O * \left(1 + \frac{r}{2}\right) \quad (38)$$

$$I_{pp,C_{in}} = 7.5 * \left(1 + \frac{3.37}{2}\right) \approx 20.1 A$$

$$\Delta V_{in,pp} = I_{pp,C_{in}} * ESR_{C_{in}} \quad (39)$$

$$\Delta V_{in,pp} = 20V * 0.05 = 1V = 20.1 A * ESR_{C_{in}}$$

$$ESR_{C_{in}} \approx 49.7 m\Omega$$

Giriş kondansatörleri üzerinden geçen en yüksek rms akım değeri, giriş gerilimi en düşük seviyede iken görülmektedir.

$$I_{rms,C_{in}} = I_O * \sqrt{D_{max} * \left[1 - D_{max} + \frac{r_{D_{max}}^2}{12}\right]} \quad (40)$$

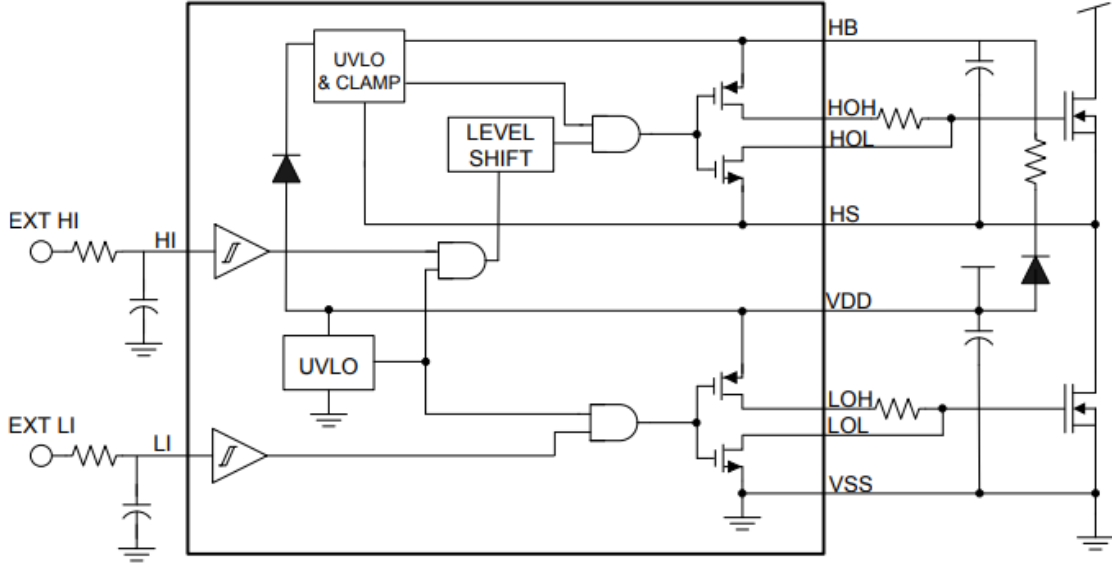
$$I_{rms,C_{in}} = 7.5A * \sqrt{0.165 * \left[1 - 0.165 + \frac{3.14^2}{12}\right]} \approx 3.92 A$$

4.3.6. Sürücü Seçimi

Senkron İndirici dönüştürücüde yüksek ve alçak taraf GaN tranzistörleri sürmek amacıyla Texas Instruments firmasının LM5113 sürücü entegresi kullanılmaktadır [39] (Şekil 4.14). LM5113 entegresi GaN tranzistörlerin yüksek frekanslarda anahtarlanmalarına uygun tasarlanmıştır.

Bu entegre, senkron indirici ya da yarım köprü konfigürasyonundaki yüksek taraf ve alçak taraf geliştirme modlu GaN tranzistörleri aynı anda sürebilmektedir. Sürücü yüksek taraf tranzistörü sürmek için “bootstrap” yöntemini kullanmaktadır. Sürücü, yüksek taraftaki tranzistörün kapı geriliminin aşırı yükselip tranzistöre zarar vermemesi için 5.2V seviyesinde sınırlama özelliğine sahiptir.

Sürücü, GaN tranzistörlerin kapama ve açma sinyallerini farklı kanallardan düşük empedans yoluyla iletmektedir. Sürücünün kapanma yolunda 0.6Ω aşağı-çekme (pull-down) direnci bulunmaktadır. Bu direnç sinyal hızını yavaşlatmamakta ve tranzistörün Miller etkisinden dolayı yanlışlıkla açılmasını da engellemektedir. Sürücünün açılma yolunda ise 2.1Ω yukarı-çekme (pull-up) direnci bulunmaktadır. Bu direnç yüksek anahtarlama hızından kaynaklanan anahtarlama düğümündeki (switch node) gerilim yükselmelerini ve dalgalanmalarını azaltmaya yardımcı olmaktadır. Sürücünün açma ve kapama yolları ayrı kanallardan verildiği için bu kanallara eklenen dirençler ile açma ve kapama süreleri birbirinden bağımsız olarak ayarlanabilmektedir.



Şekil 4.14. LM5113 sürücü entegresi

4.3.7. Kontrolcü Seçimi

GaN tabanlı ZVS Senkron İndirici dönüştürücü tasarımında kontrolcü olarak Analog Device firmasının LTC3833 kontrolcü entegresi seçilmiştir [40].

Bu kontrolcü tranzistörleri zıt fazda sürebildiğinden dolayı senkron da/da çevirici uygulamalarında kullanılmaktadır. Tranzistörleri zıt fazda sürerken aradaki ölü zaman değeri yaklaşık 15-20ns kadardır. Ölü zamanın düşük seviyede olması GaN tranzistörün tersine yönde iletim süresini sınırladığından dolayı dönüştürücüdeki kaybı azaltmaktadır. Kontrolcünün anahtarlama frekansı 200kHz ile 2MHz arasında ayarlanabilmektedir.

LTC3833 kontrolcüsünün, çıkış gerilim ve akım kontrolü için farksal algılama (differential sense) kabiliyeti bulunmaktadır. Gerilim ve akım geri beslemeleri, farksal algılama sayesinde parazitik etkiler, baskı devre yerleşimi, vb. nedenlerden dolayı devrede oluşan gürültülerden etkilenmemektedirler.

Kontrolcü "mode" pinindeki konfigürasyona göre zorlama sürekli iletim veya kesikli iletim modunda (DCM) çalışabilmektedir. Mode pini 5V değerinde iken FCCM, GND'ye bağlı iken ise DCM'de çalışmaktadır. Kontrolcü DCM'de çalıştırılırken, çok düşük yük seviyelerinde kaybı azaltıp verimi arttırmak için darbe atlama modunda (pulse skipping mode) çalışmaktadır.

LTC3833 kontrolcüsünün devrenin çalışmasına etkisi olan bazı önemli parametreleri aşağıda işlenmiştir.

4.3.7.1. Kontrolcünün Frekans Ayarı

Kontrolcünün frekansı, kontrolcünün iç osilatörünün bağlı olduğu “R_T” pinine bağlı olan direnç ile ayarlanmaktadır [40].

$$R_T(k\Omega) = \frac{41550}{f(kHz)} - 2.2 \quad (41)$$

GaN tabanlı ZVS Senkron İndirici dönüştürücü 1MHz’de anahtarlanaacağı için gerekli olan R_T değeri,

$$R_T(k\Omega) = \frac{41550}{1000} - 2.2 \approx 39.2K$$

4.3.7.2. Ölü Zaman Değerleri

Kontrolcünün yüksek taraf tranzistörünün kapanma sinyali ile alçak taraf tranzistörünün açılma sinyali arasındaki ölü zaman değeri 20ns’dir. Yüksek taraf tranzistörünün açılma sinyali ile alçak taraf tranzistörünün kapanma sinyali arasındaki ölü zaman değeri ise 15ns’dir. Bu ölü zamanların senkron indirici dönüştürücüdeki GaN tranzistörlerin sıfır anahtarlama yapabilmesi için gerekli olan zamandan (t_{ZVS}) büyük olması gerekmektedir.

$$t_{ZVS1} = \frac{Q_{OSS1} + Q_{OSS2}}{I_{ZVS1}} = \frac{9nC + 42nC}{20.1A} \approx 2.5ns \quad (42)$$

$$t_{ZVS2} = \frac{Q_{OSS1} + Q_{OSS2}}{I_{ZVS2}} = \frac{9nC + 42nC}{5.1A} \approx 10ns \quad (43)$$

Denklem (42) ve (43)’deki t_{ZVS1} alçak taraf tranzistörünün sıfır anahtarlama yapabilmesi için gerekli süreyi, t_{ZVS2} yüksek taraf tranzistörünün sıfır anahtarlama yapabilmesi için gerekli süreyi göstermektedir. Denklem (42) ve (43)’den görüleceği üzere t_{ZVS1} ve t_{ZVS2} değerleri kontrolcünün tanımlı ölü zaman değerlerinden küçüktür.

Şekil 4.8'deki tasarımın ayrıntılı şemasından da görüleceği üzere ölü zaman ayarlama devresiyle, tranzistörler arasındaki ölü zaman ayarlanabilmektedir.

4.3.7.3. Geri Besleme Direnç Değerleri

Kontrolcünün iç gerilim referansı 0.6V'tur. GaN tabanlı ZVS senkron indirici dönüştürücünün çıkış gerilimi (3.3V) ile kontrolcünün gerilim referansı (0.6V) arasında karşılaştırılma yapılması için geri besleme dirençleri denklem (44)'e göre ayarlanması gerekmektedir [40].

$$V_{out} = 0.6V * \left(1 + \frac{R_{FB1}}{R_{FB2}}\right) \quad (44)$$

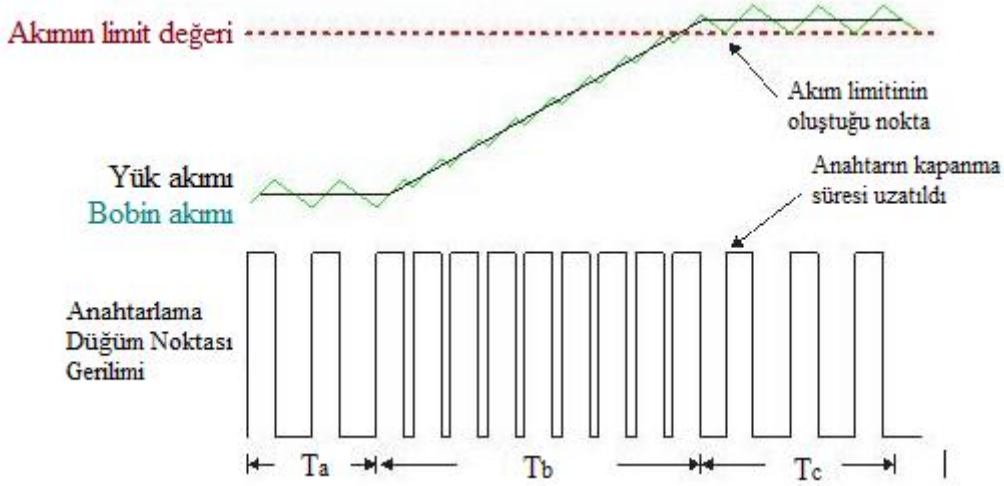
R_{FB1} direnç değeri 60.4K seçildiğinde;

$$3.3V = 0.6V * \left(1 + \frac{60.4K}{R_{FB2}}\right)$$

R_{FB2} direnci de yaklaşık 13.4K olmaktadır.

4.3.7.4. Akım Modu Kontrolü ve DCR Akım Algılama

LTC3833 kontrolcüsü sabit açılma süreli vadi akım modu kontrolü (constant on time valley current mode) yapmaktadır. Vadi akım kontrol modunun çalışma prensibi Şekil 4.15'deki anahtarlama düğüm noktası gerilimi, bobin ve yük akımı dalga şekilleri ile gösterilmektedir. Şekil 4.15'deki dalga şekillerine göre, T_a süresi boyunca dönüştürücü sabit akım altında çalışmaktadır. T_b süresinde dönüştürücüdeki akım arttırılmaktadır. Kontrolcü çıkışa istenilen akımı sağlayabilmek için açılma süresi (t_{on}) sabit olduğundan kapanma süresini (t_{off}) kısaltıp, görev çevrim oranını arttırmaktadır. Diğer bir deyişle sistemin çalışma frekansını arttırmaktadır. T_c süresinde ise dönüştürücü akım limit değerinin olduğu bölgede çalışmaktadır. Kontrolcü, çıkıştan talep edilen akım miktarı limit değerinin üzerine çıktığı zaman kapanma süresini genişleterek (çalışma frekansını düşürerek) çıkış akımını belirlenen limitte tutmaktadır.



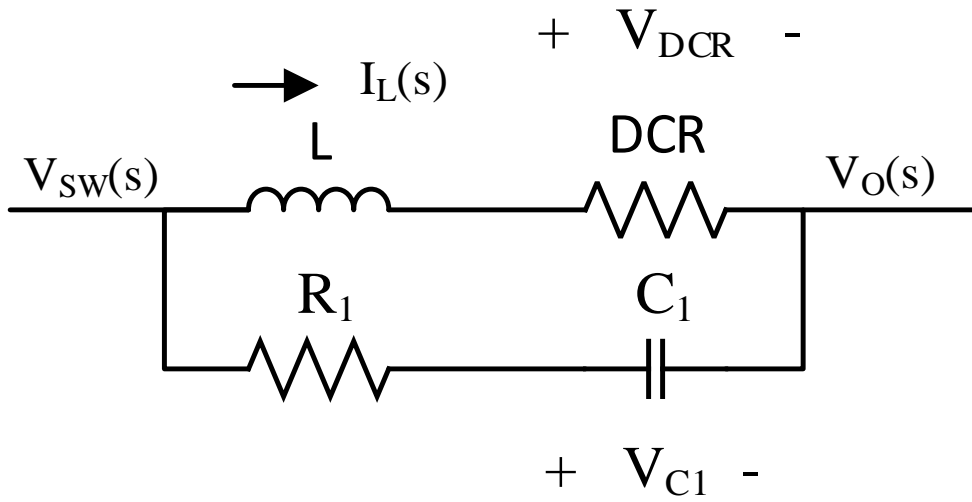
Şekil 4.15. Sabit açılma süreli vadi akım modu kontrolü dalga şekilleri

Vadi akım modu kontrolünün, yük noktası da-da dönüştürücülerde tepe akım kontrol (peak current control) moduna göre birçok avantajı bulunmaktadır. Yük noktası dönüştürücülerün çoğunlukla görev çevrim oranları düşük seviyededir (~%20 ve altı). Vadi akım modu kontrolünde akımın dip noktası okunduğundan, bu okuma anahtarlama periyodunun uzun süren kısmı olan kapanma süresinde olmaktadır. Bu sebeple vadi akım modunda yük noktası dönüştürücüler çok daha yüksek frekanslarda anahtarlatabilirler. Vadi akım modunun bir diğer avantajı ise tepe akım modu kontrolünde olan kesme zamanına (blanking time) ihtiyaç duymadığı için değişimlere olan tepkisinin çok hızlı olmasıdır. Vadi akım modu kontrolünün diğer avantajı ise akımın okunduğu yerin genelde devrede toprak referanslı olan düşük taraf tranzistörü olmasıdır. Sabit referansa göre akım ve gerilim okunması daha kolay ve gürültüsel olarak daha temizdir. Tepe akım modu kontrolünde ise akım giriş kaynağına ve yüksek taraf tranzistörüne seri olarak okunmaktadır. Bu tip okumanın birçok zorluğu (sabit referans olmaması, giriş gerilim değişimleri, vb.) bulunmaktadır.

GaN tabanlı ZVS Senkron İndirici dönüştürücüde veriminin yüksek olması istendiğinden, akımı okumak için akım algılama direnci yerine çıkış bobininin iç direnci (DCR) kullanılmıştır. Akım algılama dirençleri özellikle yüksek yüklerde devreye ilaveten kayıp getirdiğinden verim düşmektedir. DCR üzerinden akım okumann getirdiği en önemli dezavantaj ise bobinin indüktans ve direnç değerinin

sıcaklık ile belirli miktarda değişmesidir. Bu sebepten akım kontrolü çok hassas olamamaktadır.

DCR üzerinden akım okuma metodunda çıkış bobinine RC devresi paralel bağlanmaktadır (Şekil 4.16). Çıkış bobininin kendi iç direnci ile oluşturduğu zaman sabiti ile RC devresinin oluşturduğu zaman sabitleri eşitlendiğinde, bobin üzerinden geçen akımın kopyası RC devresindeki kondansatörün üzerinde gerilim olarak görülmektedir.



Şekil 4.16. Bobin DCR akım algılama devresi

$$I_L(s) = (V_{SW}(s) - V_O(s)) / (sL + DCR)$$

$$V_{DCR}(s) = DCR * I_L(s)$$

$$V_{C1}(s) = (V_{SW}(s) - V_O(s)) * \frac{1/sC_1}{\left(R_1 + (1/sC_1)\right)}$$

$$V_{DCR}(s) = V_{C1}(s)$$

$$[DCR * (V_{SW}(s) - V_O(s)) / (sL + DCR)] = \left[(V_{SW}(s) - V_O(s)) * \frac{1/sC_1}{\left(R_1 + (1/sC_1)\right)} \right]$$

$$L/DCR = R_1 * C_1 \quad (45)$$

Tasarımda kullanılan bobinin L değeri 117nH, DCR değeri ise 1.43mΩ'dur. Ölçüm değerinin doğruluğunu arttırmak için R₁ değerinin ufak olması gerekmektedir.

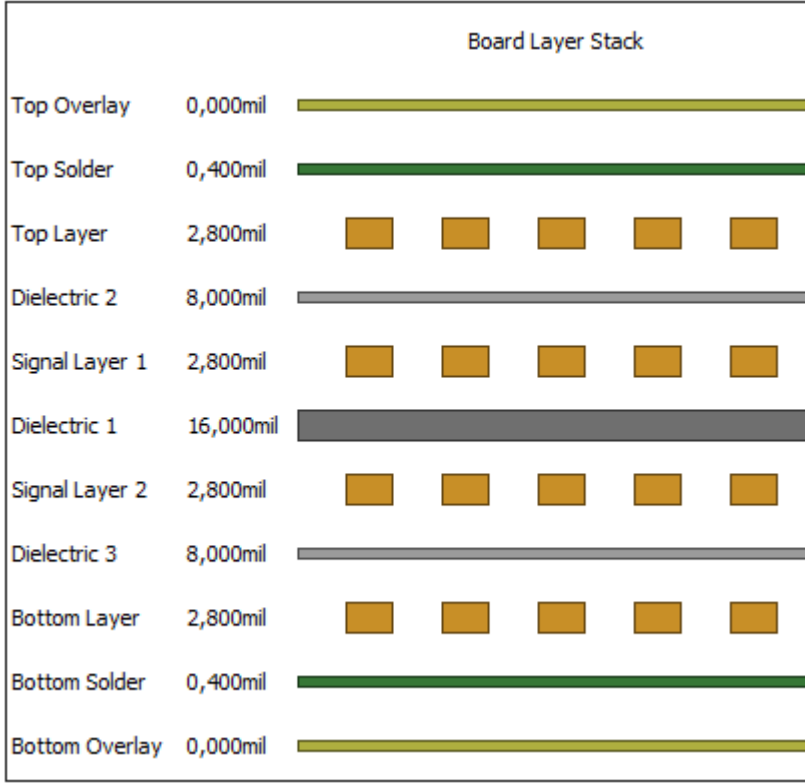
$$117nH/1.43m\Omega = R_1 * 0.1\mu H$$

$$R_1 \cong 820\Omega$$

Gerçek uygulamalarda bobinin DCR ve L değeri sıcaklığa bağlı olarak belirli toleranslar içerisinde değiştiğinden dolayı Denklem (45)'deki denge sağlanamayabilir. Zaman sabitlerindeki bu uyumsuzluk bobin üzerindeki akımın kopyası olan kondansatör üzerindeki gerilimde AC dalgalanmaları arttırmaktadır. Bu durumda akım kontrolünde ufak sapma ve hatalara sebep olabilmektedir. Ayrıca, akım kontrol döngüsünün dinamik tepkisini hızlandırmak ve bant genişliğini arttırmak için kondansatörün zaman sabiti (R₁*C₁) bobinin zaman sabitine (L/DCR) göre biraz yüksek seçilebilir [41]. Fakat bu durum akım kontrol döngüsünün gürültülere karşı olan bağışıklığını azaltmaktadır.

4.3.7.5. Dönüştürücünün Baskı Devre Tasarımı

GaN tabanlı senkron indirici dönüştürücünün baskı devre tasarımı bölüm 3.5.7'de anlatılan ortak kaynak empedansının azaltılması, kapı-kaynak döngüsündeki indüktansın azaltılması, gidiş-dönüş akımları birbirine komşu katmanlardan taşıyarak manyetik sınırlama gibi konulara dikkat edilerek yapılmıştır. Baskı devre tasarımının katman yapısı Şekil 4.17'de verilmiştir.



Şekil 4.17. Baskı devre katman yapısı (stack up)

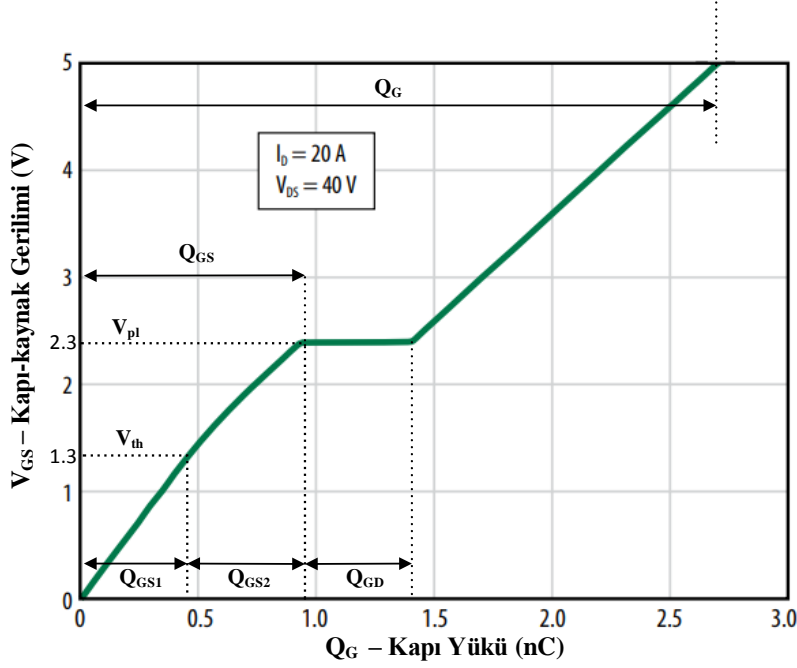
Baskı devre kartındaki katmanlar arasındaki elektriksel ve termal açıdan iletkenliği daha iyi sağlamak amacıyla kart üzerindeki deliklerin (via) içleri bakır ile doldurulmuştur.

4.4. Dönüştürücünün Kayıp Analizi

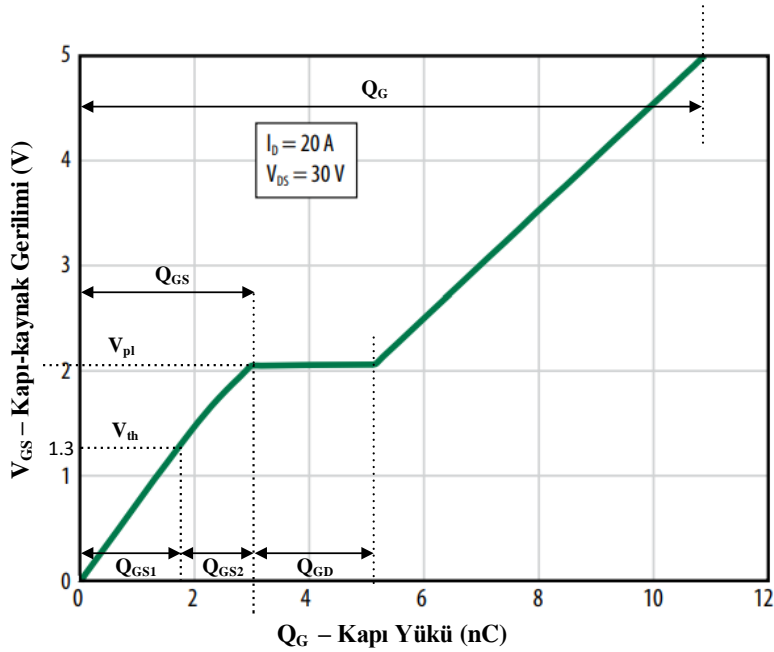
Sert anahtarlama dönüştürücülerde iletme geçiş ve iletimden çıkış anlarında anahtar üzerindeki gerilim ve akım aynı anda mevcut olmaktadır. Şekil 4.18 - (a)'da görüldüğü üzere iletme giriş sırasında tranzistör üzerindeki gerilim düşmeden akım akmaya başlamıştır. Şekil 4.18 - (b)'de ise tranzistör iletimden çıkarken üzerinden geçen akım sıfırlanmadan tranzistörün gerilimi bara gerilimine yükselmiştir. Tranzistörün durum değişikliği esnasında üzerinde oluşan kayba anahtarlama kaybı (switching loss) denilmektedir. (Şekil 4.18'de taralı alanlar).

4.4.1. Kapı Yük Kayıpları

Kapı yük kaybını belirleyen faktör tranzistörlerin açılma/kapanma sırasındaki toplam kapı yük (Q_G) miktarıdır (Denklem (46)). Toplam kapı yükü, kapı kaynak yükü (Q_{GS}) ve akaç-kaynak yükünün (Q_{GD}) toplamından oluşmaktadır (Q_1 tranzistörü için Şekil 4.19, Q_2 tranzistörü için Şekil 4.20).



Şekil 4.19. EPC2105- Q_1 tranzistörünün kapı-kaynak gerilimine bağlı kapı yük değişimi



Şekil 4.20. EPC2105- Q_2 tranzistörünün kapı-kaynak gerilimine bağlı kapı yük değişimi

$$Q_G = Q_{GS} + Q_{GD} = Q_{GS1} + Q_{GS2} + Q_{GD} \quad (46)$$

EPC2105 paketindeki tranzistörlerin kapı yük değerleri Tablo 4.3'de mevcuttur. Bu değerlere göre elde edilen kapı yük kayıp değerleri;

$$P_{G,Q_1} = Q_{G,Q_1} * V_{DR} * f_{SW} \quad (47)$$

$$P_{G,Q_1} = 2.7nC * 5V * 1MHz = 13.5mW$$

$$P_{G,Q_2} = Q_{G,Q_2} * V_{DR} * f_{SW} \quad (48)$$

$$P_{G,Q_2} = 11nC * 5V * 1MHz = 55mW$$

$$\sum P_G = P_{G,Q_1} + P_{G,Q_2} = 13.5 + 55 = 68.5mW$$

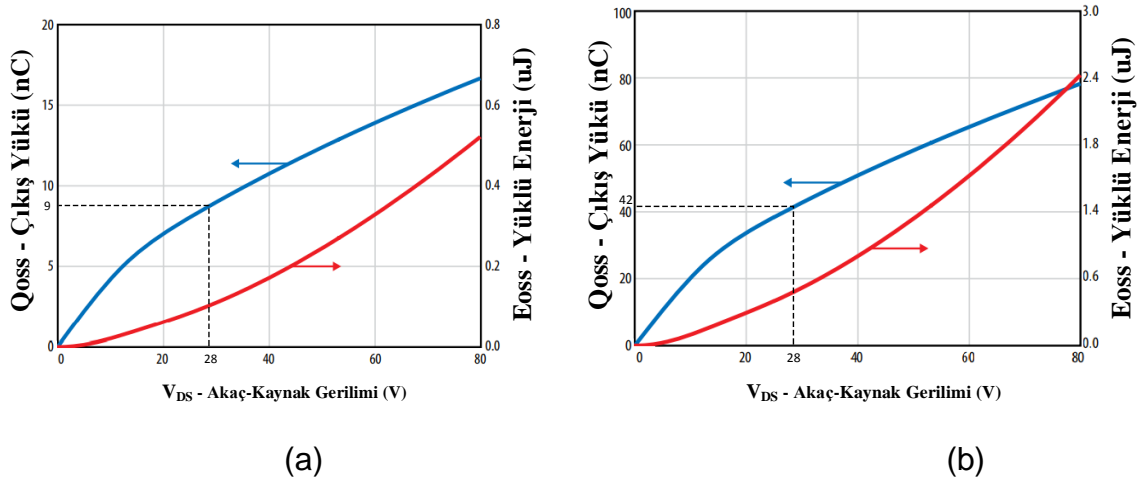
Tablo 4.3. EPC2105 Q₁ ve Q₂ tranzistörlerinin Q_G, Q_{GS1}, Q_{GS2} ve Q_{GD} değerleri

	Parametre	Test Şartları	Normal Değer
Q1	Q _G (Toplam Kapı Yüğü)	V _{DS} =40V, V _{GS} =5V, I _D =20A	2.7 nC
	Q _{GS} (Kapı-kaynak yüğü)	V _{DS} =40V, I _D =20A	0.9 nC
	Q _{GS1} (Kapı Eşik Gerilimdeki Kapı-kaynak yüğü)		0.6 nC
	Q _{GD} (Kapı-Akaç Yüğü)		0.5 nC
Q2	Q _G (Toplam Kapı Yüğü)	V _{DS} =40V, V _{GS} =5V, I _D =20A	11 nC
	Q _{GS} (Kapı-kaynak yüğü)	V _{DS} =40V, I _D =20A	3 nC
	Q _{GS1} (Kapı Eşik Gerilimdeki Kapı-kaynak yüğü)		2 nC
	Q _{GD} (Kapı-Akaç Yüğü)		2.1 nC

4.4.2. Ters Yönde İletim Kaybı

Ters yönde iletim kaybı, tranzistörlerin aynı anda açık olmaması için kontrolcü tarafından kapı sürme sinyalleri arasındaki ölü zamanda gerçekleşmektedir. Kontrolcünün yüksek taraf tranzistörünün kapanma sinyali ile alçak taraf tranzistörünün açılma sinyali arasındaki ölü zaman değeri 20ns'dir. Yüksek taraf tranzistörünün açılma sinyali ile alçak taraf tranzistörünün kapanma sinyali arasındaki ölü zaman değeri ise 15ns'dir. GaN ZVS Senkron İndirici dönüştürücü Bölüm 2.2.2'de ayrıntılı şekilde anlatıldığı üzere ölü zamanların başlangıcında tranzistörlerin çıkış kapasitelerini (C_{oss}) doldurup sıfır gerilim anahtarlama yapmaktadır. Şekil 4.7'de görüldüğü gibi gerçekleşen ölü zaman ideal ölü zamandan büyük olması durumunda çıkış kapasiteleri dolduktan sonra akım tranzistör üzerinden ters yönde akarak kayba neden olmaktadır. Tranzistörlerin çıkış kapasitelerini doldurma süreleri denklem (42) ve (43)'te bulunmuştur.

Denklem (42) ve (43)'deki t_{zvs1} alçak taraf tranzistörünün sıfır anahtarlama yapabilmesi için gerekli süreyi, t_{zvs2} yüksek taraf tranzistörünün sıfır anahtarlama yapabilmesi için gerekli süreyi göstermektedir. Bu süreleri ölü zamandan çıkardığımızda, tranzistörlerin ters yönde iletim süreleri hesaplanmaktadır.



Şekil 4.21. Akaç-kaynak gerilimine göre çıkış yükü ve çıkış kondansatörlerindeki yüklü enerji (a) Q_1 tranzistörü (b) Q_2 tranzistörü

Q₁ tranzistörünün ters yönde iletim zamanı ($t_{SD,Q1}$);

$$t_{SD,Q1} = t_{dead1} - t_{ZVS2} = 15ns - 10ns = 5ns$$

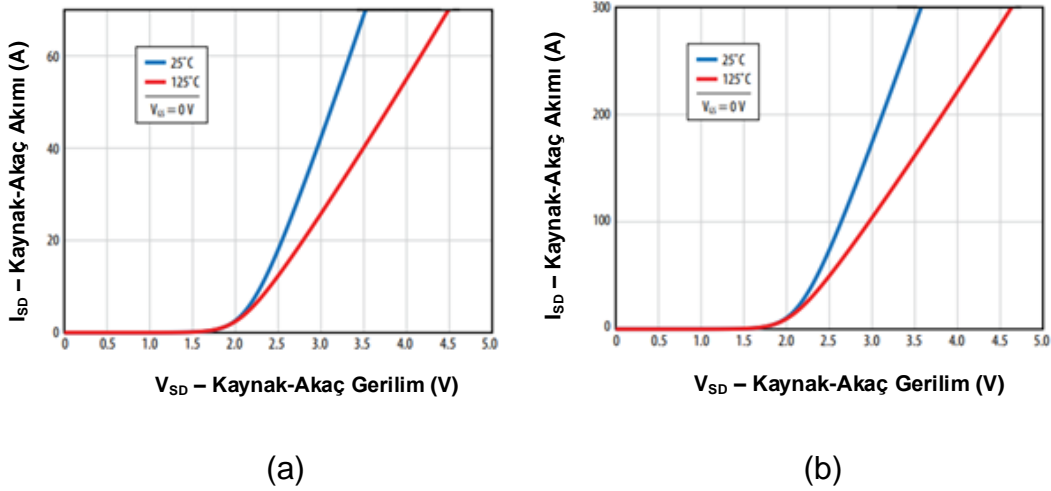
Q₂ tranzistörünün ters yönde iletim zamanı ($t_{SD,Q2}$);

$$t_{SD,Q2} = t_{dead2} - t_{ZVS1} = 20ns - 2.5ns = 17.5ns$$

Tranzistörlerdeki ters yönde iletim kaybı (P_{SD});

$$P_{SD} = V_{SD} * I_{DS} * t_{SD} * f_{SW} \quad (49)$$

GaN tranzistörlerde ters yönde iletim gerilim düşümü (V_{SD}), ters yönde iletilen akıma göre değişkenlik göstermektedir (Şekil 4.22). Bu sebepten dolayı V_{SD} gerilimini operasyon sırasındaki akım değerine göre belirlemek gerekir. Buna göre Q₁ tranzistörünün V_{SD} gerilimi yaklaşık 2.5V, Q₂ tranzistörünün V_{SD} gerilimi ise yaklaşık 2.25V'tur.



Şekil 4.22. EPC2105 ters yönde iletim kaynak-akaç gerilim vs kaynak-akaç akımı (a) Q₁ tranzistörü (b) Q₂ tranzistörü

Q₁ tranzistöründeki ters yönde iletim kaybı ($P_{SD,Q1}$);

$$P_{SD,Q1} = V_{SD} * I_{DS} * t_{SD,Q1} * f_{SW}$$

$$P_{SD,Q1} = 2.5V * 5A * 5ns * 1MHz \cong 62.5mW$$

Q₂ tranzistöründeki ters yönde iletim kaybı ($P_{SD,Q2}$);

$$P_{SD,Q2} = V_{SD} * I_{DS} * t_{SD,Q2} * f_{SW}$$

$$P_{SD,Q_2} = 2.25V * 20A * 17.5ns * 1MHz \cong 787.5mW$$

EPC2105 tranzistöründeki toplam ters yönde iletim kaybı;

$$P_{SD,toplam} = P_{SD,Q_1} + P_{SD,Q_2} \quad (50)$$

$$P_{SD,toplam} = 62.5mW + 787.5mW = 850mW$$

4.4.3. Tranzistörlerdeki İletim Kaybı (P_{COND})

Nominal giriş geriliminde Q_1 ve Q_2 tranzistörlerinden geçen RMS akım değerleri;

$$I_{rms,Q_1} = I_o * \sqrt{D * \left[1 + \frac{r^2}{12}\right]} \quad (51)$$

$$I_{rms,Q_1} = 7.5A * \sqrt{0.118 * \left[1 + \frac{3.32^2}{12}\right]} \approx 3.57A$$

$$I_{rms,Q_2} = I_o * \sqrt{(1 - D) * \left[1 + \frac{r^2}{12}\right]} \quad (52)$$

$$I_{rms,Q_2} = 7.5A * \sqrt{(1 - 0.118) * \left[1 + \frac{3.32^2}{12}\right]} \approx 9.76 A$$

Dönüştürücüdeki GaN tranzistörler üzerindeki iletim kaybı;

$$P_{COND}(Q_1) = I_{rms,Q_1}^2 * R_{DS(on)} \quad (53)$$

$$P_{COND}(Q_1) = 3.57^2 * 14.5 m \cong 184.8 mW$$

$$P_{COND}(Q_2) = I_{rms,Q_2}^2 * R_{DS(on)} \quad (54)$$

$$P_{COND}(Q_2) = 9.76^2 * 3.6 m \cong 343 mW$$

$$P_{COND}(toplamlam) = P_{COND}(Q_1) + P_{COND}(Q_2) \quad (55)$$

$$P_{COND}(toplam) = 184.8 \text{ mW} + 343 \text{ mW} = 527.8 \text{ mW}$$

4.4.4. Çıkış Bobinindeki Kayıplar

Çıkış bobininde DCR'dan kaynaklanan kayıplar mevcuttur. Çıkış bobini olarak aircore kullanıldığından bobinde çekirdek kayıpları bulunmamaktadır.

$$P_L = I_L^2 * DCR \quad (56)$$

$$P_L = 7.5A^2 * 1.43m\Omega = 80.4 \text{ mW}$$

4.4.5. Tranzistörlerin Anahtarlama Kayıpları

GaN QSW-ZVS Senkron İndirici dönüştürücüde tranzistörlerin açılma anlarında sıfır gerilim anahtarlama yapıldığından açılma sırasında anahtarlama kayıpları ihmal edilebilir. Tranzistörün kapanma sırasında ise anahtarlama kayıpları ($P_{sw,off}$) mevcuttur. Kapanma sırasındaki anahtarlama kaybı (Şekil 4.18-(b));

$$P_{sw,off} = \frac{1}{2} * V_{DS} * I_{DS} * (t_{VR} + t_{CF}) * f_{sw} \quad (57)$$

Şekil 4.18-(b)'de gerilimin değişimi sırasındaki (t_{VR} süresinde) kayıp tranzistörün Miller yükü (Q_{GD}) ile bağıntılı olup değeri;

$$P_{VR} = \frac{1}{2} * V_{DS} * I_{DS} * t_{VR} * f_{sw}$$

$$P_{VR,off} = \frac{1}{2} * V_{DS} * I_{DS} * \frac{Q_{GD}}{I_{G,off}} * f_{sw} \quad (58)$$

Denklem (58)'deki $I_{G,off}$, tranzistörün kapanma geçişinde gerilimin değişimi anındaki (t_{VR} süresinde) tranzistörün kapısından çekilen akım olup değeri;

$$I_{G,off} = \frac{V_{pl}}{R_{G,off}} \quad (59)$$

Şekil 4.18-(b)'de akımın değişimi sırasındaki (t_{CF} süresinde) kayıp tranzistörün kapı yükü (Q_{GS2}) ile bağıntılı olup değeri;

$$P_{CF} = \frac{1}{2} * V_{DS} * I_{DS} * t_{CF} * f_{sw}$$

$$P_{CF_{off}} = \frac{1}{2} * V_{DS} * I_{DS} * \frac{Q_{GS2}}{I_{G,off}} * f_{sw} \quad (60)$$

Denklem (60)'daki $I_{G,off}$, tranzistörün kapanma geçişinde akımın değişimi anındaki (t_{CF} süresinde) tranzistörün kapısından çekilen akım olup değeri;

$$I_{G,off} = \frac{\frac{V_{pl} + V_{th}}{2}}{R_{G,off}} \quad (61)$$

Kapanma sırasındaki toplam anahtarlama kaybı, Q_1 ve Q_2 tranzistörlerinin anahtarlama kayıplarının toplamına eşittir. Denklem (58), (59), (60) ve (61) kullanılarak elde edilen tranzistörlerdeki anahtarlama kayıpları;

$$P_{sw,off}(Q_1) = \frac{V_{DS,Q1} * I_{DS,Q1} * f_{sw} * R_{G,off}}{2} * \left[\frac{Q_{GD}}{V_{pl}} + \frac{Q_{GS2}}{\left(\frac{V_{pl} + V_{th}}{2}\right)} \right] \quad (62)$$

$$P_{sw,off}(Q_1) = \frac{28V * 20A * 1M * 0.6\Omega}{2} * \left[\frac{0.5nC}{2.3V} + \frac{0.3nC}{\left(\frac{2.3V + 1.3V}{2}\right)} \right] \cong 64.5 \text{ mW}$$

$$P_{sw,off}(Q_2) = \frac{V_{DS,Q2} * I_{DS,Q2} * f_{sw} * R_{G,off}}{2} * \left[\frac{Q_{GD}}{V_{pl}} + \frac{Q_{GS2}}{\left(\frac{V_{pl} + V_{th}}{2}\right)} \right] \quad (63)$$

$$P_{sw,off}(Q_2) = \frac{28V * 5A * 1M * 0.6\Omega}{2} * \left[\frac{0}{2.1V} + \frac{1nC}{\left(\frac{2.1 + 1.3}{2}\right)} \right] \cong 24.7 \text{ mW}$$

$$\sum P_{sw,off}(toplam) = P_{sw,off}(Q_1) + P_{sw,off}(Q_2) = 89.2 \text{ mW}$$

4.4.6. Giriş ve Çıkış Kondansatörlerindeki Kayıplar

Dönüştürücüde, giriş ve çıkış kondansatörlerinde seri direnç (ESR) kaynaklı kayıplar olmaktadır.

$$P_{cap} = I_{C,rms}^2 * ESR \quad (64)$$

$$P_{cap,giris} = I_{C,rms}^2 * ESR_{C_{in}} = 3.46^2 A * 49.7m\Omega \cong 595 \text{ mW}$$

$$P_{cap,çikis} = I_{C,rms}^2 * ESR_{C_{out}} = 7.19^2 A * 3.86m\Omega = 199.5 \text{ mW}$$

$$\sum P_{cap} = 595 + 199.5 \text{ mW} = 794.5 \text{ mW}$$

4.4.7. GaN ZVS Senkron İndirici Dönüştürücünün Toplam Güç Kaybı ve Verimi

Q₁ tranzistörünün toplam kaybı (P_{Q1});

$$P_{Q1} = P_{G,Q1} + P_{SD,Q1} + P_{COND}(Q_1) + P_{sw,off}(Q_1) \quad (65)$$

$$P_{Q1} = 13.5 \text{ mW} + 62.5 \text{ mW} + 184.8 \text{ mW} + 64.5 \text{ mW} = 325.3 \text{ mW}$$

Q₂ tranzistörünün toplam kaybı (P_{Q2});

$$P_{Q2} = P_{G,Q2} + P_{SD,Q2} + P_{COND}(Q_2) + P_{sw,off}(Q_2) \quad (66)$$

$$P_{Q2} = 55 \text{ mW} + 787.5 \text{ mW} + 343 \text{ mW} + 24.7 \text{ mW} = 1210.2 \text{ mW}$$

Dönüştürücüdeki tahmini toplam kayıp (P_{kayıp});

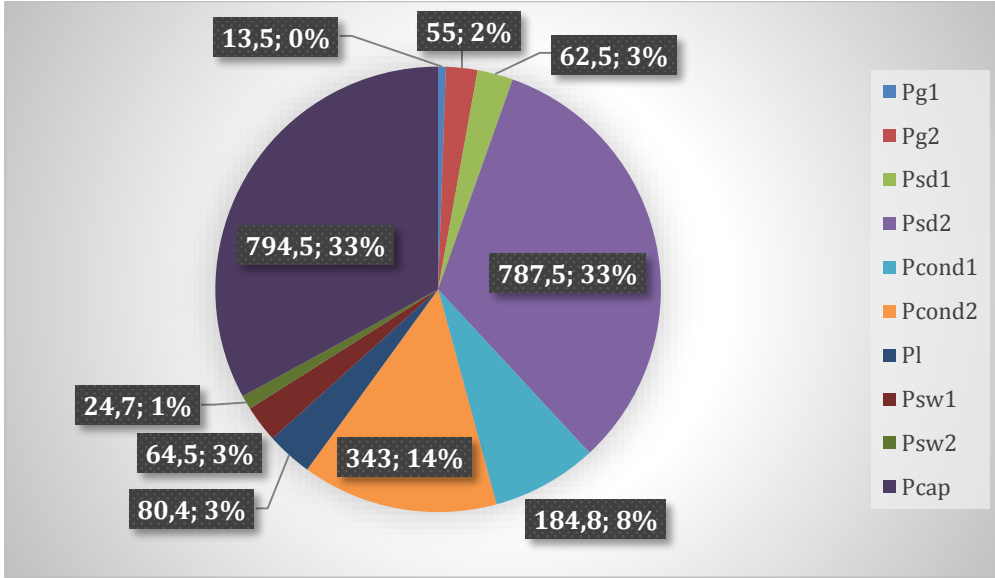
$$\sum P_{kayıp} = P_{Q1} + P_{Q2} + P_L + P_{cap} \quad (67)$$

$$\sum P_{kayıp} = 325.3 \text{ mW} + 1210.2 \text{ mW} + 80.4 \text{ mW} + 794.5 \text{ mW} \cong 2410.4 \text{ mW}$$

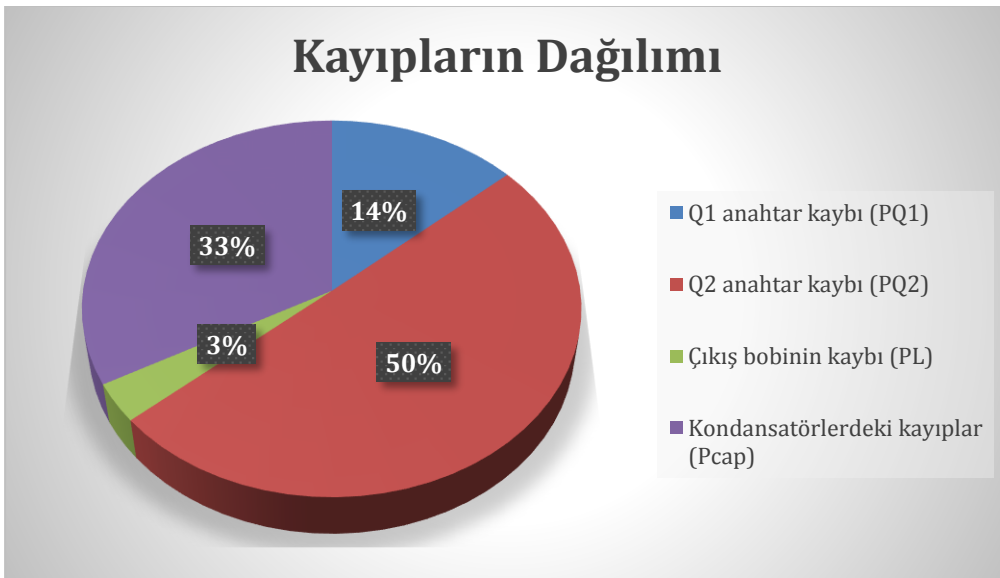
Dönüştürücünün tahmini verimi (η);

$$\eta (\%) = \frac{P_{out}}{P_{in}} * 100 = \frac{P_{out}}{P_{out} + P_{kayıp}} * 100 \quad (68)$$

$$\eta (\%) = \frac{24.75 W}{24.75W + 2.4104W} * 100 \cong 91.1$$



Şekil 4.23. Dönüştürücüdeki güç kayıpların değerleri ve yüzdesel dağılımı



Şekil 4.24. Dönüştürücüdeki güç kaybının devredeki elemanlara göre dağılımı

4.5. Bilgisayar Benzetim Çalışmaları

Bölüm 4.3'de tasarım detayları verilen GaN QSW-ZVS Senkron İndirici dönüştürücünün bilgisayar ortamındaki benzetim çalışmaları bu bölümde anlatılmaktadır. Şekil 4.25'te GaN QSW-ZVS Senkron İndirici dönüştürücünün açık döngü devre şeması görülmektedir. Tasarımda kullanılan kontrolcü, sürücü ve GaN tranzistörlerin modellerinin LTSpice yazılımı tarafından desteklenmesinden dolayı tasarım benzetim çalışması bu yazılımda yapılmıştır.

Dönüştürücünün benzetim çalışması, açık ve kapalı döngü konfigürasyonlarında yapılmıştır. Açık döngü benzetim çalışması (Şekil 4.25), dönüştürücü tam yük ve %10 yük altında çalışırken yapılmıştır. Dönüştürücü tam yük altında çalışırken Tablo 4.1'den de görüleceği üzere çıkıştan 25W güç çekmektedir.

$$P_o = V_o * I_o = I_o^2 * R_o \quad (69)$$

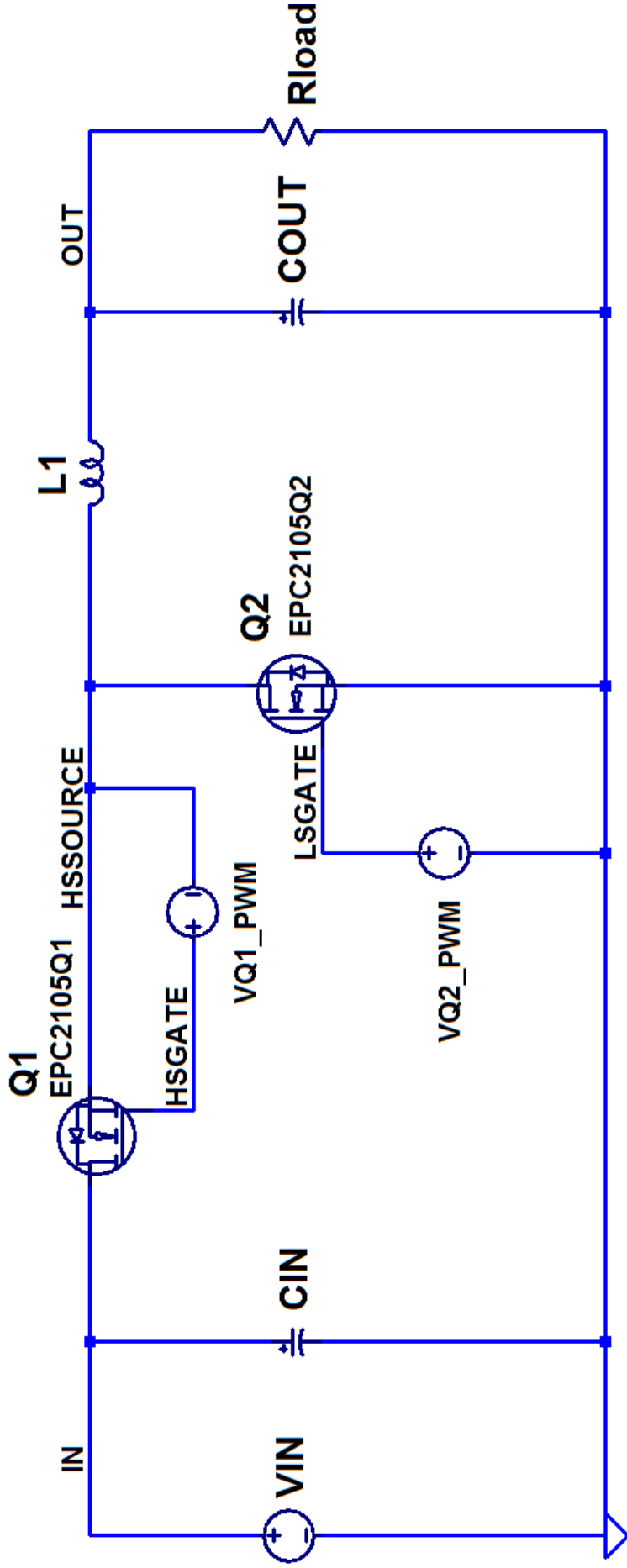
$$25W = 7.5A^2 * R_o$$

$$R_o(\text{tam yük}) \approx 0.44\Omega$$

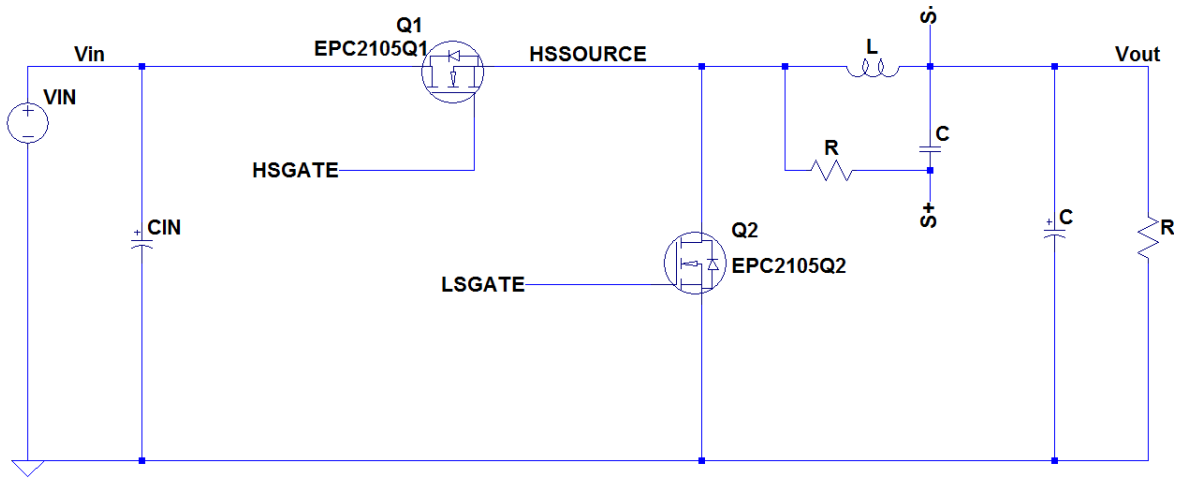
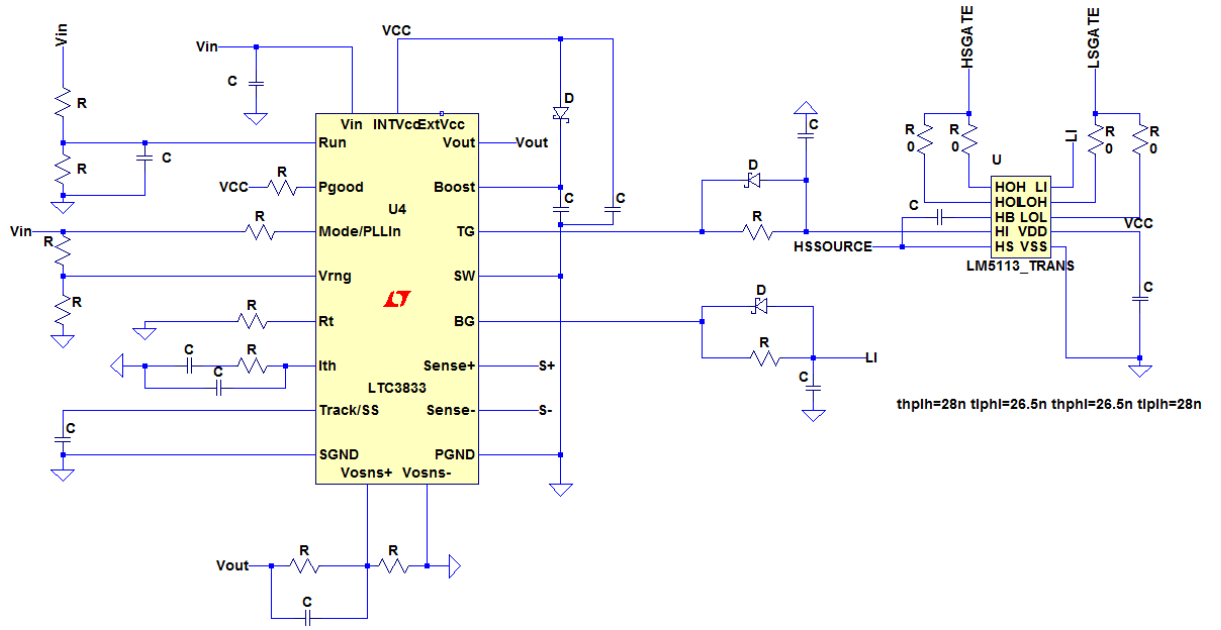
Dönüştürücü %10 yük altında çalışırken ise çıkıştan yaklaşık 0.75A akım çekmektedir.

$$R_o(\%10 \text{ yük}) \approx 4.4\Omega$$

Dönüştürücünün kapalı döngü benzetim çalışmasında (Şekil 4.26) ise dönüştürücü tasarımında kullanılan kontrolcü ve sürücü entegrelerinin gerçek benzetim modelleri kullanılmıştır.



Şekil 4.25. GaN QSW-ZVS senkron indirici dönüştürücünün açık döngü devre şeması



Şekil 4.26. GaN QSW-ZVS senkron indirici dönüştürücünün kapalı döngü devre şeması

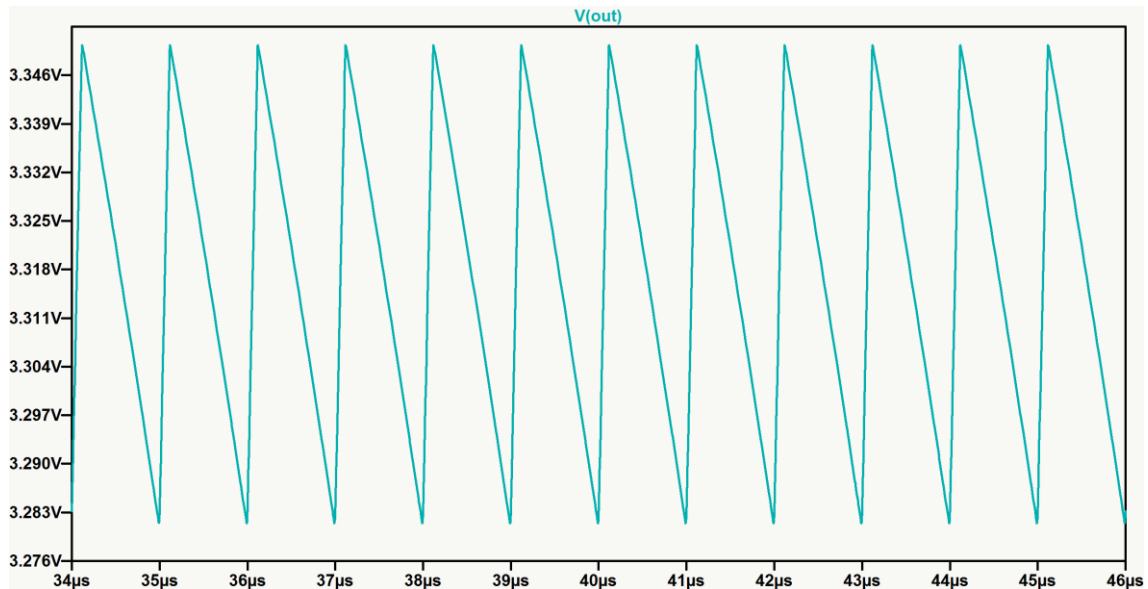
4.5.1. Açık Döngü Benzetim Sonuçları

Bilgisayarda açık döngü benzetim çalışması ile devrenin güç topolojisinin doğrulanması hedeflenmektedir. Açık döngü benzetim çalışmasında tranzistörlerin kapı sürme sinyalleri, darbe genişlik modülasyon kipinde çalışan ayırık gerilim kaynakları ile üretilmektedir. Güç topolojisinin, önerilen zorlama iletim modunda çalışırken sıfır gerilim anahtarlama yaptığını daha iyi gösterebilmek için ayırık gerilim kaynaklarının aralarındaki ölü zaman değeri ayarlanmaktadır.

Açık döngü benzetim çalışmasında, GaN QSW-ZVS Senkron İndirici dönüştürücünün %100 ve %10 yük altındaki dalga şekilleri elde edilmiştir.

4.5.1.1. Tam Yük altındaki benzetim sonuçları

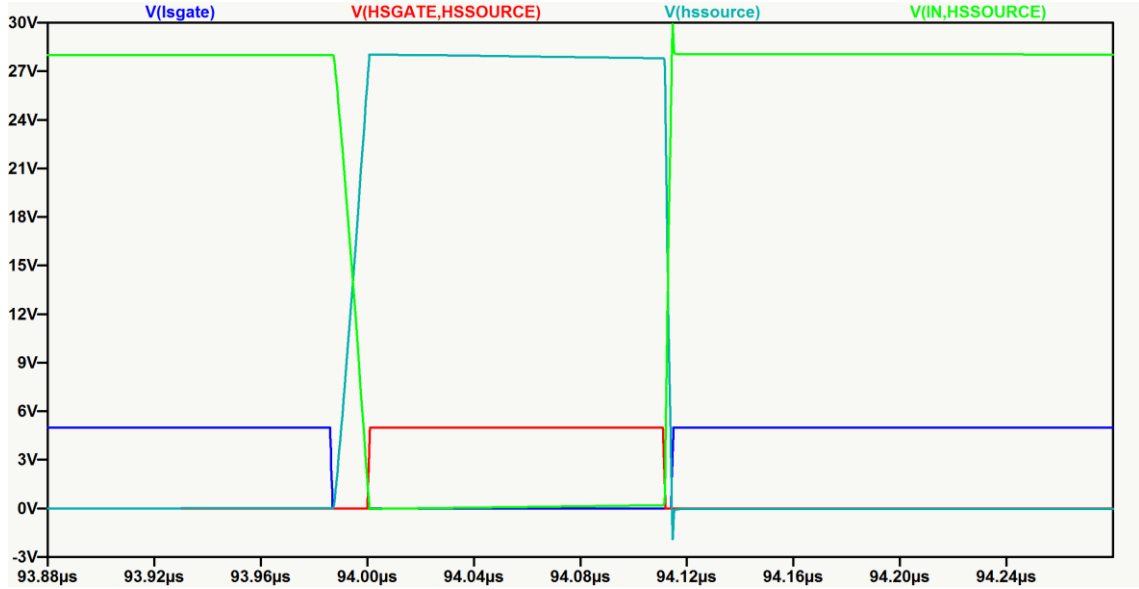
Şekil 4.27'de devrenin çıkış gerilimi görülmektedir. Çıkış geriliminin ortalama değeri yaklaşık 3.31V olup, çıkıştaki gerilim dalgalanmasının tepe-tepe değeri yaklaşık 60mV'tur. Buna göre Tablo 4.1'de tasarım kriteri olarak verilen çıkış gerilimdeki dalgalanma tepe-tepe değeri en fazla 100mV olma gereksinimini sağlanmaktadır.



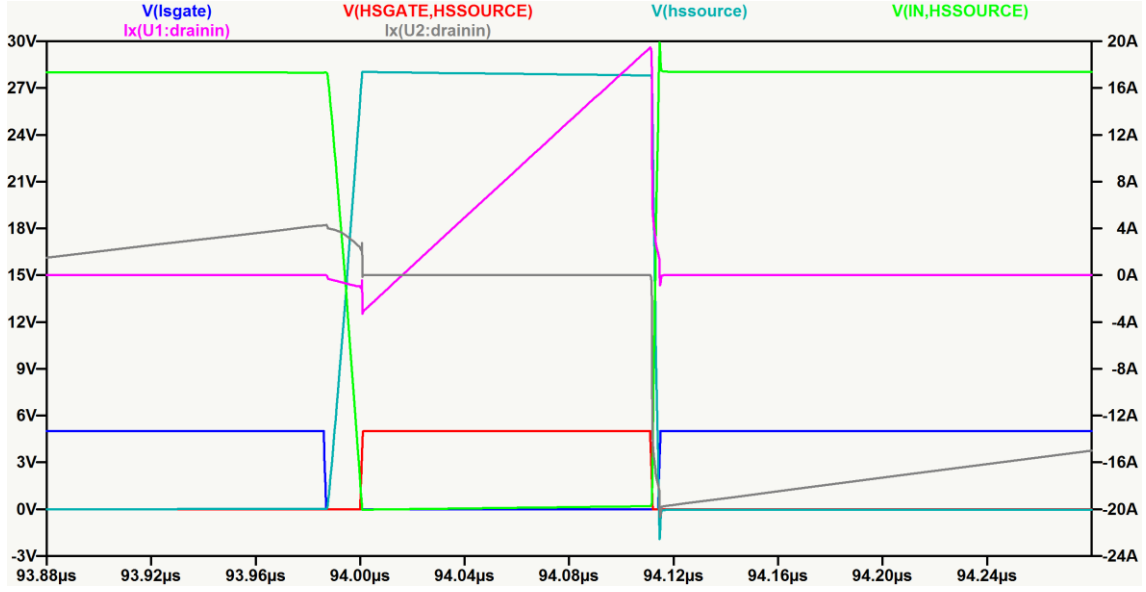
Şekil 4.27. Tam yükte devrenin çıkış gerilimi (V_{out})

Şekil 4.28'de GaN tranzistörlerin kapı sürme sinyalleri (mavi renkte olan alçak taraf tranzistör, kırmızı renkte olan yüksek taraf tranzistör) ve tranzistörler üzerindeki gerilimler (turkuaz renkte olan alçak taraf tranzistör, yeşil renkte olan yüksek taraf tranzistör) gösterilmektedir. Çıkış gerilimini 3.3V seviyesinde tutabilmek için yüksek taraf tranzistörü (Q₁) yaklaşık %12'lik görev çevrim oranı ile sürülmektedir.

Şekil 4.29'da tranzistörlerin üzerinden geçen akım dalga şekillerinden (pembe renkte olan yüksek taraf tranzistörün akaç-kaynak akımı, gri renkte olan alçak taraf tranzistörün akaç-kaynak akımı) anlaşılacağı üzere ölü zaman evresinde tranzistörler üzerinden akım akmaya devam etmektedir. Bu sürede tranzistörlerin çıkış kapasiteleri şarj/deşarj olup anahtarlama anında tranzistörlerin üzerindeki gerilimi sıfıra indirmektedir. Şekil 4.29'dan görüleceği üzere devredeki tranzistörlerin anahtarlama başlangıcında üzerlerinde yaklaşık sıfır gerilim bulunmaktadır.

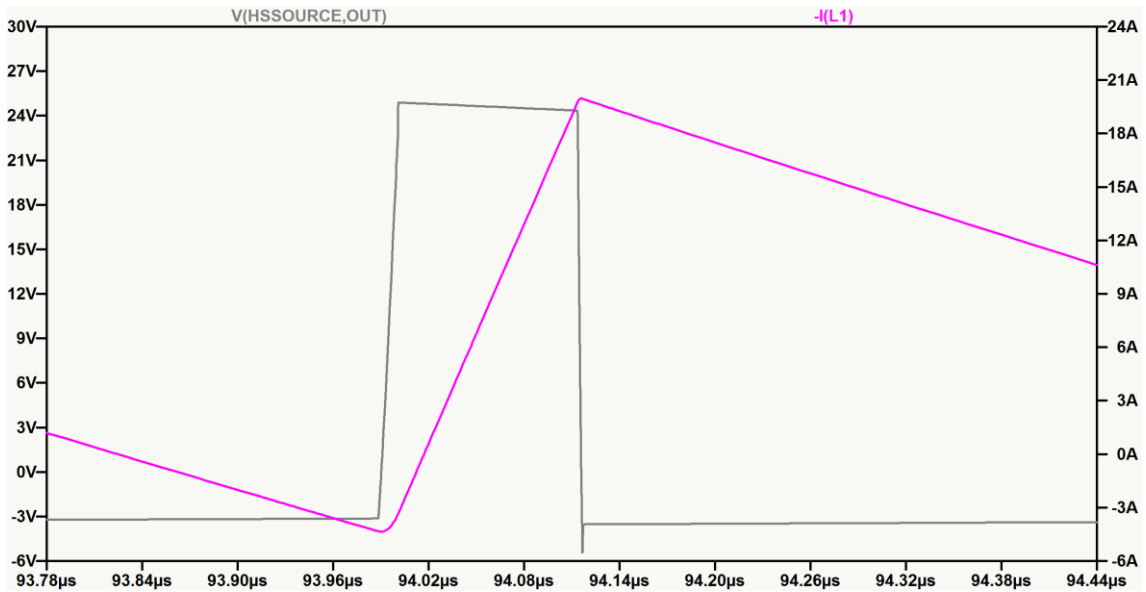


Şekil 4.28. Tam yükte GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki gerilimlerin dalga şekilleri



Şekil 4.29. Tam yükte GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki akım-gerilim dalga şekilleri

Şekil 4.30'da çıkış bobininin üzerindeki gerilim ve akım gösterilmektedir. Çıkış bobini üzerinde giriş gerilimi ile çıkış gerilimi arasındaki fark (~ 24.7 V) görülmektedir. Çıkış bobininden geçen akımın artı ve eksi tepe değeri yaklaşık $19.7A$ ve $-4.7A$ 'dir. Bu değerler tasarım detaylarında hesaplanan değerler ile tutarlıdır. Tasarım detaylarında matematiksel olarak bu değerler $20A$ ve $-5A$ olarak hesaplanmıştır.



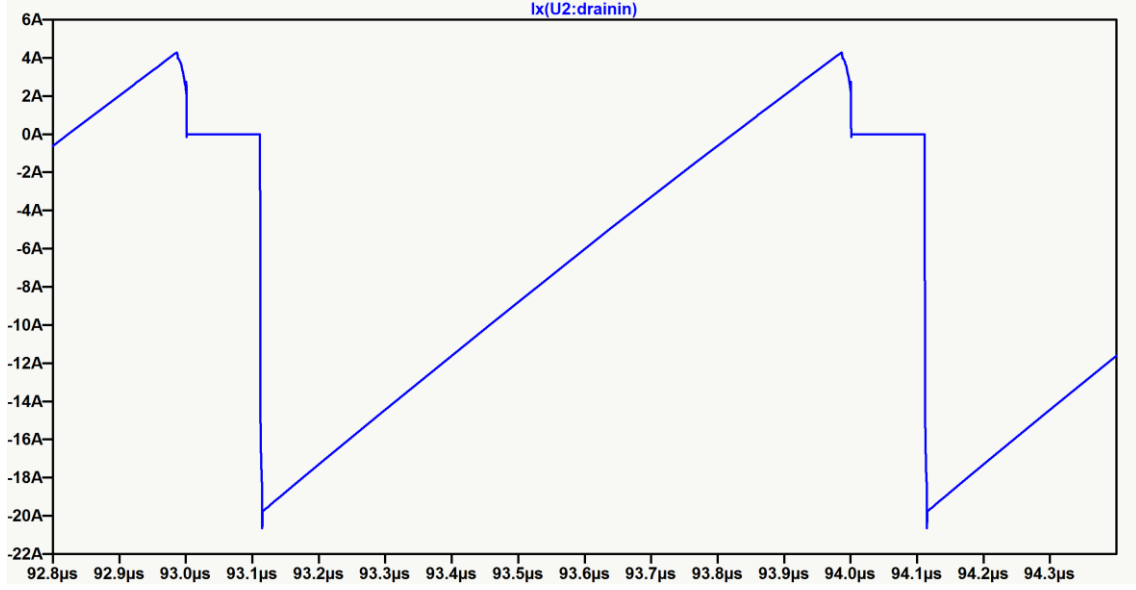
Şekil 4.30. Tam yük altında çıkış bobininin üzerindeki gerilim ve akım dalga şekilleri

Şekil 4.31'de yüksek taraf tranzistöründen (Q_1) geçen akım gösterilmektedir. Benzetim sonuçlarına göre, Q_1 tranzistöründen geçen akımın tepe değeri, çıkış bobini üzerinden geçen akımın tepe değerine (19.7A) eşit olup, akımın rms değeri de yaklaşık 3.57 A'dir. Tasarım detayları bölümünde Q_1 tranzistörü üzerinden geçen rms akım denklem (51)'den 3.57 A olarak hesaplanmıştır.



Şekil 4.31. Tam yük altında yüksek taraf tranzistörünün (Q_1) akım dalga şekli

Şekil 4.32'de düşük taraf tranzistöründen (Q_2) geçen akım gösterilmektedir. Benzetim sonuçlarına göre, Q_2 tranzistöründen geçen akımın tepe değeri, çıkış bobini üzerinden geçen akımın tepe değerine (19.7A) eşit olup, akımın rms değeri de yaklaşık 9.68 A'dir. Tasarım detayları bölümünde Q_2 tranzistörü üzerinden geçen rms akım denklem (52)'den 9.76 A olarak hesaplanmıştır.

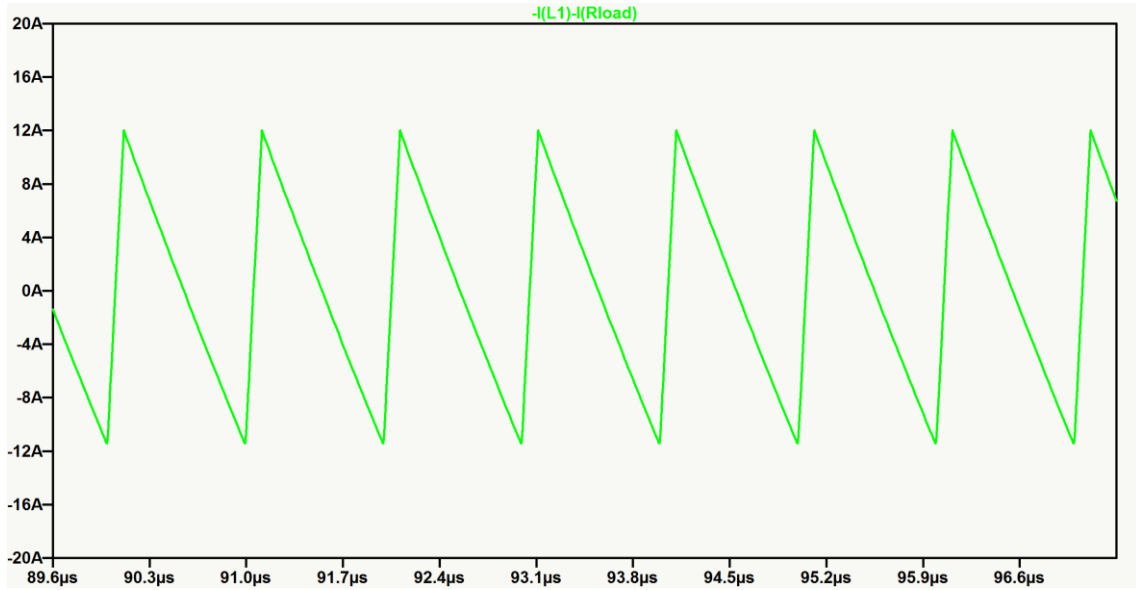


Şekil 4.32. Tam yük altında düşük taraf tranzistörünün (Q_2) akım dalga şekli

Şekil 4.33'de çıkış kondansatörlerinden geçen akım gösterilmektedir. Benzetim sonucuna göre geçen akımın rms değeri 7.06 A'dir. Çıkış kondansatörlerinden geçen akımın rms değeri matematiksel hesaba göre,

$$I_{rms,Co} = I_o * \frac{r}{\sqrt{12}} = 7.5A * \frac{3.32}{\sqrt{12}} \cong 7.19 A \quad (70)$$

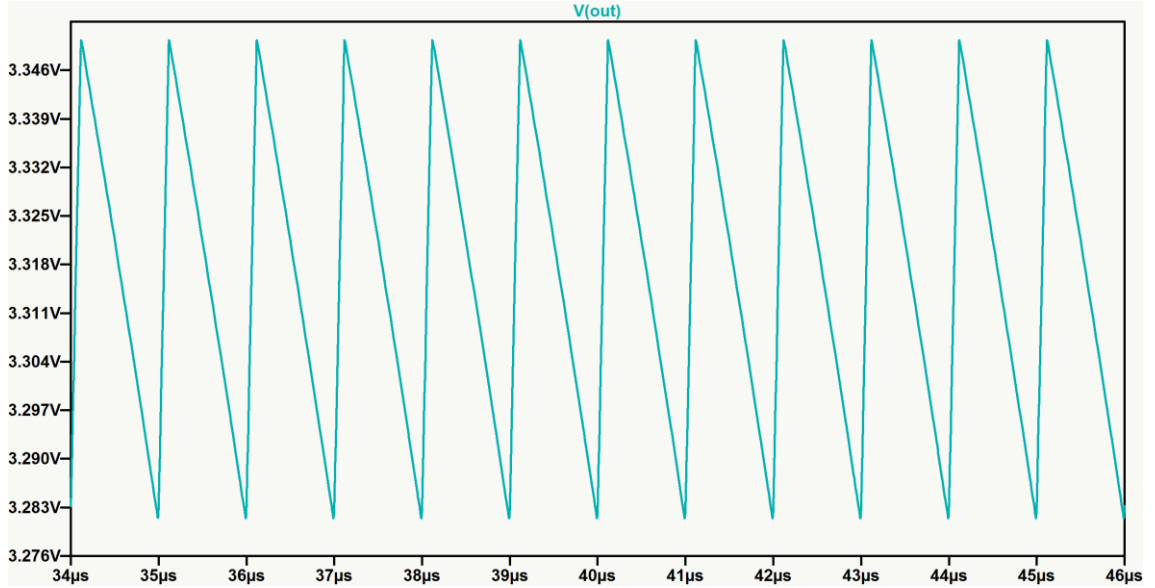
Benzetim sonucuna göre bulunan değer ile matematiksel sonuç birbirine yakın ve tutarlıdır.



Şekil 4.33. Tam yükte çıkış kondansatörlerinden geçen akım dalga şekli

4.5.1.2. %10 Yk altındaki benzetim sonuları

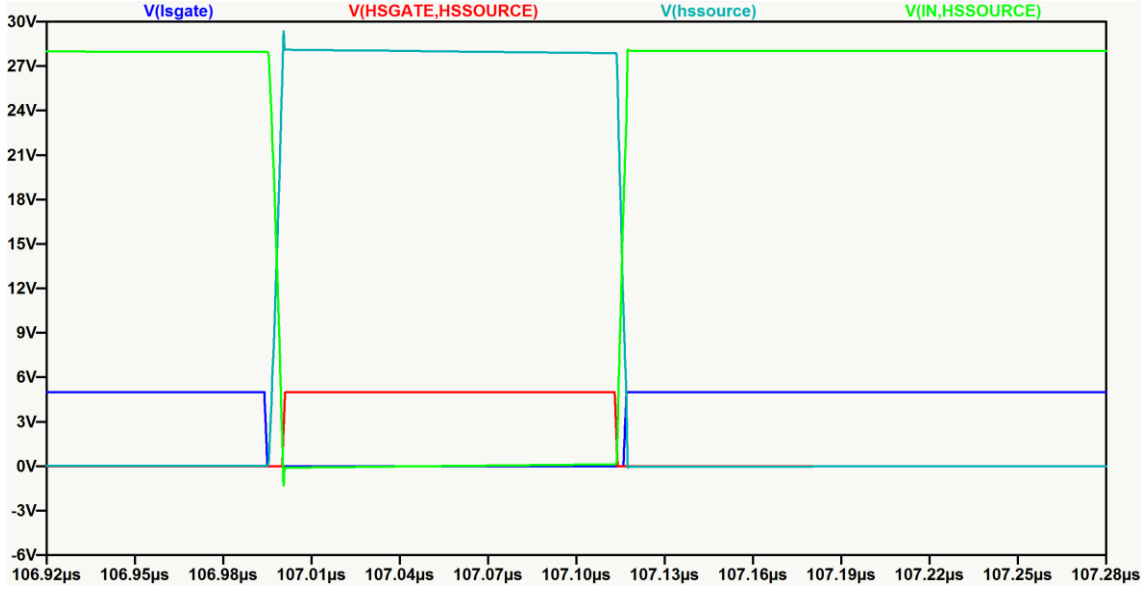
Őekil 4.34'de devrenin ıkıŐ gerilimi grlmektedir. %10 yk altında ıkıŐ geriliminin ortalama deęeri yaklaşık 3.32V olup, ıkıŐtaki gerilim dalgalanmasının tepe-tepe deęeri 100mV'tan kktr.



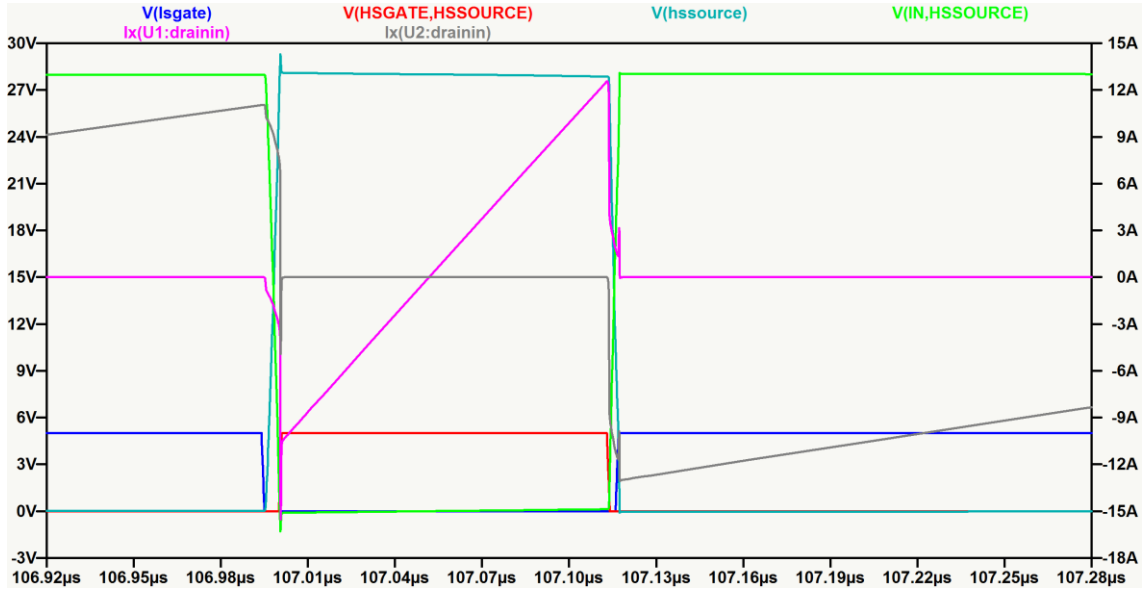
Őekil 4.34. %10 ykte devrenin ıkıŐ gerilimi (Vout)

Devre %10 yk altında alıŐırken Őekil 4.35'de GaN tranzistrlerin kapı srme sinyalleri ve tranzistrler üzerindeki gerilimler gsterilmektedir.

Őekil 4.36'da tranzistrlerin zerinden geen akım dalga Őekillerinden (pembe renkte olan yksek taraf tranzistrn aka-kaynak akımı, gri renkte olan alak taraf tranzistrn aka-kaynak akımı) anlaŐılacaęı zere l zaman evresinde tranzistrler zerinden akım akmaya devam etmektedir. Bu srede tranzistrlerin ıkıŐ kapasiteleri Őarj/deŐarj olup, anahtarlama anında tranzistrler üzerindeki gerilim sifira inmektedir. Benzetim sonularında %10 yk altında tranzistrlerin sifir gerilim anahtarlamasını grebilmek iin l zaman sreleri ayarlanmıŐtır.

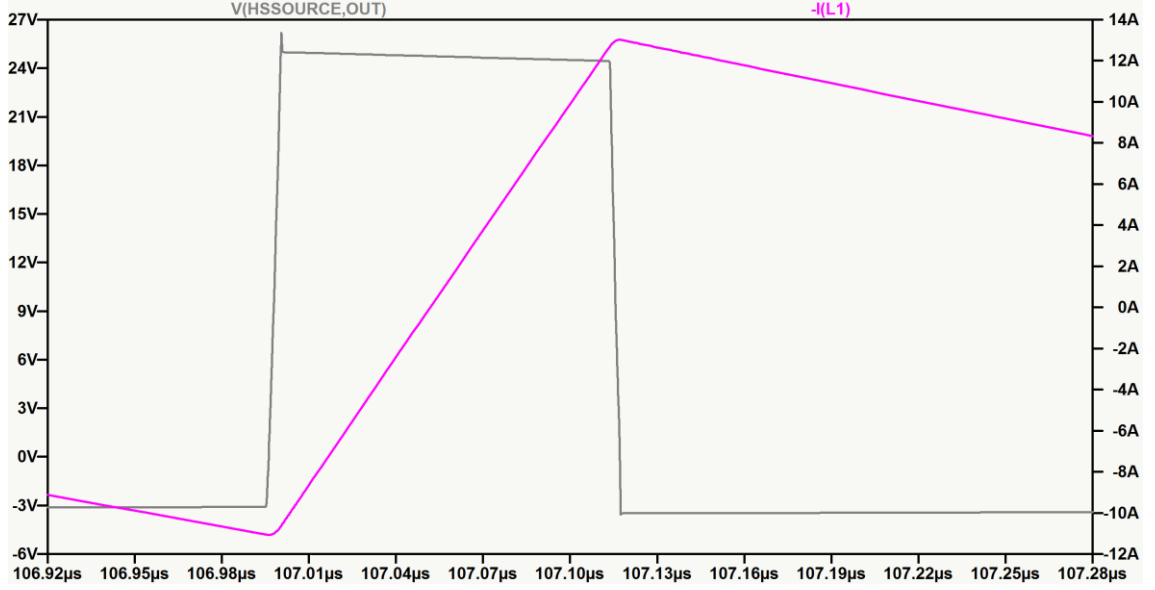


Şekil 4.35. %10 yük altında GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki gerilimlerin dalga şekilleri



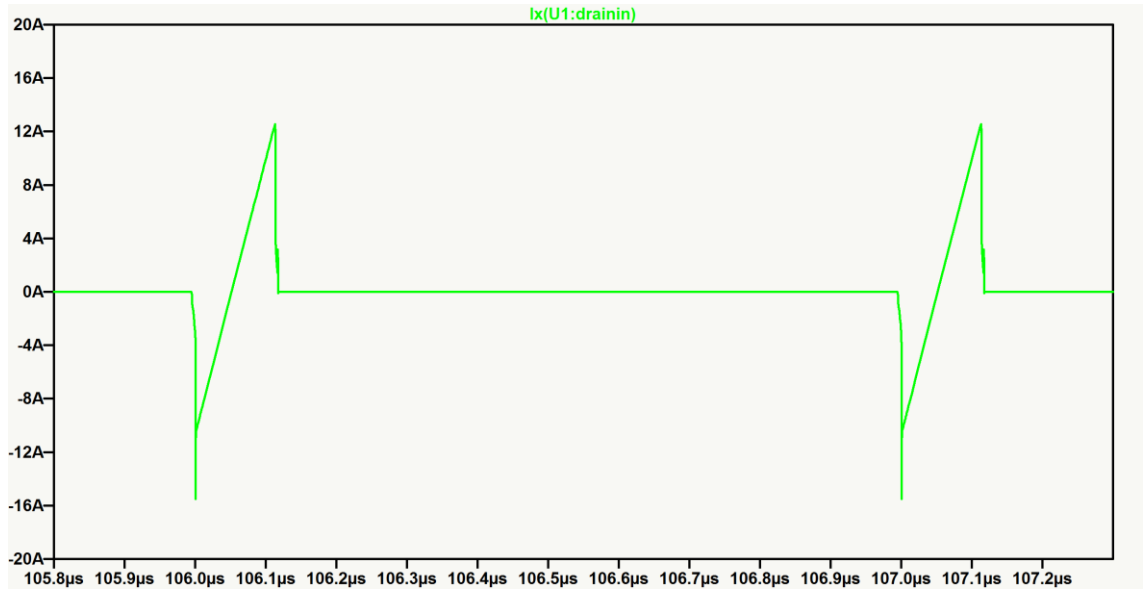
Şekil 4.36. %10 yükte GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki akım-gerilim dalga şekilleri

Şekil 4.37'de %10 yük altında çıkış bobinin üzerindeki gerilim ve akım gösterilmektedir. Çıkış bobini üzerindeki akımın dalgalanma miktarı değişmemiş (~25A), ortalama akım değeri (~0.75A) de beklenildiği gibi %10'a düşmüştür.

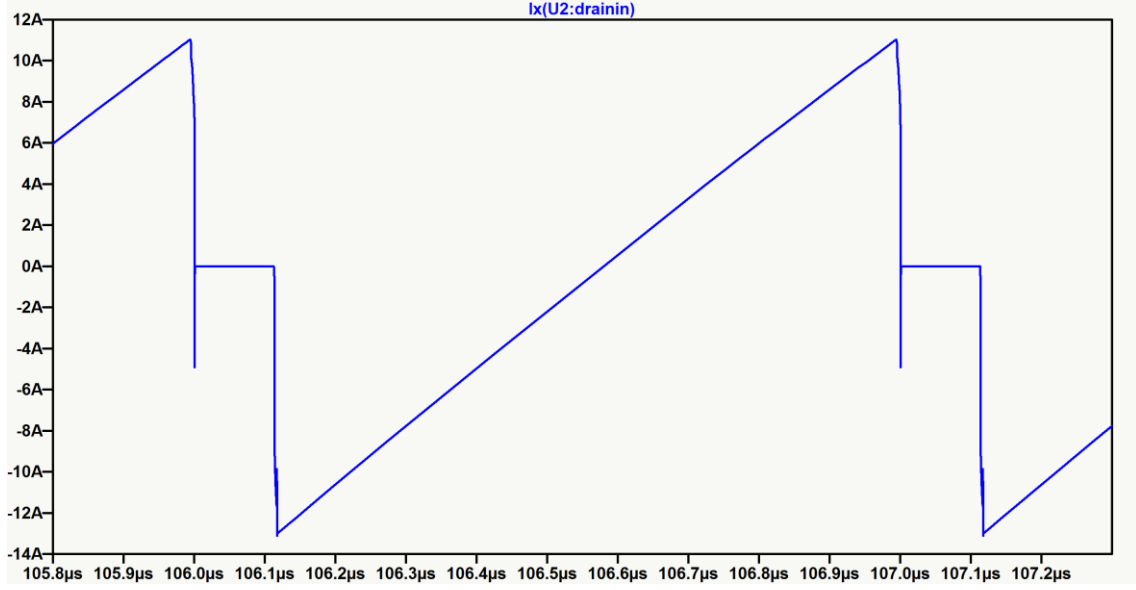


Şekil 4.37. %10 yükte çıkış bobininin üzerindeki gerilim ve akım dalga şekilleri

Şekil 4.38 ve Şekil 4.39'da sırasıyla yüksek taraf (Q_1) ve düşük taraf (Q_2) tranzistörlerinden geçen akımlar gösterilmektedir.

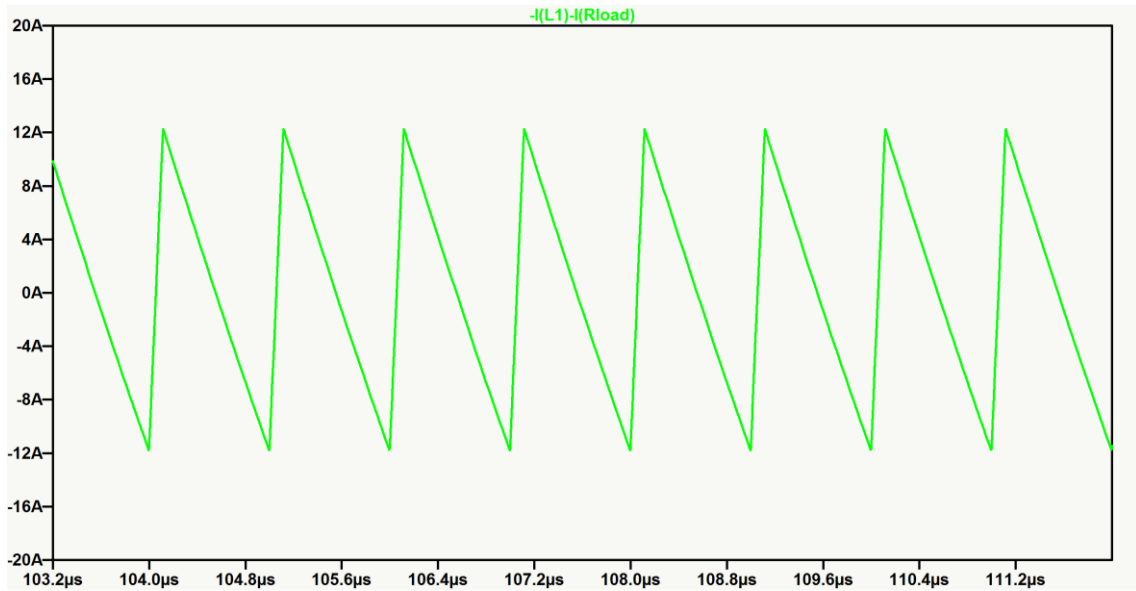


Şekil 4.38. %10 yükte yüksek taraf tranzistörünün (Q_1) akım dalga şekli



Şekil 4.39. %10 yükte düşük taraf tranzistörünün (Q_2) akım dalga şekli

Şekil 4.40'da çıkış kondansatörlerinden geçen akım gösterilmektedir. %10 yük altında benzetim sonucuna göre geçen akımın rms değeri tam yük altındaki değer ile aynıdır.



Şekil 4.40. %10 yük altında çıkış kondansatörlerinden geçen akım dalga şekli

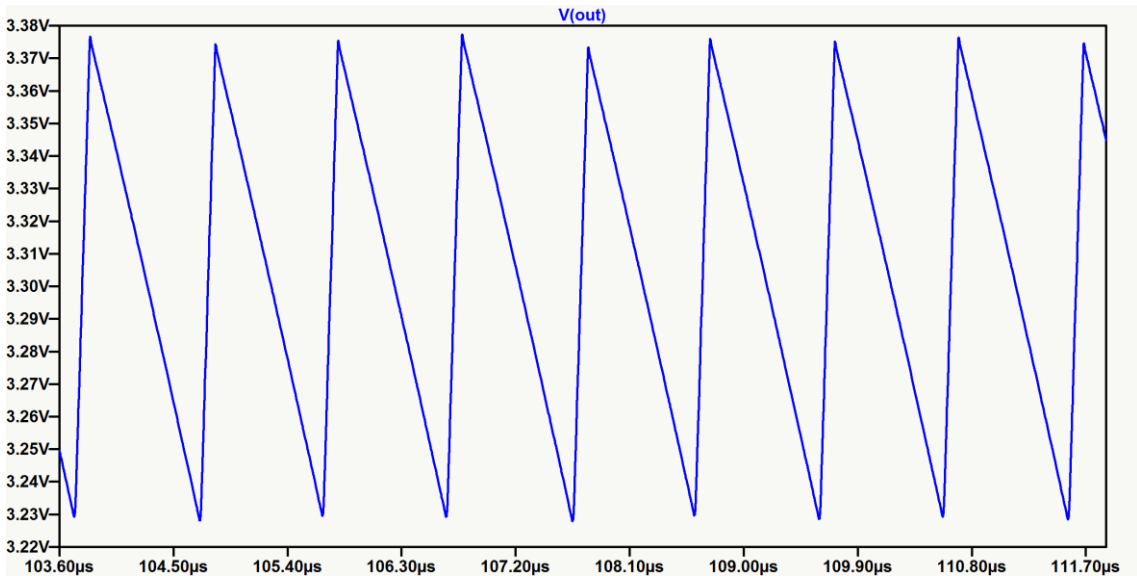
4.5.2. Kapalı Döngü Benzetim Sonuçları

Bilgisayarda kapalı döngü benzetim çalışmasında, devrenin güç katının yanında sürücü ve kontrolcü blokları da yer almaktadır (Şekil 4.26). Kapalı döngü benzetim çalışması ile dönüştürücü tasarımının gerçek ortamdaki çalışması modellenmektedir.

Kapalı döngü benzetim çalışmasında, kart olarak tasarlanmış QSW-ZVS indirici dönüştürücünün doğru modellenmesi için tasarımda kullanılan komponentlerin aynıları kullanılmıştır.

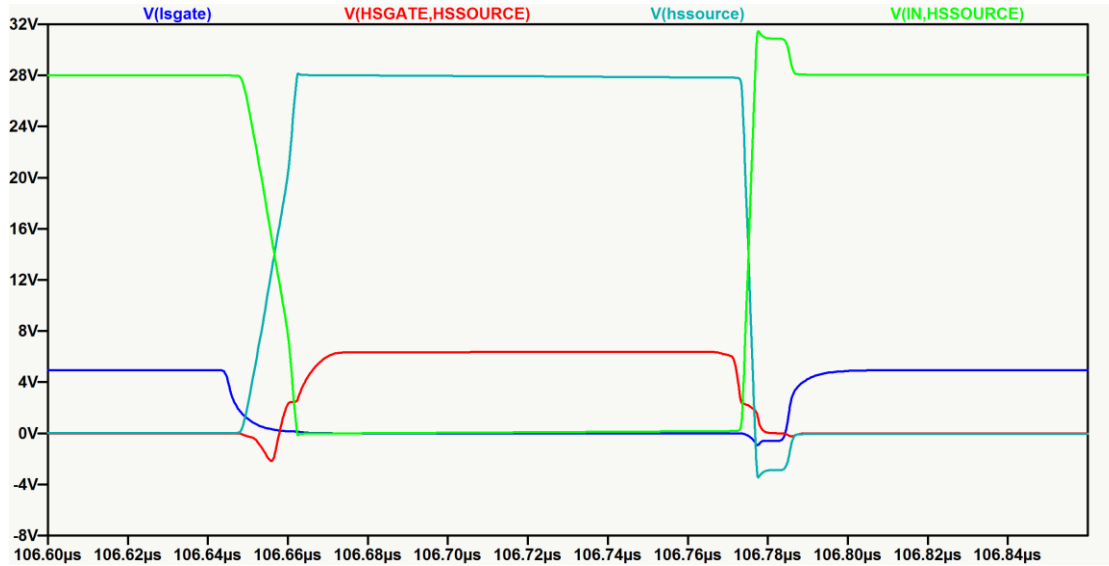
Kapalı döngü benzetim çalışmasında, GaN QSW-ZVS senkron indirici dönüştürücünün tam yük altındaki dalga şekilleri verilmektedir.

Şekil 4.41'de devrenin çıkış gerilimi görülmektedir. Çıkış geriliminin ortalama değeri yaklaşık 3.31V olup, çıkıştaki gerilim dalgalanmasının tepe-tepe değeri yaklaşık 140mV'tur.



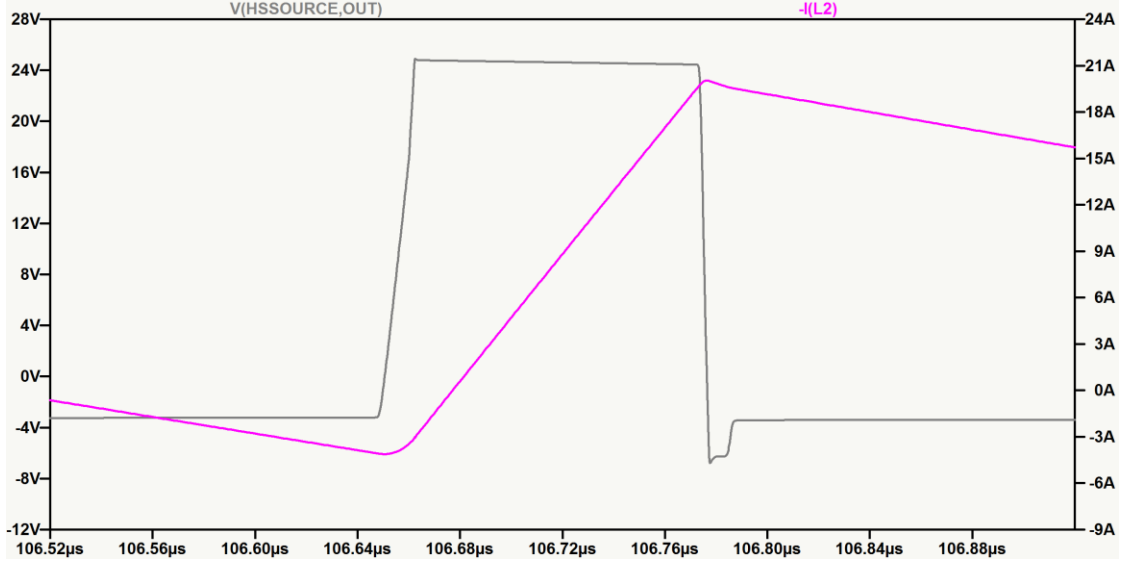
Şekil 4.41. Tam yükte devrenin çıkış gerilimi (Vout)

Şekil 4.42'de GaN tranzistörlerin kapı sürme sinyalleri (mavi renkte olan alçak taraf tranzistör, kırmızı renkte olan yüksek taraf tranzistör) ve tranzistörler üzerindeki gerilimler (turkuaz renkte olan alçak taraf tranzistör, yeşil renkte olan yüksek taraf tranzistör) gösterilmektedir. Dalga şekillerinden görüleceği üzere yüksek taraf tranzistörünün (Q_1) üzerindeki gerilim sıfır iken anahtarlama yapmaktadır. Alçak taraf tranzistörünün (Q_2) kapı açılma sinyali biraz geç kaldığından dolayı ölü zaman içerisinde belli bir zaman aralığında akım, Q_2 tranzistöründe ters yönde akmaktadır (ters yönde iletim olduğu Şekil 4.42'de Q_1 'in kapanıp Q_2 'nin açılmasından önce turkuaz renkte dalga şeklindeki azalma ile gösterilebilir). Bu durum devrenin toplam verimini azaltmaktadır.



Şekil 4.42. Tam yük altında GaN tranzistörlerin kapı sürme sinyalleri ve üzerindeki gerilimlerin dalga şekilleri

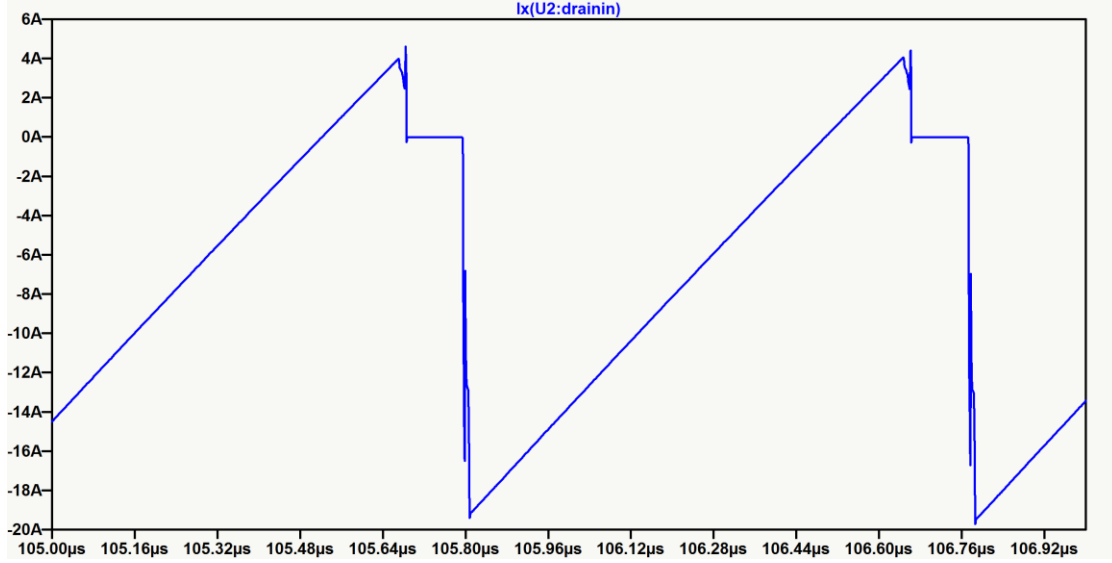
Şekil 4.43, Şekil 4.44, Şekil 4.45 ve Şekil 4.46'da elde edilen sonuçlar, bölüm 4.5.1'de açık döngü benzetim sonuçlarında elde edilenler ile aynıdır. Bu da kontrolcü ve sürücü ile oluşturulan kapalı döngü sisteminin doğru çalıştığını göstermektedir.



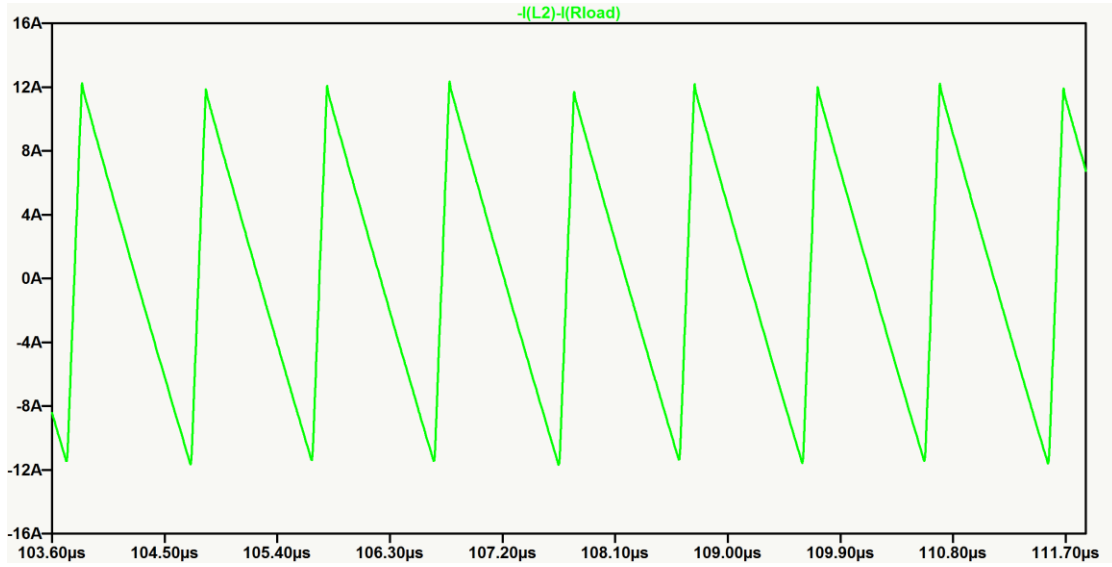
Şekil 4.43. Tam yükte çıkış bobininin üzerindeki gerilim ve akım dalga şekilleri



Şekil 4.44. Tam yük altında yüksek taraf tranzistörünün (Q_1) akım dalga şekli



Şekil 4.45. Tam yük altında düşük taraf tranzistörünün (Q_2) akım dalga şekli

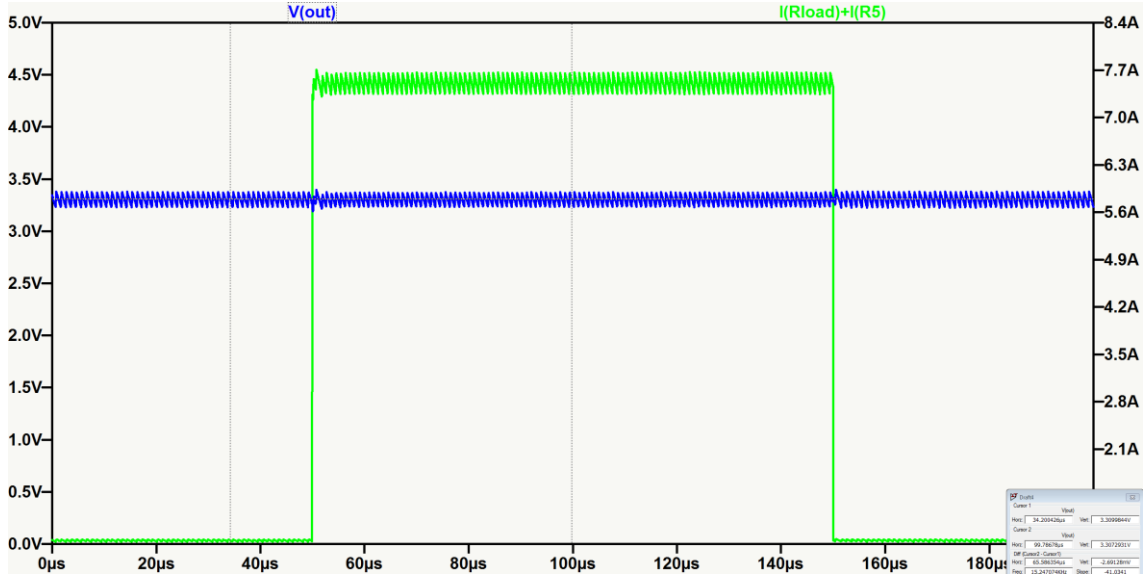


Şekil 4.46. Tam yükte çıkış kondansatörlerinden geçen akım dalga şekli

Kapalı döngü benzetim çalışmasında ani yük ve giriş gerilim seviyeleri değişimlerine tasarımın nasıl cevap vereceği de incelenmiştir.

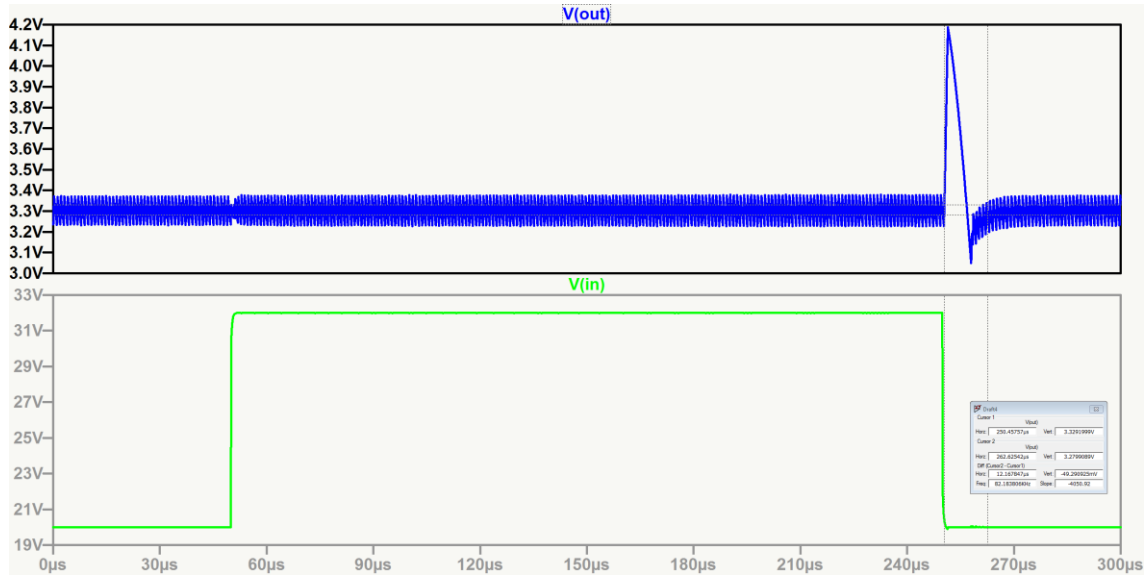
Şekil 4.47'de yüksüz durumdan tam yüke geçiş sırasında çıkış gerilimindeki değişik gösterilmektedir. Şekil 4.47'den görüleceği üzere ani yük değişimlerinde çıkış geriliminde hissedilebilir bir çökme ve/veya yükselme

görülmemektedir. Bu durum tasarımın iyi yük regülasyonuna sahip olduğunu göstermektedir.



Şekil 4.47. Yüksüz durumdan tam yüke geçiş sırasında çıkış gerilimindeki değişim

Şekil 4.48'de devrenin giriş gerilimi, Tablo 4.1. QSW-ZVS Yük noktası senkron indirici dönüştürücü tasarım hedeflerinde verilen azami ve asgari değerler arasında değiştirilmiştir. Giriş gerilimi asgari veya azami olduğunda, çıkış gerilimi denge durumunda değişmemektedir. Giriş geriliminin değişim anlarında çıkış geriliminde çökme/yükselme hareketleri anlık olarak görülebilmektedir. Fakat devre çok hızlı bir şekilde çıkış gerilimini toparlamaktadır. Kapalı döngü sistemi kontrol döngüsünün bant genişliği (bandwidth) yeterli genişliğe sahip olarak ayarlanmıştır. Bu sebepten kontrol döngüsü çok hızlı çalışmaktadır.



Şekil 4.48. Giriş gerilimindeki değişimlere çıkış geriliminin tepkisi

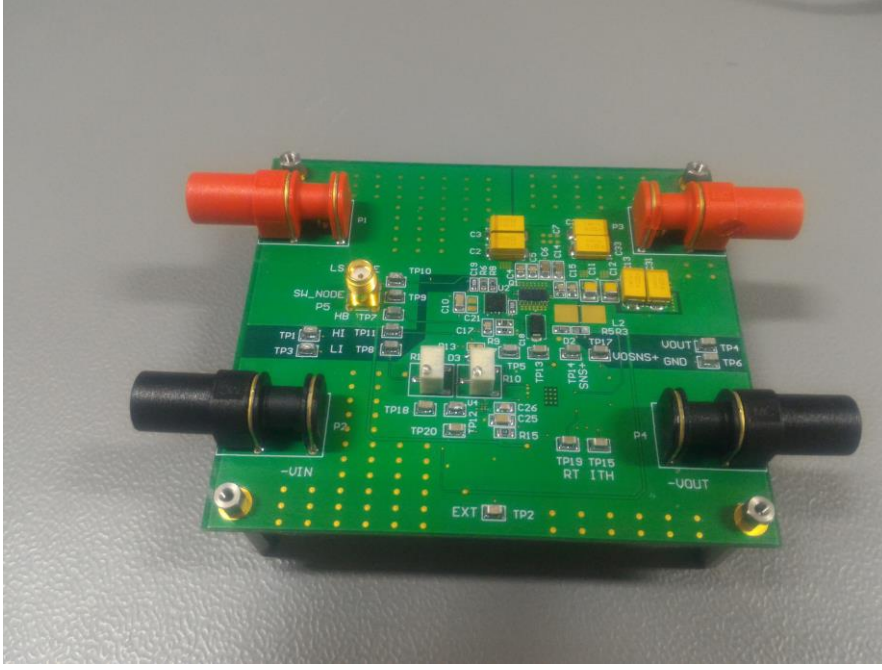
5. DENEYSEL ÇALIŞMALAR

Tezin bu bölümünde QSW-ZVS indirici dönüştürücünün laboratuvar ortamındaki elektriksel test çalışmaları ve tasarımında kullanılan EPC2105 GaN tranzistörün radyasyon altındaki doz etkisini görebilmek için Türkiye Atom Enejisi Kurumunun gama ışınımı laboratuvarındaki test çalışmaları anlatılmaktadır.

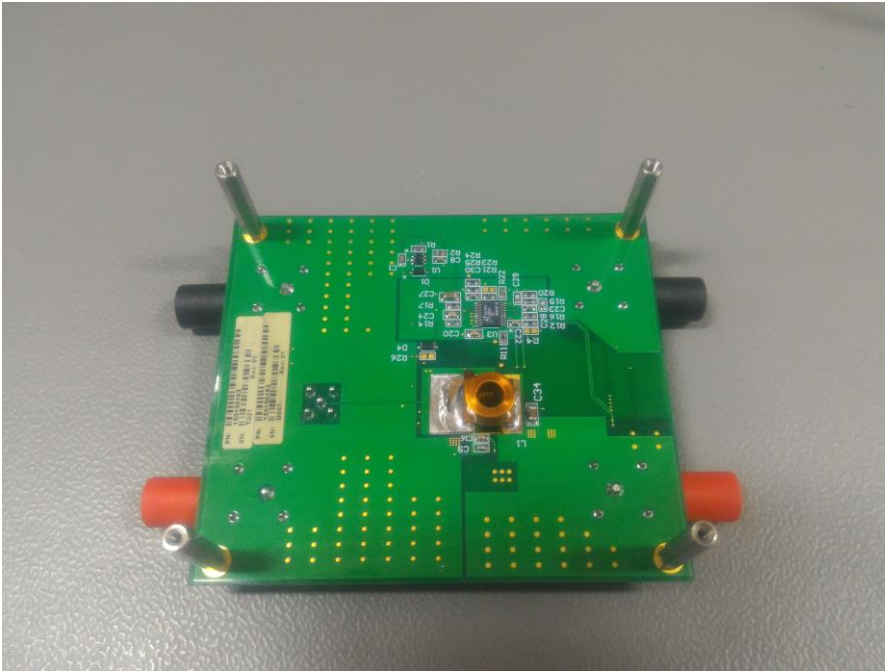
5.1. QSW-ZVS İndirici Dönüştürücü Elektriksel Testleri

5.1.1. Genel Açıklamalar

Tezin bu bölümünde tasarım isterleri Tablo 4.1'de verilen QSW-ZVS indirici dönüştürücünün deneysel çalışmaları anlatılmaktadır. Tez kapsamında tasarımı yapılan QSW-ZVS indirici yük noktası dönüştürücünün gerçekleştirilmiş hali (baskı devre kartı) Şekil 5.1'de gösterilmektedir. Ölçümler, bölüm 4.5'deki benzetim sonuçlarına uygun olarak %10 ve %100 yük altında alınmıştır. Ölçümlerde GaN tranzistörlerin kapı anahtalama gerilimleri ve akaç-kaynak gerilimleri, çıkış gerilim dalgalanmaları ve yük değişimlerine karşı çıkış geriliminin tepkisi gösterilmektedir. Dönüştürücünün farklı giriş gerilimlerinde ve farklı yüklerdeki verim değerlerini ölçmek amacıyla ölçümler de alınmıştır.



(a)



(b)

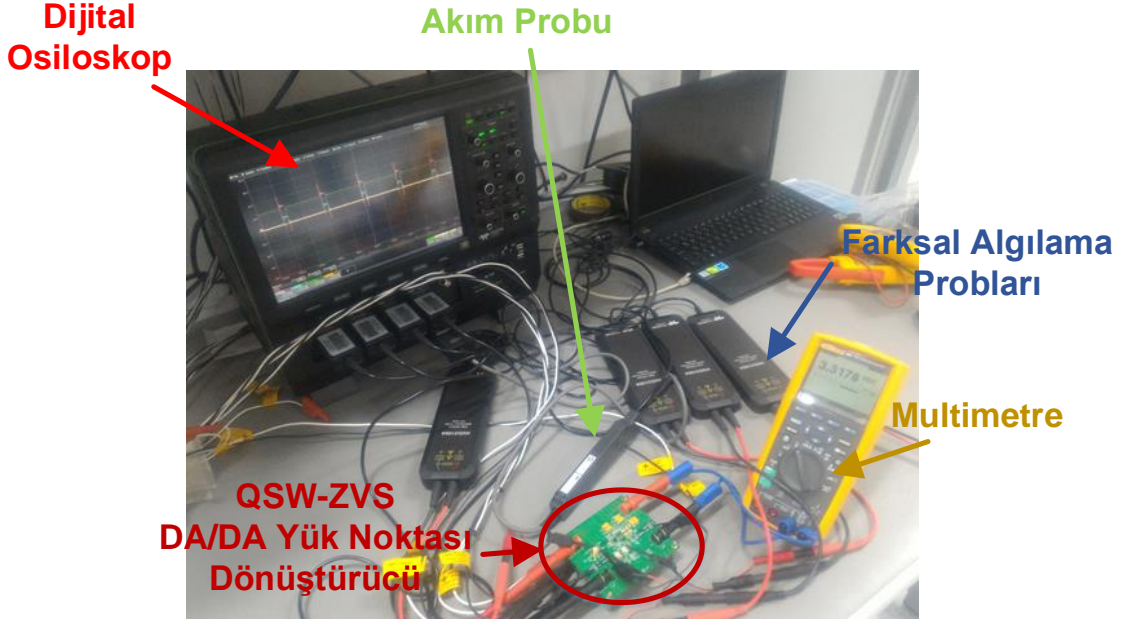
Şekil 5.1. Tez kapsamında tasarlanan QSW-ZVS indirici yük noktası dönüştürücü baskı devre kartı, (a) üstten görünüm (b) alttan görünüm

5.1.2. Test Ortamı ve Kullanılan Cihazlar

QSW-ZVS indirici yük noktası dönüştürücünün test kurulumu Şekil 5.2'de gösterilmektedir. Dönüştürücünün test kurulumunda kullanılan malzemeler Tablo 5.1'de verilmiştir.

Tablo 5.1. Yük noktası dönüştürücünün deneyleri sırasında kullanılan malzemeler

Keysight N8921A – DC Güç Kaynağı (200 V / 70 A / 5000 W)	
Amrel LPL600-120-60 - Programlanabilen DC elektronik yük	
Teledyne Lecroy MDA810A- Osiloskop	
Teledyne Lecroy HVD3106A farksal algılama probu	
Teledyne Lecroy CP030A Akım probu	
Multimetre	

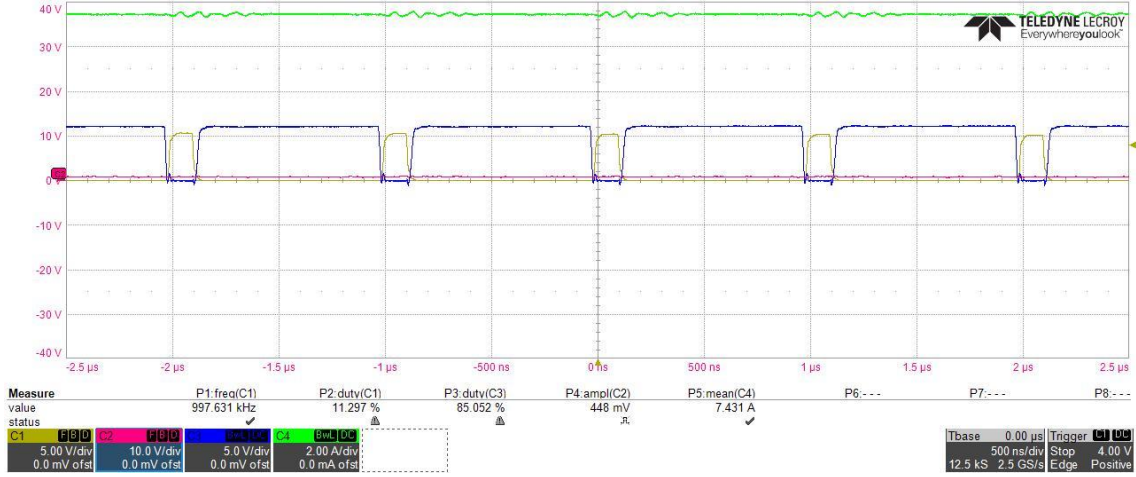


Şekil 5.2. QSW-ZVS indirici yük noktası dönüştürücünün test kurulumu

5.1.3. Deneysel Sonuçlar

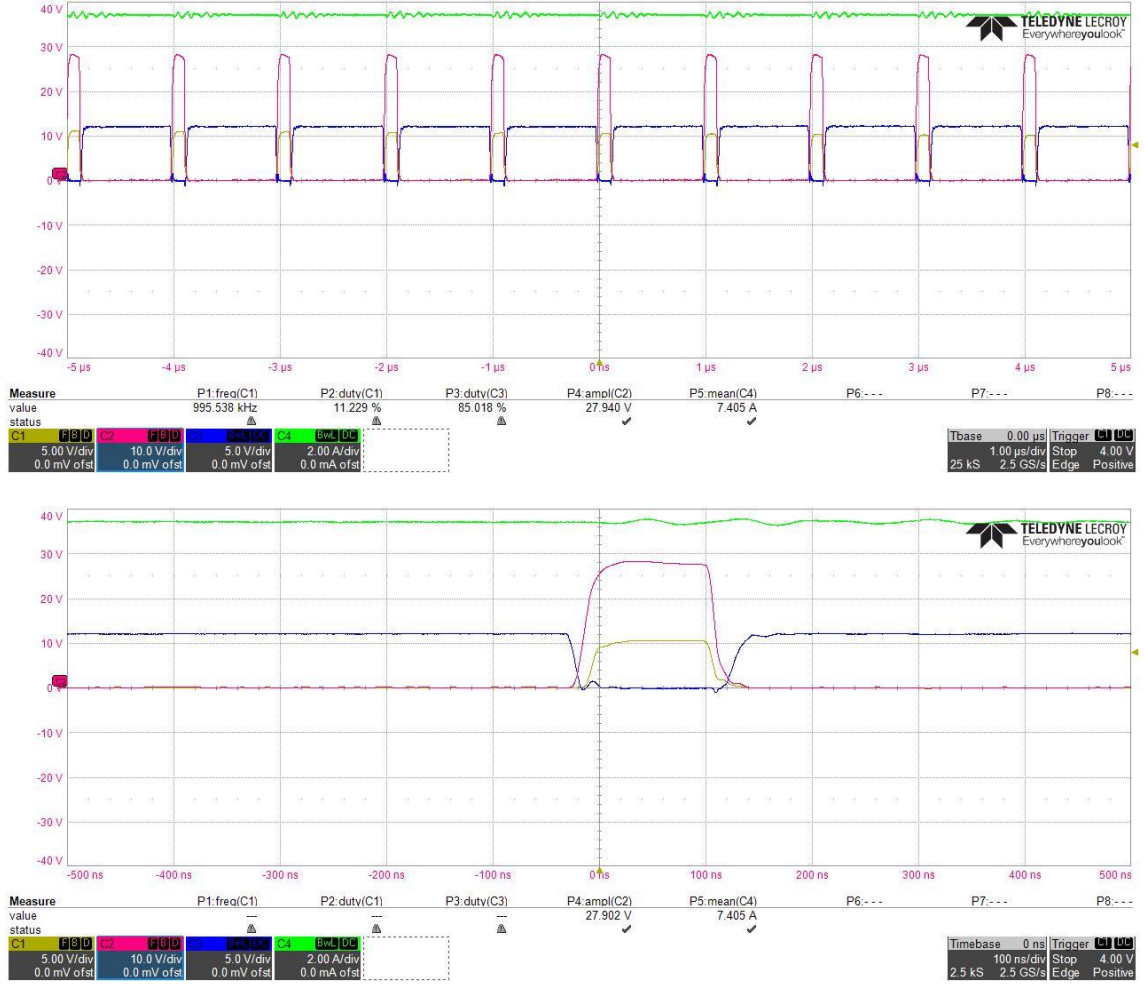
QSW-ZVS indirici yük noktası dönüştürücü Şekil 5.2'de gösterilen test ortamında çalıştırılıp sonuçları kayıt altına alınmıştır. Dönüştürücünün tam yükte, yarım yükte ve %10 yükte çalışmasına dair sonuçlar alınmıştır. Dönüştürücünün farklı giriş gerilimlerinde ve farklı yüklerdeki verim değerlerini ölçmek amacıyla giriş ve çıkış gerilim-akım değerleri de ölçülüp sırasıyla Tablo 5.2 ve Tablo 5.3'de verilmektedir.

Yapılan ilk ölçümler dönüştürücü tam yük altında çalışırken ($I_o=7.5A$) alınmıştır. QSW-ZVS indirici yük noktası dönüştürücü bölüm 4.3'te belirtildiği üzere 1MHz anahtarlama frekansında ve yaklaşık %11,8'lik görev çevrim oranında çalışmaktadır. Devrenin anahtarlama frekansı ve görev çevrim oranı Şekil 5.3'de verilen Q_1 ve Q_2 tranzistörünün kapı darbe gerilim sinyalleri grafiğinden doğrulanmaktadır.



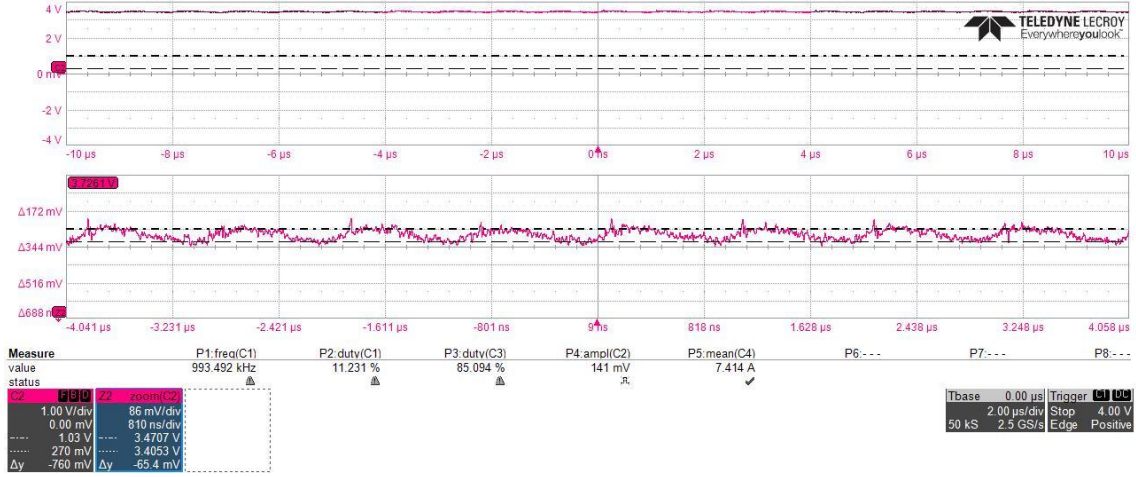
Şekil 5.3. Tam yük altında Q₁ ve Q₂ kapı darbe gerilimleri

Şekil 5.4'de dönüştürücünün yüksek (Q₁) ve alçak taraf (Q₂) tranzistörlerinin kapı darbe sinyalleri ile anahtarlama düğümü noktasındaki (diğer bir deyişle Q₂ tranzistörünün üzerindeki gerilim) gerilimin dalga şekilleri gösterilmektedir. Yük noktası dönüştürücünün sıfır gerilim anahtarlama yapabildiğini anlamak için anahtarlama düğümü noktası gözlemlenmiştir. Q₂ tranzistörü kapanıp Q₁ tranzistörünün açılmasına kadar geçen ölü zamanda, çıkış bobinindeki terse akan akım Q₂ tranzistörünün çıkış kapasitansını (C_{oss2}) şarj etmekte ve anahtarlama düğümü noktasının gerilimini arttırmaktadır. Bu durum bölüm 4.2'de detaylı anlatılmaktadır. Anahtarlama düğümü noktasındaki gerilim Şekil 5.4'den de görüleceği üzere giriş gerilimine (28V) ulaştığında Q₁ tranzistörünün açılma sinyali gelip, tranzistörü sıfır gerilimde anahtarlamaktadır. Q₁ tranzistörü belirli görev çevrim süresinden sonra kapanmaktadır. Q₁ tranzistörü kapanıp Q₂ tranzistörü açılmadan geçen süre zarfında (ölü zaman süresinde), Q₁ tranzistörünün çıkış kapasitansı şarj olduğundan anahtarlama düğümü noktasındaki gerilim sıfıra doğru azalmaktadır. Q₂ tranzistörünün üzerindeki gerilim sıfır olduğunda, tranzistör açılmaktadır.



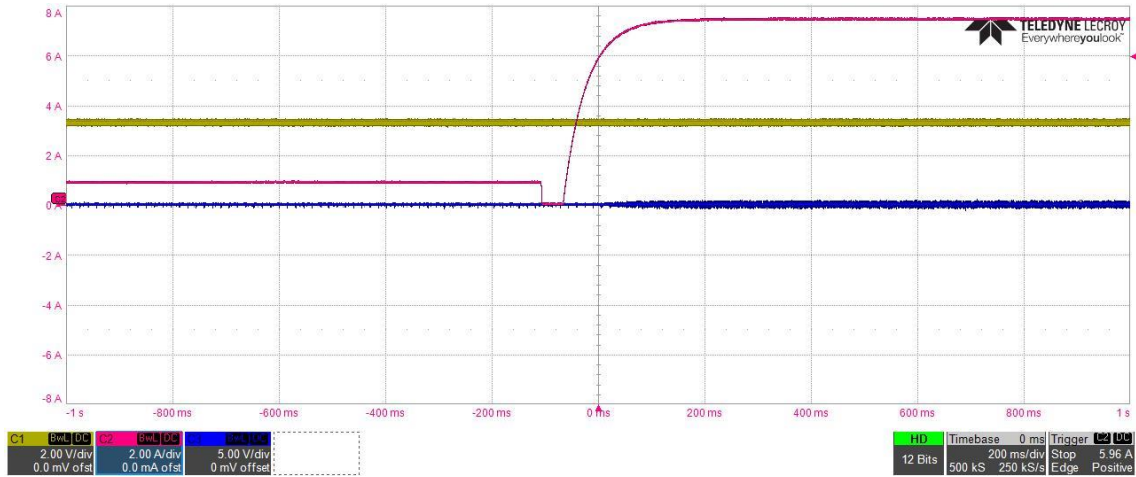
Şekil 5.4. Tam yükte Q_1 ve Q_2 kapı darbe sinyalleri ve anahtarlama düğüm noktası gerilim ($V_{gsQ1} - V_{gsQ2} - V_{sw}$)

Tablo 4.1'de verilen tasarım isterlerinde maksimum çıkış gerilim dalgalanması tepe-tepe değeri 100mV olarak verilmektedir. Şekil 5.5'deki deney sonuçlarından çıkıştaki gerilim dalgalanmasının 65mV tepe-tepe değerinde olduğu görülmektedir. Elde edilen bu değer, hedeflenen değeri karşılamaktadır.

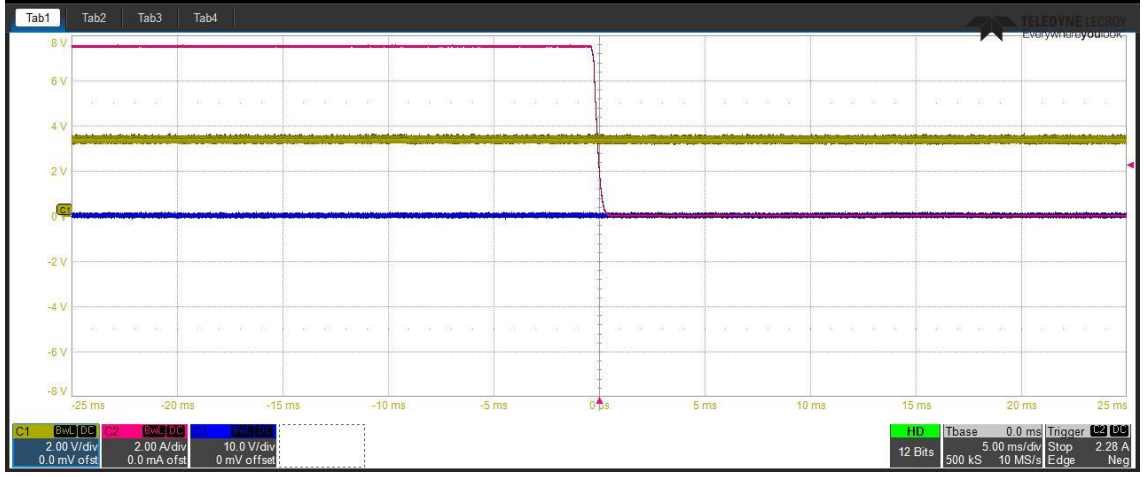


Şekil 5.5. Tam yükte çıkış gerilimindeki dalgalanma

Çıkış geriliminin, yüksüzden tam yüke ve tam yükten yüksüz duruma geçişine olan tepkisi sırasıyla Şekil 5.6 ve Şekil 5.7'de verilmektedir. Bu şekillerden de görüleceği üzere dönüştürücünün bu değişimlere olan tepkisi çok hızlıdır. Devrenin kontrol döngüsü hızlı olduğundan çıkış geriliminde bu değişimlere tepki olarak herhangi bir çökme ya da yükselme görülmemektedir.

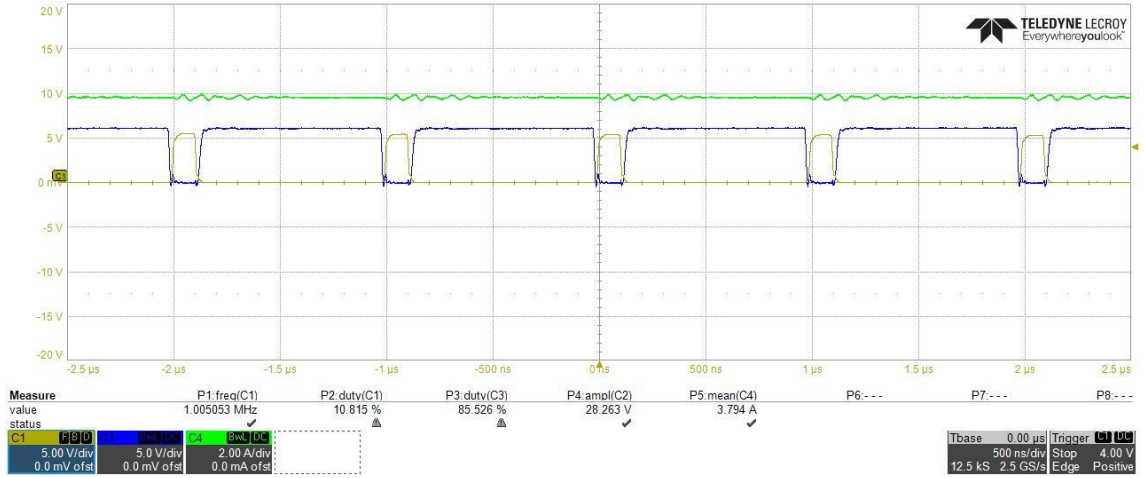


Şekil 5.6. Sıfırdan tam yüke geçiş anında çıkış gerilimi



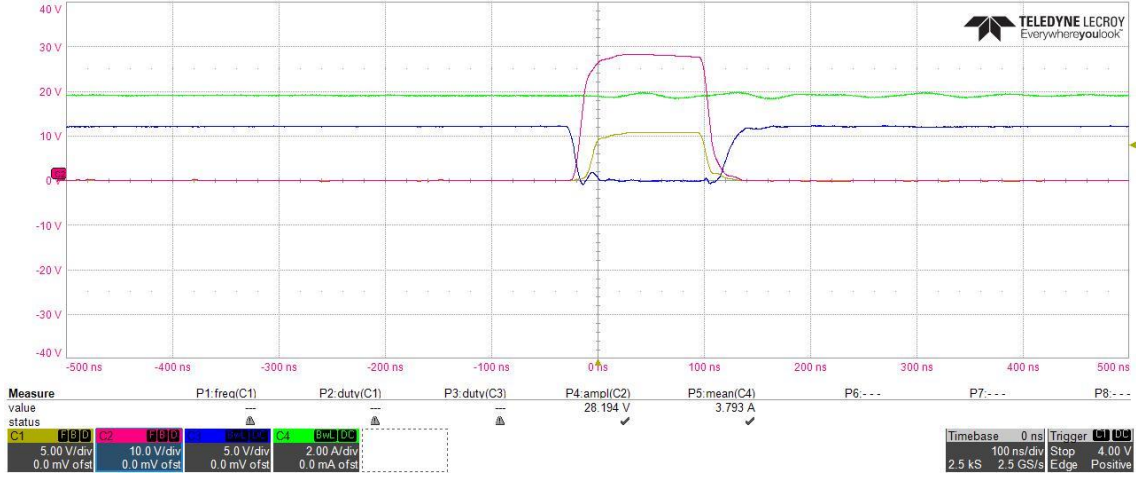
Şekil 5.7. Tam yükten sıfır yüke geçiş anında çıkış gerilimi

Şekil 5.8'de dönüştürücünün yarım yük (%50 yük) altında Q_1 ve Q_2 tranzistörlerinin kapı darbe gerilimleri gösterilmektedir. Dönüştürücü 1MHz anahtarlama frekansında ve %11'lik görev çevrim oranında çalışmaktadır.



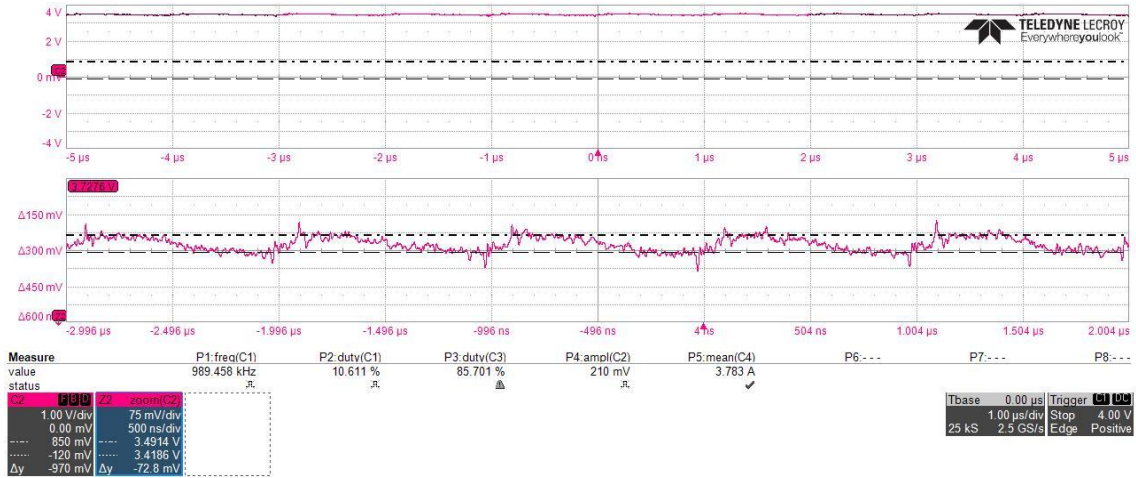
Şekil 5.8. Yarım yük altında Q_1 ve Q_2 kapı darbe gerilimleri

Dönüştürücünün yarım yük altındaki Q_1 ve Q_2 tranzistörlerinin kapı darbe sinyalleri ile anahtarlama düğümü noktasındaki gerilimin dalga şekilleri Şekil 5.9'da gösterilmektedir. Dönüştürücüdeki tranzistörler, Şekil 5.9'dan da görüleceği üzere yumuşak anahtarlama yapmaktadırlar.



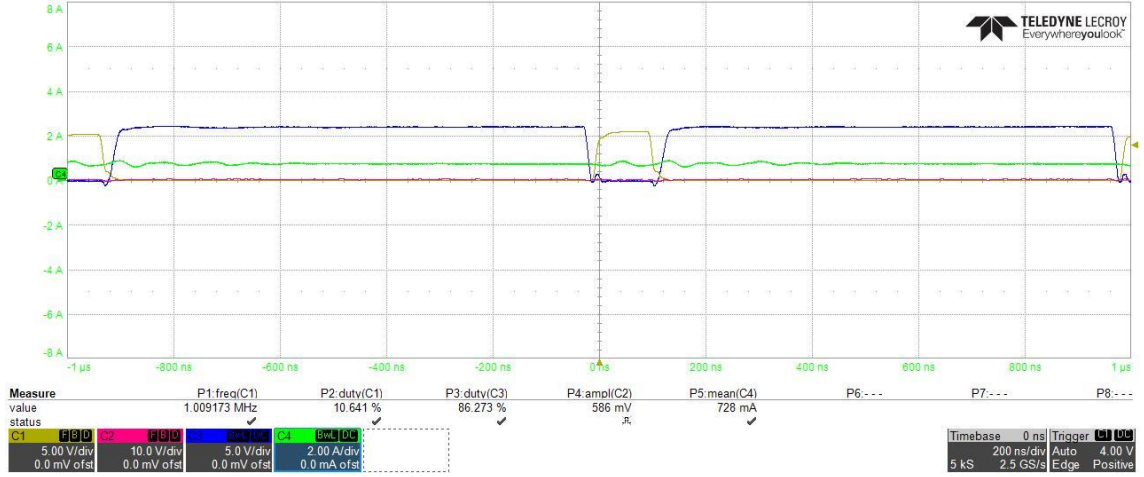
Şekil 5.9. Yarım yükte Q_1 ve Q_2 kapı darbe sinyalleri ve anahtarlama düğüm noktası gerilimi ($V_{gsQ1} - V_{gsQ2} - V_{sw}$)

Dönüştürücünün yarım yük altındaki çıkış gerilimindeki dalgalanma miktarı, tam yük altındaki sonuçlara benzer olup Tablo 4.1'deki isterleri karşılamaktadır. Ölçülen gerilim dalgalanmasının tepe-tepe değeri 70 mV'tur (Şekil 5.10).



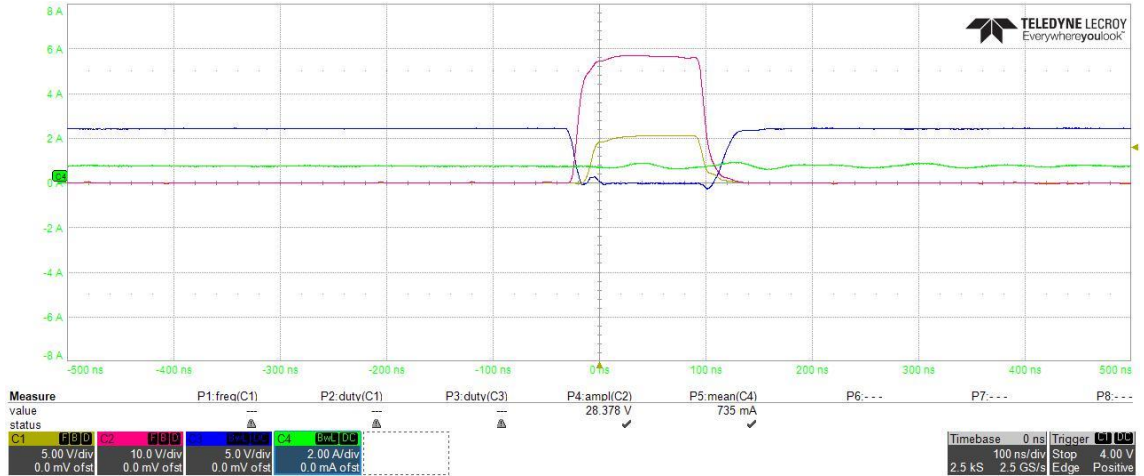
Şekil 5.10. Yarım yükte çıkış gerilimindeki dalgalanmalar

Dönüştürücünün düşük yüklerdeki performansını görebilmek amacıyla %10 yük (~0.75A) altında ölçümler alınmıştır. Şekil 5.11'de gösterildiği gibi dönüştürücü, %10 yük altında 1MHz anahtarlama frekansında ve %11'lik görev çevrim oranında çalışmaktadır.



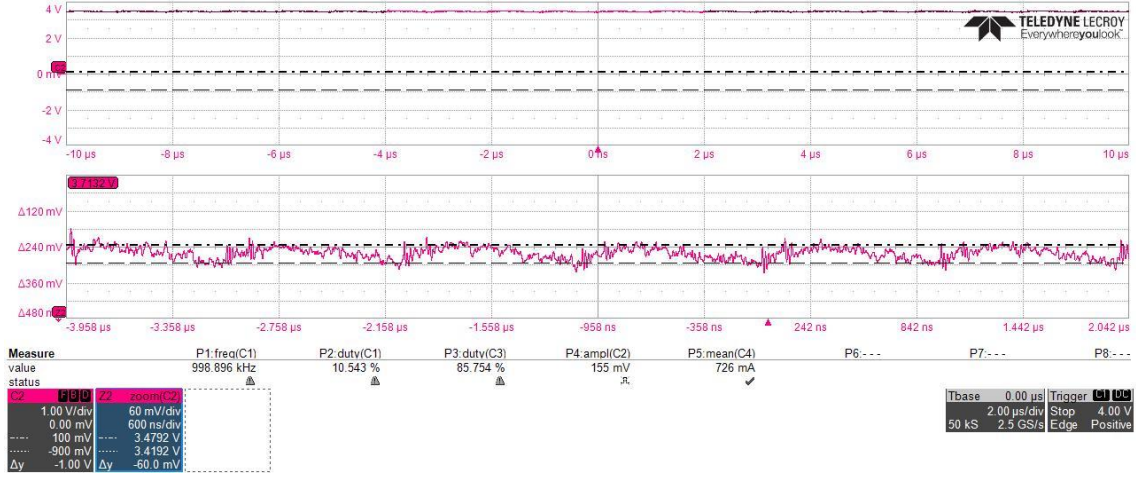
Şekil 5.11. %10 yük altında Q_1 ve Q_2 kapı darbe gerilimleri

Dönüştürücünün Şekil 5.12'deki tranzistörlerin kapı darbe gerilimleri ve anahtarlama düğüm noktası gerilimi incelendiğinde %10 yük altında da yumuşak anahtarlama yaptığı gözlemlenmektedir.



Şekil 5.12. %10 yükte Q_1 ve Q_2 kapı darbe sinyalleri ve anahtarlama düğüm noktası gerilimi ($V_{gsQ1} - V_{gsQ2} - V_{sw}$)

Dönüştürücünün %10 yük altındaki çıkış gerilimindeki dalgalanma miktarı, tam ve yarım yük altındaki sonuçlara benzer olup Tablo 4.1'deki isterleri karşılamaktadır. Ölçülen gerilim dalgalanmasının tepe-tepe değeri yaklaşık 60 mV'tur. Çıkıştaki gerilim dalgalanma miktarı, yükten çekilen da (dc) akımdan bağımsız olduğundan farklı yüklerde yaklaşık aynı sonuçlar elde edilmiştir ((30).



Şekil 5.13. %10 yükte çıkış gerilimindeki dalgalanmalar

Dönüştürücünün Tablo 4.1'deki giriş gerilim aralığında farklı giriş gerilim seviyelerinde devrenin giriş ve çıkış güçleri tam yük altında ölçülmüştür (Tablo 5.2). Bu ölçülen değerlere göre devrenin veriminin değişimi Şekil 5.14'de gösterilmektedir.

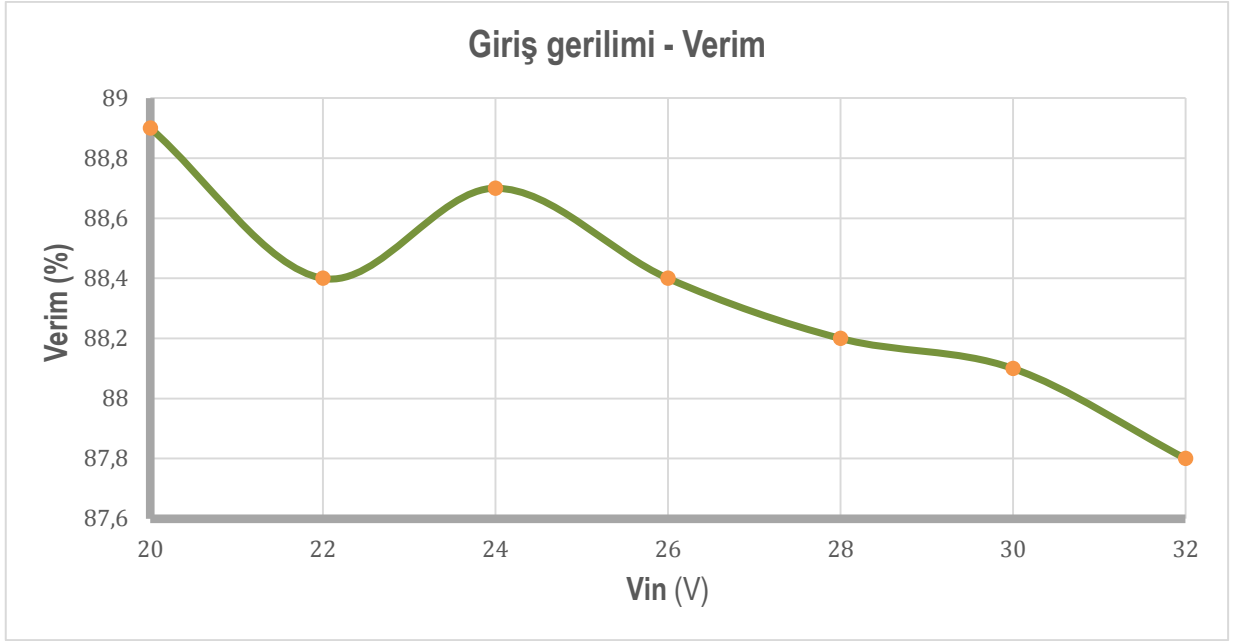
Tablo 5.2. Farklı giriş gerilimleri altında giriş-çıkış akım ve gerilim değerleri ve devrenin verim değişimi

V_{in} (V)	I_{in} (A)	V_{out} (V)	I_{out} (A)	Verim (%)
32	0.88	3.295	7.50	87.8
30	0.935	3.295	7.50	88.1
28	1.0	3.295	7.50	88.2
26	1.075	3.295	7.50	88.4
24	1.16	3.295	7.50	88.7
22	1.27	3.295	7.50	88.4
20	1.39	3.295	7.50	88.9

Dönüştürücünün hat regülasyonu, giriş geriliminin değişimine göre çıkış gerilimindeki değişim miktarını göstermektedir (71). Hat regülasyonu iyi tasarlanmış bir güç kaynağında sifıra yakın olmalıdır. Tablo 5.2'den de görüleceği

üzere dönüştürücünün çıkış gerilimi, giriş geriliminin değişimlerine karşı karardır. Dönüştürücünün ölçülebilir hat regülasyonu yaklaşık sıfırdır.

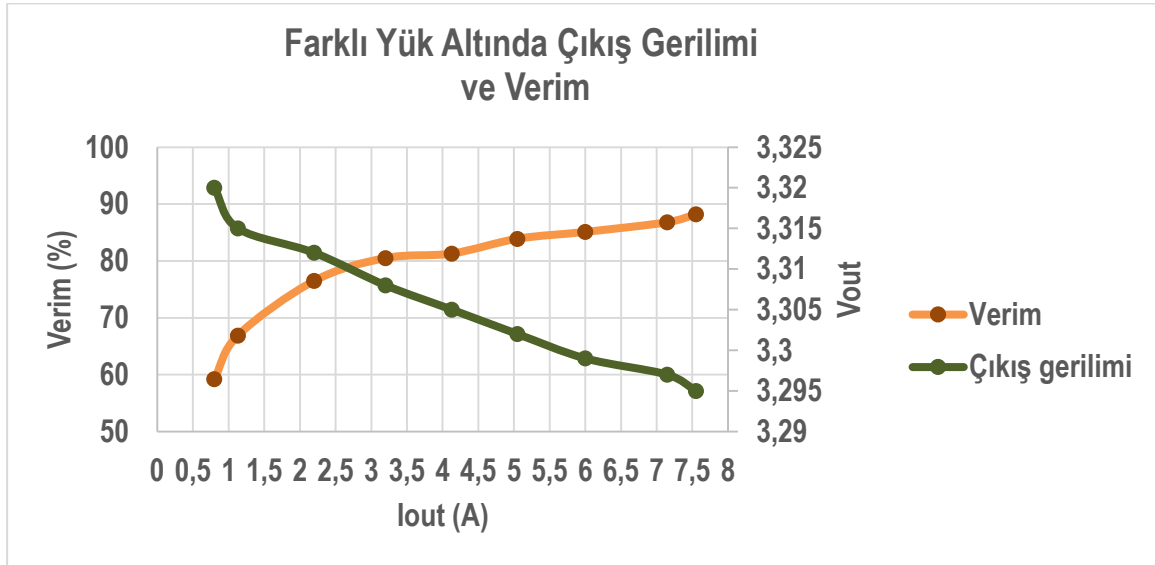
$$\text{Hat Reg. (\%)} = \frac{\Delta V_{out}}{\Delta V_{in}} * 100 \quad (71)$$



Şekil 5.14. Farklı giriş gerilimi altında verim değişimi

Tablo 5.3. Farklı çıkış yükleri altında giriş-çıkış akım ve gerilim değerleri ve devrenin verim değişimi

V _{in} (V)	I _{in} (A)	V _{out} (V)	I _{out} (A)	Verim (%)
28	0.16	3.32	0.8	59.3
28	0.20	3.315	1.13	66.9
28	0.34	3.312	2.2	76.5
28	0.47	3.308	3.2	80.5
28	0.60	3.305	4.13	81.3
28	0.71	3.302	5.05	83.9
28	0.83	3.299	6	85.1
28	0.97	3.297	7.15	86.8
28	1	3.295	7.55	88.8



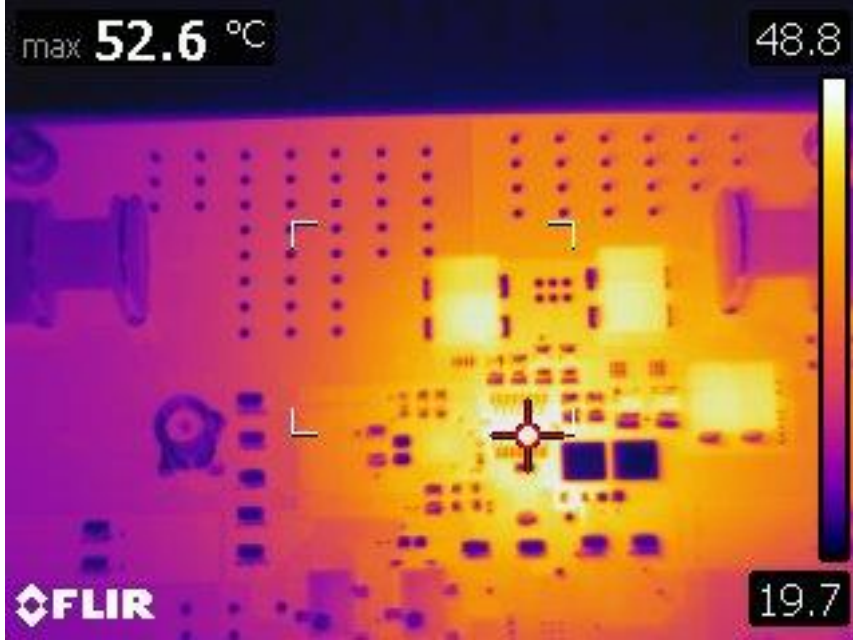
Şekil 5.15. Farklı çıkış yüklerinde çıkış geriliminin ve verimin değişimi

Dönüştürücünün yük regülasyonu, minimum ve maksimum yük altında çıkış gerilimindeki farkın nominal yük altındaki çıkış gerilimine oranına eşittir (72). Tablo 5.3'de dönüştürücünün farklı yük altında çıkış gerilimleri verilmiştir. Minimum yük olarak 0.8A, nominal yük olarak 4A ve maksimum yük olarak da 7.5A alındığında, dönüştürücünün yük regülasyonu yaklaşık %0.75 olarak hesaplanır.

$$Yük Reg. (\%) = \frac{V_{min,yük} - V_{max,yük}}{V_{nom,yük}} * 100 \quad (72)$$

$$Yük Reg. (\%) = \frac{3.32V - 3.295}{3.305} * 100 \cong 0.75$$

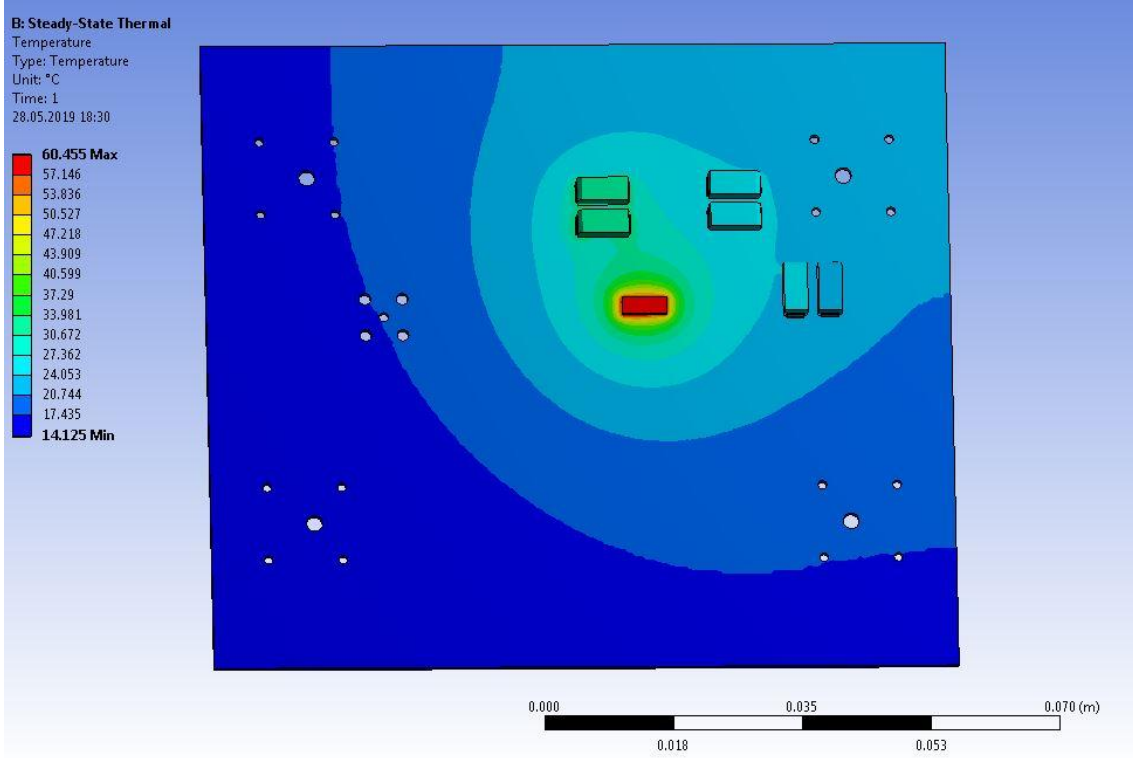
Dönüştürücünün tam yük altında çalışırken ısı görüntüsü Şekil 5.16'da verilmiştir. Bu görüntüden anlaşılacağı üzere Gan tranzistörler ısını baskı devre üzerinden rahatlıkla atabilmektedir. Baskı devre kartı katmanları, ısı iletimi daha iyi yapabilmesi için bakır kalınlıkları 2oz (~70µm) olarak tasarlanmıştır.



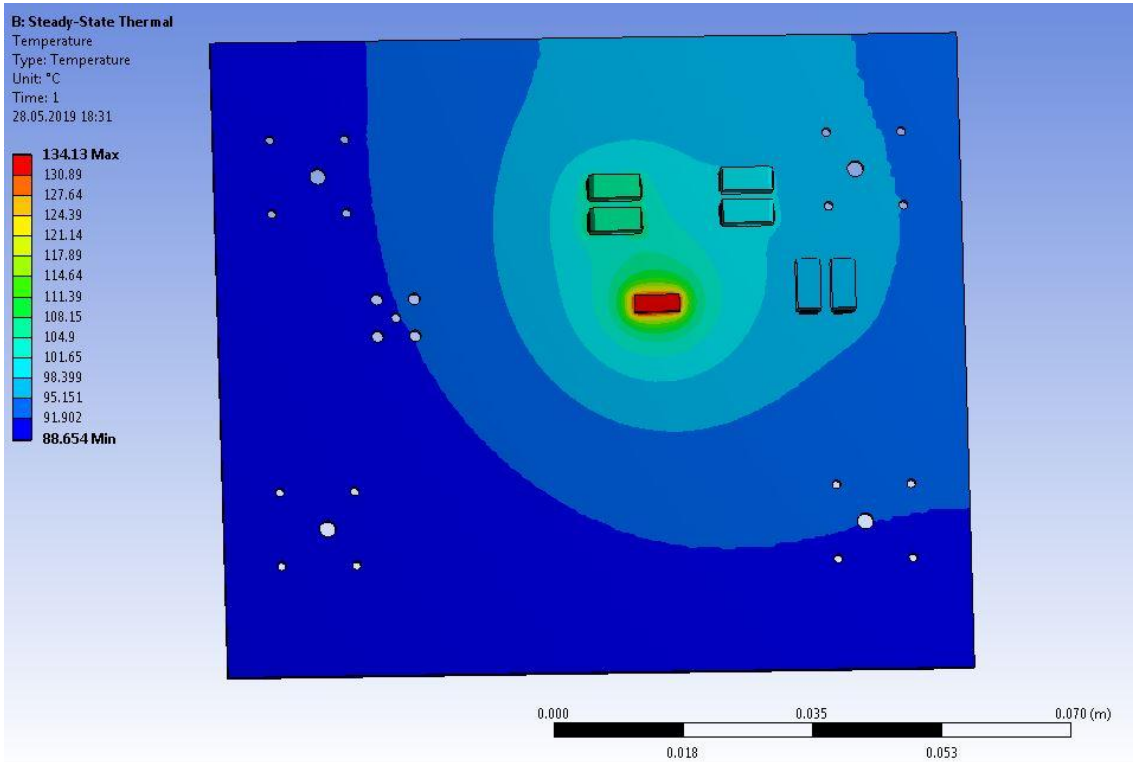
Şekil 5.16. Dönüştürücünün tam yükteki ısıl görüntüsü

Dönüştürücünün ortam sıcaklığı açısından zorlayıcı değerlerdeki (-35 ve +70 °C) ısıl analizleri, uygun analiz programları kullanılarak bilgisayar ortamında yapılmıştır. Dönüştürücüdeki kaybın büyük bir çoğunluğu GaN tranzistörler ve çıkış kapasitelerinde olduğu için bu malzemelerin -35 ve +70 °C sıcaklıktaki analizleri yapılmıştır (Şekil 5.17 ve Şekil 5.18). Isıl analizde, dönüştürücü tam yükte çalışırken GaN tranzistörler ve çıkış kapasitelerindeki kayıp değerleri bölüm 4.4'deki kayıp analizinde bulunan değerler göz önüne alınarak yapılmıştır. Ayrıca dönüştürücünün ileride uydu uygulamalarında kullanılması durumu düşünülerek ısıl analizler havasız ortam olan termal vakum oda (TVAC-Thermal Vacuum Chamber) şartlarında yapılmıştır.

Şekil 5.18 +70 °C'deki analizde GaN tranzistörün en fazla 134 °C sıcaklıklara çıktığı gözükmemektedir. Bu sıcaklık derecesinde tranzistör, teknik özellik dökümanında (EK 1) verilen değere (maksimum çalışma sıcaklığı=150 °C) göre sorunsuz çalışabilmektedir. Fakat tranzistörleri ısıl açıdan yormamak ve dönüştürücüyü güvenli çalıştırma amacıyla tranzistörlerde pasif soğutucu önlemleri almak gerekmektedir.



Şekil 5.17. Termal vakum oda şartlarında -35°C 'deki dönüştürücünün ısıl analizi



Şekil 5.18. Termal vakum oda şartlarında $+70^{\circ}\text{C}$ 'deki dönüştürücünün ısıl analizi

5.2. EPC2105 GaN Tranzistörlerin Gama Işınımı Radyasyon Testi

5.2.1. Genel Açıklamalar

GaN tranzistörlerin malzemesel özelliklerinden ötürü radyasyona olan dayanımları iyi olduğundan, GaN tranzistörlerin uydu uygulamalarında kullanımları son yıllarda hızla artmaktadır. GaN tranzistörlerin toplam iyon dozu etkisine ve tekil olay etkisine dayanımı ile ilgili endüstride birçok test ve çalışma yapılmıştır [62][67].

Tezin bu bölümünde indirici dönüştürücüde anahtarlama elemanı olarak kullanılan EPC2105 GaN tranzistörün radyasyon altındaki toplam iyonlaşma doz etkisini görmek amacıyla gama ışınımı testleri yapılmıştır.

Gama ışınımı, elektromanyetik spektrumda frekansı en yüksek, dalga boyu en düşük olan ışınım şeklidir. Gama ışınımı ile elde edilen enerji, moleküler bağları koparmak ve atomları iyonlaştırmak için yeterli olup, atomun çekirdek yapısını bozup kalıcı radyoaktif etki bırakmamaktadır. Gama ışınımı kalıcı radyoaktif etki bırakmadığından endüstride özellikle tıp ve gıda sektöründe sterilizasyon amaçlı kullanımı artmaktadır.

Gama ışınımı için kullanılan en uygun kaynaklar kobalt-60 (⁶⁰Co) ve sezyum-137 (caesium-137) maddeleridir. Endüstride sezyum-137 kullanımı sınırlı olup genellikle ⁶⁰Co kullanımı yaygındır. Bunun nedenleri ⁶⁰Co maddesinin üretim sürecinin kolay ve uygun fiyatlı olması, su içerisinde çözünmemesi ve uyguladığı doz etkisinin mesafe ile kolayca ayarlanabilmesidir.

Toplam iyonlaşma doz etkisi kilogram başına biriken enerji miktarı ölçülerek belirlenir. Kilogram başına düşen enerji miktarı uluslararası birim sisteminde Gray (Gy) olarak tanımlanmaktadır.

$$1 \text{ Gy} = 1 \text{ J/kg} \quad (73)$$

Literatürde ise “Gray” terimi yerine “Rad” terimi daha sıklıkla kullanılmaktadır.

$$1 Gy = 100 rads \quad (74)$$

5.2.2. Gama Işınımı (⁶⁰Co) Test Ortamı

GaN tranzistördeki toplam iyon dozu etkisini görebilmek amacıyla Türkiye Atom Enerji Kurumu'nun Ankara Sarayköy'deki Nükleer Araştırma ve Eğitim Merkezi'nin gama ışınlama test laboratuvarı kullanılmıştır. Gama ışınlama odasının görüntüsü Şekil 5.19'da verilmiştir. Işıma kaynağı (⁶⁰Co) Şekil 5.19'da görülen ızgara yapısının altında su içerisinde muhafaza edilmektedir (Şekil 5.20). Işınlama odası radyasyona karşı zırlı bir yapıya sahiptir. Oda içerisinde yürütülen operasyonların kontrolü ve güvenliği otonom bir yazılım üzerinden yapılmaktadır. Kaynağın su içerisinde muhafaza edilmesi, oda içerisinde personelin sağlıklı bir şekilde işlem yapabilmesini sağlamaktadır.



Şekil 5.19. TAEK Nükleer Araştırma ve Eğitim Merkezinin gama ışınlama test odası



Şekil 5.20. Su içerisinde muhafaza edilen gama ışıma kaynağı, ^{60}Co

Gama ışınlama testi, tüm kapıların kilitlemesinden sonra kontrol yazılımı üzerinden güvenli bir şekilde başlatılır. Su içerisindeki ^{60}Co kaynak, kaldırma mekanizması ile sudan çıkartılıp test odasındaki madde ya da cihazlara ışınlım

yapar. Madde ya da cihazın maruz bırakılacağı doz şiddeti, madde/cihazın kaynağa olan uzaklığıyla ve değişken kalınlıklı metal kutuların içerisine konularak ayarlanır. Madde/cihazın maruz kaldığı doz miktarı ise dozimetre kullanılarak ölçülür. Bu tesiste referans dozimetre olarak %1 ölçüm hassasiyetine sahipi Alanin-EPR tipi dozimetreler kullanılmaktadır (Şekil 5.21).

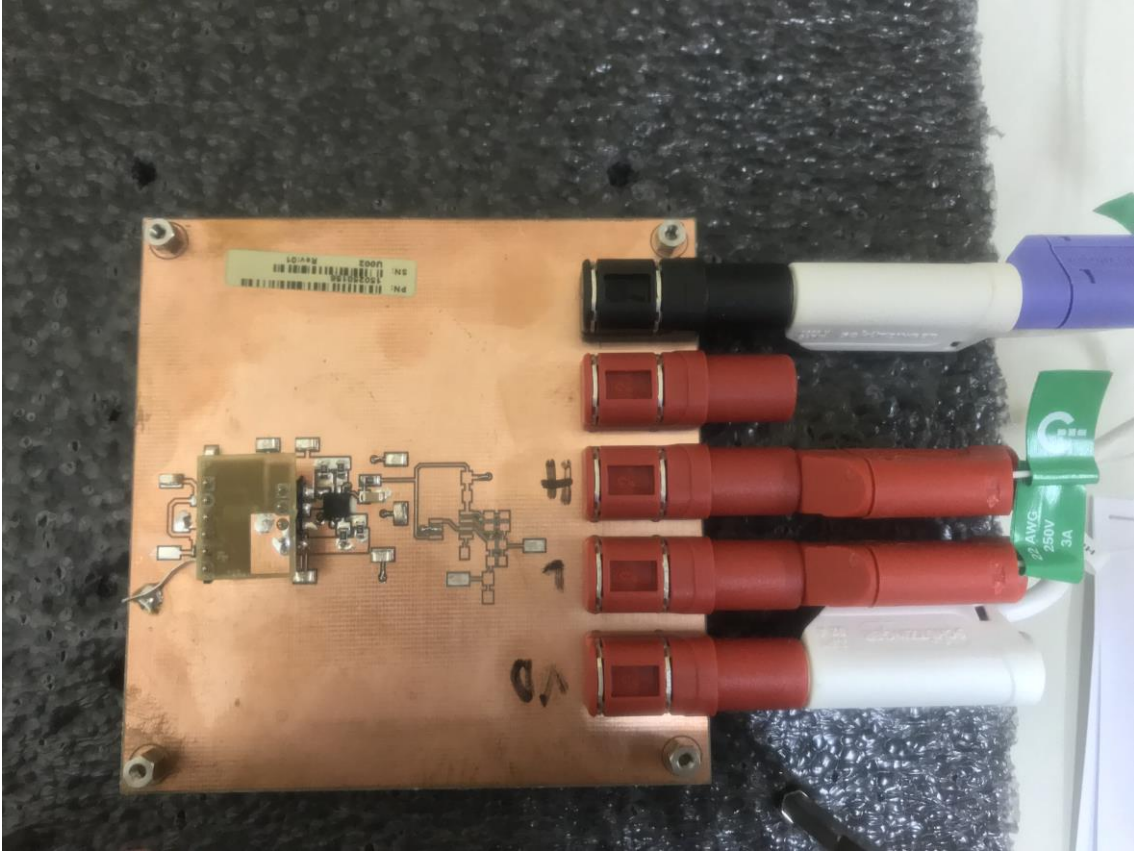


Şekil 5.21. Farklı tipteki Alanin-EPR dozimetreler

Madde ya da cihazların maruz bırakılmak istendiği doz oranı ayarlandıktan sonra test işlemi başlatılır. Uygulanan her doz oranından sonra cihazlar test odasından çıkartılıp kontrol odasına alınarak istenilen parametreleri test edilir.

5.2.3. Gama Işınımı Deneysel Sonuçlar

Tez kapsamında kullanılan EPC2105 GaN tranzistörün toplam doz etkisi altında gama ışınması ile kapı eşik değerindeki değişimler gözlemlenmiştir. Gama ışınım testleri sadece GaN tranzistörlere ve sürücü entegresine uygulanmıştır.



Şekil 5.22. Gama ışınma testleri için hazırlanmış GaN tranzistör ve sürücünden oluşan test kartı

GaN tranzistörler, gama ışınması altında 12 kRad/saat doz oranı uygulanarak test edilmiştir. Bu doz oranı test altındaki kartın gama ışınma odasında belirli bir mesafede metal bir kutunun içine konulması ile elde edilmiştir (Şekil 5.23). İlk iki uygulama 1'er saat olup üçüncü uygulama 2 saat sürdürülüp tranzistörlerde biriken toplam doz değeri 50 kRad olana kadar test devam ettirilmiştir. Testler sırasında GaN tranzistörlerde doz etkisini daha iyi görebilmek için tranzistörlerin kapı elektrotlarına 5V gerilim verilip akaç ve kaynak elektrotları da toprağa çekilmiştir. Bu yöntem, literatürdeki toplam doz ile ilgili standart halindeki test metodlarında da (MIL-STD-750 Method 1019, ESCC 22900) yer almaktadır.



Şekil 5.23. Gama ışımalarının doz ayarı için kullanılan metal kutu düzeneği

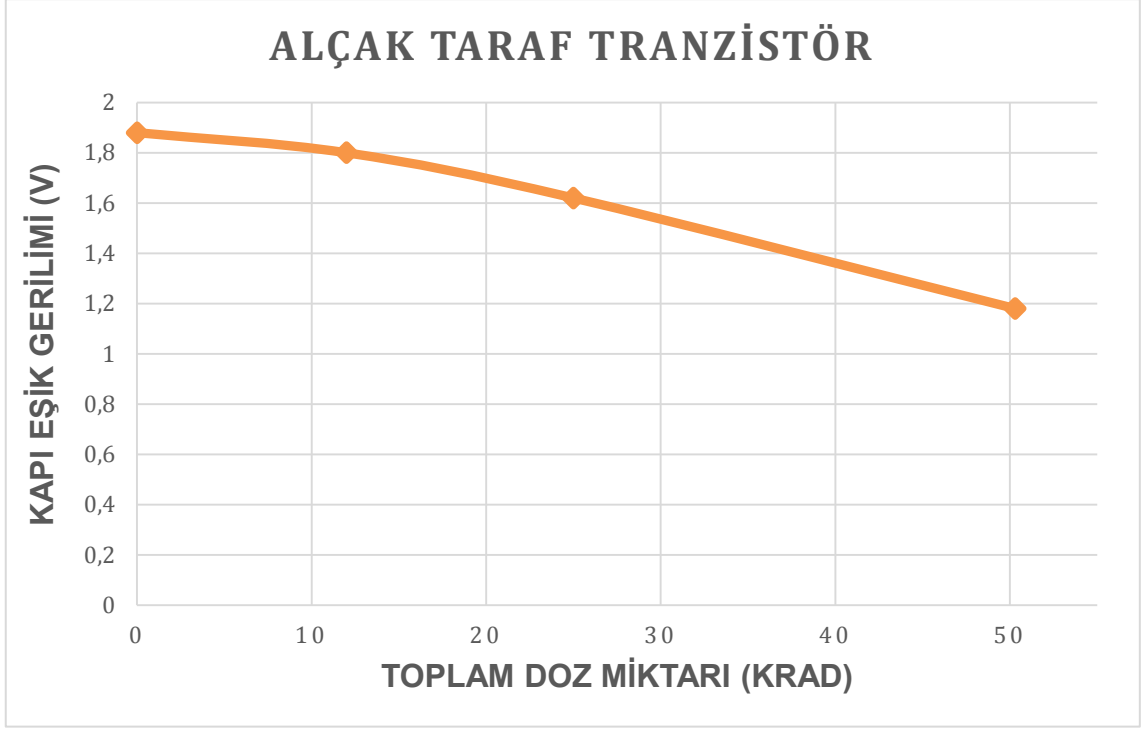
Gama ışınlamasından önce EPC2105 GaN tranzistör paketindeki yüksek taraf ve alçak taraf tranzistörlerin kapı eşik değerleri (V_{th}) sırasıyla 1.68V ve 1.88V olarak ölçülmüştür.

Gama ışınlamanın test evrelerinde ölçülen tranzistör kapı eşik gerilim değerleri Tablo 5.4'de verilmiştir.

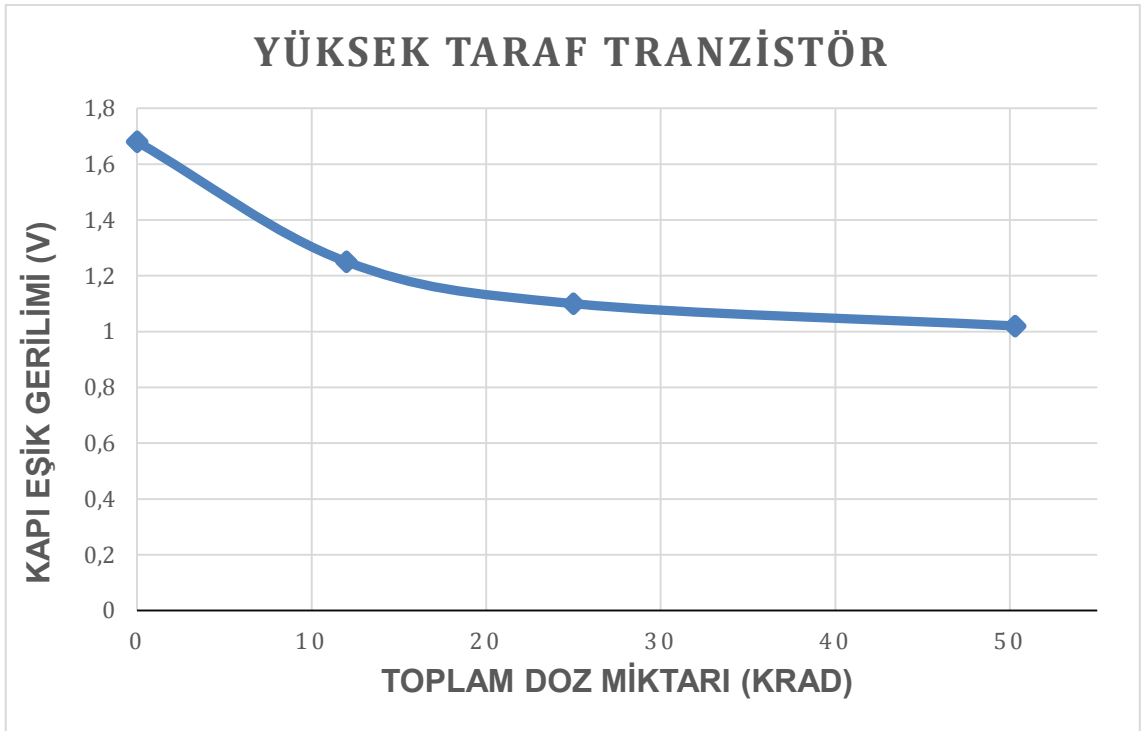
Tablo 5.4. Gama ışın testi aşamasında yüksek taraf ($V_{th,HS}$) ve alçak taraf ($V_{th,LS}$) GaN tranzistörlerin kapı eşik gerilim değerleri değişimi

	$V_{th,HS}$ (V)	$V_{th,LS}$ (V)	Toplam Doz Miktarı (kRad)
Test Öncesi	1.68	1.88	0
Birinci ara (1 saat sonunda)	1.25	1.8	12
İkinci ara (2 saat sonunda)	1.10	1.62	25
Üçüncü ara (4 saat sonunda)	1.02	1.18	50.3

EPC2105 içerisindeki iki GaN tranzistörün kapı eşik gerilim değerlerinin toplam doz radyasyon etkisiyle, bölüm 3.5.8.3'de bahsedildiği gibi azaldığı gözlemlenmiştir (Şekil 5.24 ve Şekil 5.25).



Şekil 5.24. EPC2105 alçak taraf GaN tranzistörünün total doz etkisine bağlı kapı eşik gerilim değeri değişimi



Şekil 5.25. EPC2105 yüksek taraf GaN tranzistörünün total doz etkisine bağlı kapı eşik gerilim değeri değişimi

6. SONUÇLAR ve GELECEK ÇALIŞMALAR

Bu tez çalışmasında, anahtarlama elemanı olarak galyum nitrat tranzistörlerin kullanıldığı, 28V giriş geriliminden 3.3V çıkış gerilimine dönüştüren, 1MHz anahtarlama frekansında çalışıp 25W çıkış gücüne ve %88.8 verime sahip, izole olmayan yarı-kare dalga sıfır gerilim anahtarlama (QSW-ZVS) indirici yük noktası dönüştürücü tasarlanmıştır. Yük noktası çeviricilerde, yüksek verime ve güç yoğunluğuna ulaşmak en önemli hedeflerin başında gelmektedir. Bu sebeple tez çalışmasında verimi arttırmak amacıyla izole olmayan senkron indirici topolojisi seçilmiştir. Dönüştürücünün boyutlarını azaltıp güç yoğunluğunu arttırmak amacıyla anahtarlama elemanı olarak yüksek frekanslarda anahtarlama daha yatkın olan galyum nitrat tranzistörler seçilmiştir.

Yük noktası dönüştürücülerin görevi uygulamalarda genellikle yüksek akım ihtiyacını karşılamak olduğundan, tez çalışması kapsamında tasarlanan dönüştürücünün tam yükteki verimini arttırmaya yönelik çalışmalar yapılmıştır. Tam yükte verimin yüksek olması için dönüştürücüye sıfır gerilim anahtarlama yapılmıştır. Dönüştürücüdeki anahtarların sıfır gerilimde açılmaları için ilaveten rezonans elemanlar (L ve C) kullanılmamış, mevcutta bulunan çıkış bobini ve tranzistörlerin kapasitansları kullanılmıştır. Çıkış filtre bobinini ve GaN tranzistörlerin çıkış kapasitanslarını rezonans yapıda kullanıp yumuşak anahtarlama yapabilmek için dönüştürücü zorlama sürekli iletim modunda (FCCM) çalıştırılmıştır. Zorlama sürekli iletim modunda çıkış bobininin değeri kritik seviyesinin altında seçilmiştir. Çıkış bobininin değeri küçültüldüğünden dolayı bobin üzerinden geçen akımın dalgalanma (ripple) değeri artmıştır. Bu artış da devredeki iletim kayıplarını arttırmaktadır. Fakat çalışma frekansı yükseldikçe tranzistörlerin anahtarlama kayıpları ağır basmaya başlar. Dönüştürücü 1MHz gibi yüksek bir anahtarlama frekansında çalıştığından, zorlama sürekli iletim modunda çalışması verimi arttırmaktadır. Çıkış bobinindeki akımın yüksek dalgalanma değerine sahip olmasının bobinin çekirdek kayıplarını da arttıracığı göz önünde bulundurulmuştur. Bu

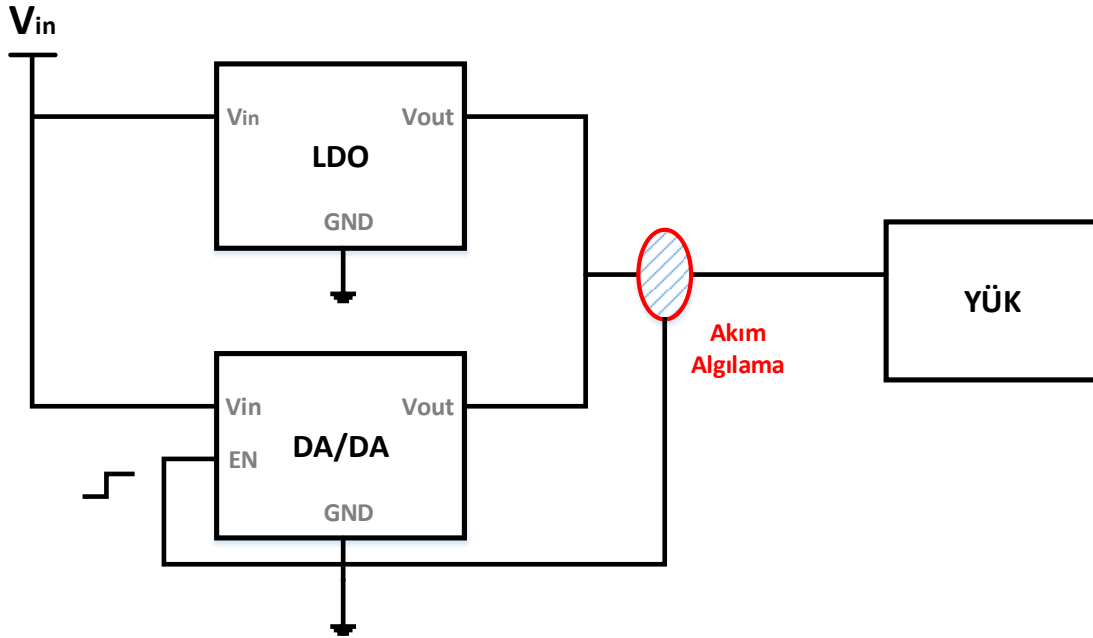
sebepten kaybın artmaması için hava boşluklu çıkış bobini seçilmiştir. Dönüştürücünün tam yükteki verimini arttırmak için tasarımda akım modu kontrolü için harici bir akım algılama direnci kullanmayıp bobinin iç direnci üzerinden akım kontrolü yapılmıştır.

Tez kapsamında tasarlanan yük noktası çeviricinin teorik hesaplamaları ve bilgisayar ortamında benzetim çalışmaları yapılmıştır. Prototipi üretilen yük noktası çevirici deneysel ortamda çalıştırılıp, tam yükte %88.8'lik verime ulaşılmıştır. Çıkış gerilimindeki dalgalanma miktarının tepe değeri deneysel sonuçlara göre 35mV olarak bulunmuştur. Bu değer hedeflenen değerden daha düşüktür. Dönüştürücünün deney sonuçlarına göre hat regülasyonu sifıra yakın, yük regülasyonu ise %1'den küçük olarak elde edilmiştir.

Deneysel ortamda yapılan çalışmalarda elden edilen sonuçlar bilgisayar ortamındaki benzetim sonuçları ve teorik hesaplamalarda elde edilen sonuçlar ile genel anlamda tutarlıdır. Deneysel sonuçlarda elde edilen verimin teorik hesaplara ve benzetim sonuçlarına göre %1-2 eksik çıkmasının başlıca sebepleri, baskı devre kartındaki yollandırma kaynaklı parazitik etkiler, sürücü ve kontrolcü devrelerindeki kayıplar, devredeki malzemelerin ısınmasıyla empedans değerlerindeki sapmalar olarak düşünülmektedir.

Deneysel çalışmalarda görüldüğü üzere çıkış yükü azaldıkça dönüştürücünün verimi düşmektedir (Şekil 5.15). Daha önce de belirtildiği üzere tasarlanan yük noktası çevirici çoğunlukla tam yük altında çalışacağından tezin hedefi tam yükte verimi arttırmaya yöneliktir. Daha düşük yüklerde verimin düşük olmasının sebepleri, devre zorlama sürekli iletim modunda çalıştığından yük düştükçe devredeki iletim kayıplarının hissedilir şekilde artması ve düşük çıkış güçlerinde kayıpların toplam verime olan etkisinin artmasıdır. İleride yapılacak ilk çalışmada hedef, dönüştürücünün düşük yüklerde de daha yüksek verim vermesini sağlayan bir tasarım yapmaktır. Düşük yüklerde verimin artırılması için iki yöntem düşünülmektedir. İlk yöntem, düşük güç kayıplı regülatör (LDO-low dropout

regulator) ile dönüştürücünün paralel çalıştırılmasıdır. LDO regülatörler düşük yük seviyelerinde anahtarlamalı güç kaynaklarına göre daha verimlidirler. Bu yapıda dönüştürücünün çıkış gerilimi LDO'ya göre biraz yüksek ayarlanır. Genellikle LDO regülatörler güç çıkışından akım çekemez, çıkış gerilimleri de ayarlı nominal gerilimlerin üzerinde olduğunda regülasyonu bozulup çıkışa akım basamazlar. Bu durumda yüksek yüklerde kontrol tamamen da-da dönüştürücüde olup, LDO regülatör etkisiz bırakılır. Yük tarafından talep edilen akım belirlenen kritik akım eşiğinden aşağı düşürüldüğünde dönüştürücü susturulup LDO devreye alınır. Böylelikle düşük akımlarda yük LDO üzerinden besleneceğinden sistemin verimi arttırılacaktır.



Şekil 6.1. DA-DA dönüştürücü ve LDO regülatörün paralel çalıştırılması

Diğer yöntem de tasarımda kullanılan LTC3833 kontrolcüsünün çalışma kipinin değiştirilmesidir. Bölüm 4.3.7'de bahsedildiği üzere kontrolcü "mode" pininin konfigürasyonuna göre zorlama sürekli iletim modunda (FCCM) ya da kesikli iletim modunda (DCM) çalışabilmektedir. Dönüştürücünün çıkış akımı belli bir değerin altına düştüğünde, kontrolcünün "mode" pininin konfigürasyonu değiştirilip devre FCCM modundan DCM moduna alınacaktır. Kontrolcünün düşük çıkış akımlarında ayrıca darbe atlama modu (pulse skipping mode)

yeteneđi de olduđundan düşük y¼klerde verimin hissedilebilir Őekilde artacađı ¼ng¼r¼lmektedir.

D¼n¼řt¼r¼c¼n¼n veriminin artırılması dıřında ileride yapılması planan alıřmanın biri de d¼n¼řt¼r¼c¼n¼n boyutlarının k¼¼lt¼l¼p g¼ yođunluđunun arttırılmasıdır. D¼n¼řt¼r¼c¼n¼n Őekil 5.1'de g¼sterilen baskı devre kartından g¼r¼leceđi ¼zere kart daha k¼¼k boyutlarda yapılmaya m¼saittir. Deney ortamında kullanılan cihazlara uygunluk amacıyla kart ¼zerindeki giriř ve ıkıř portları "banana jack" Őeklinde kullanılmıřtır. Ayrıca kart ¼zerinde ¼l¼m almak amacıyla bnc konekt¼r, test noktaları, vb. yardımcı ekipmanlar kullanılmıřtır. İleride yapılacak tasarımda bu yer kaplayan malzemeler kullanılmayıp d¼n¼řt¼r¼c¼n¼n boyutları ciddi anlamda k¼¼lt¼lecektir. D¼n¼řt¼r¼c¼n¼n boyutlarının daha fazla k¼¼lmesi iin ısıl analiz programları yardımıyla kartın tam y¼k altında ısıl analiz yapılacak, karttaki bakır alanların (copper pour/plane) boyutları optimize edilecektir.

D¼n¼řt¼r¼c¼n¼n ileriki d¼nemlerde uydu uygulamalarında kart tipi izole olmayan dahili g¼ kaynađı olarak da kullanılması planlanmaktadır. Bu sebeple d¼n¼řt¼r¼c¼deki anahtarlama elemanı olan GaN tranzist¼re ve s¼r¼c¼ entegresine toplam iyon doz etkisinin g¼r¼lmesi amacıyla gama ıřınlama testleri yapılmıřtır. Bu testler sırasında GaN tranzist¼r¼n kapı eřik deđerinde azalma g¼zlemlenmiřtir. İleriki alıřmalarda GaN tranzist¼rlere diđer tip radyasyon etkileri (tekil olay etkisi, proton ve elektron ıřımları, vb.) iin de test yapılması planlanmaktadır. Ayrıca bu testler sırasında kapı eřik gerilim deđerine ek olarak GaN tranzist¼r¼lerin aka-kaynak ve kapı-kaynak sızıntı akımlarının da g¼zlemlenmesi d¼ř¼n¼lmektedir.

KAYNAKLAR

- [1] Ł. Lidia, A. Jakubowski, History of Semiconductors, Journal of Telecommunications and Information Technology, (2010).
- [2] Anonim, Transistors, <https://en.wikipedia.org/wiki/Transistor>, (Erişim tarihi: 15.05.2019)
- [3] Anonim, Moore's law, https://en.wikipedia.org/wiki/Moore%27s_law, (Erişim tarihi: 15.05.2019)
- [4] Lidow A. and Strydom J, Gallium Nitride (GaN) Technology Overview, (2012),<https://epc-co.com/epc/campaigns/WhatsGaN/GaN%20Transistors%20for%20Efficient%20Power%20Conversion-chapter-1.pdf>, (Erişim tarihi: 15.05.2019)
- [5] David Reusch, Johan Strydom, Evaluation of Gallium Nitride Transistors in High Frequency Resonant and Soft-Switching DC–DC Converters, IEEE Transactions On Power Electronics, Vol. 30, No. 9, (2015)
- [6] D. Reusch, F.C. Lee, D. Gilham, Y. Su, Optimization of a high density gallium nitride based non-isolated point of load module, IEEE Energy Convers. Congr. Expo., (2012) 2914–2920.
- [7] S. Ji, D. Reusch, F.C. Lee, High Frequency High Power Density 3D Integrated Gallium Nitride Based Point of Load Module, 2012 IEEE Energy Convers. Congr. Expo., (2012) 4267–4273.
- [8] S. L. Jeng, M. T. Peng, C. Y. Hsu, W. H. Chieng, Jet P.H. Shu, Quasi-Resonant Flyback DC/DC Converter Using GaN Power Transistors, World Electric Vehicle Journal Vol. 5, (2012) 567-573.
- [9] F.C. Lee, Q. Li, High-frequency integrated point-of-load converters: Overview, IEEE Trans. Power Electron. 28 (2013) 4127–4136
- [10] D. Reusch, J. Strydom, Understanding the Effect of PCB Layout on Circuit Performance in a High-Frequency Gallium-Nitride-Based Point

- of Load Converter, IEEE Trans. Power Electron. 29 (2014) 2008–2015.
- [11] A. Lidow, J. Strydom, Improve DC-DC Forward Converter Efficiency with eGaN FETs, EPC Corporation White Paper WP004, <https://epc-co.com/epc/Portals/0/epc/documents/papers/Improve%20DC-DC%20Flyback%20Converter%20Efficiency%20Using%20eGaN%20FETs.pdf>., (Erişim tarihi: 15.05.2019)
- [12] M.Ishida, T.Ueda, T.Tanaka, D.Ueda, GaN on Si Technologies for power switching devices, IEEE Transactions on Electron Devices, vol. 60, no. 10, (2013), 3053-3059.
- [13] L. Zhou, Y-F. Wu, and U. Mishra, True Bridgeless Totem-pole PFC based on GaN HEMTs, PCIM Europe, (2013) 1017-1022
- [14] W. Lee, S. Member, D. Han, S. Member, C. Morris, B. Sarlioglu, S. Member, Minimizing Switching Losses in High Switching Frequency GaN-based Synchronous Indirici Converter with Zero-Voltage Resonant-Transition Switching, (2015) 233–239.
- [15] S. Bandyopadhyay, J. Morroni, Quasi-square wave converters-modeling and performance benefits of GaN over Silicon, IEEE Applied Power Electronics Conference and Exposition (APEC), (2017).
- [16] Y. Nour, A. Knott, I. H. H. Jorgensen, Investigating Enhancement Mode Gallium Nitride Power FETs in High Voltage, High Frequency Soft Switching Converters, Proceedings of the 8th IET International Conference on Power Electronics, Machines and Drives, (2016).
- [17] Y. Nour, M. Orabi, A. Lotfi, High Frequency QSW-ZVS Integrated Indirici Converter Utilizing an Air-Core Inductor, 2012 Twenty-Seventh Annu. IEEE Appl. Power Electron. Conf. Expo. (2012) 1319–1323.
- [18] Y-F. Wu, D. Kebort, et al. “High-frequency, GaN diode-free motor drive inverter with pure sine wave output,” PCIM Europe, (2012) 76-83.

- [19] S. Maniktala, Switching Power Supplies A to Z, Elsevier, USA, 2006.
- [20] A. Lidow, J. Strydom, Michael de Rooij, D. Reusch, GaN Transistors for Efficient Power Conversion, 2nd Edition, John Wiley & Sons Ltd, UK, (2015).
- [21] Anonim, Gallium Nitride (GaN) Technology Overview, <https://epc-co.com/epc/campaigns/WhatIsGaN/GaN%20Transistors%20for%20Efficient%20Power%20Conversion-chapter-1.pdf>, (Erişim tarihi: 20.05.2019).
- [22] Anonim, GaN in a Silicon world: competition or coexistence?, https://www.infineon.com/dgdl/Infineon-Presentation_GaN_GalliumNitride_APEC2016-AP-v01_00-EN.pdf?fileId=5546d46253a864fe0153d0a8f85132c5, (Erişim tarihi: 20.05.2019).
- [23] Joachim Würfl, “GaN Power Devices (HEMT): Basics, Advantages and Perspectives”, ECPE Workshop, (2013).
- [24] E.A. Jones, F. Wang, Application-Based Review of GaN HFETs, 2014 IEEE Work. Wide Bandgap Power Devices Appl. (2014) 24–29.
- [25] M. Meneghini, O. Hilt, J. Wuerfl, G. Meneghesso, Technology and reliability of normally-off GaN HEMTs with p-type gate, Energies. 10 (2017).
- [26] Anonim, G. Meneghesso, M. Meneghini, E. Zanoni, Reliability of GaN-power transistors: an overview, http://ssie.dei.unipd.it/wp-content/uploads/2017/07/T05_Meneghesso-Reliability_PhD_Brixen_Jul_2017.pdf, (Erişim tarihi: 20.05.2019).
- [27] Anonim, EPC2105 Enhancement Mode GaN Power Transistor Half Bridge Datasheet, https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2105_datasheet.pdf, (Erişim tarihi: 20.05.2019).

- [28] X. Ren, F.C. Lee, Three-Level Driving Method for GaN Power Transistor in Synchronous Indirect Converter, (2012) 2949–2953.
- [29] B.J. Baliga, Power Semiconductor Device Figure of Merit for High-Frequency Applications, 10 (1989) 455–457
- [30] Lidow, A., Strydom, J., President, V., Engineering, A., Power, E., & Corporation, C. (2016). eGaN® FET Drivers and Layout Considerations, 1–7.
- [31] J. Strydom, A. Lidow, White paper: Driving eGaN Transistors for Maximum Performance, (2010) 1–8.
- [32] Lee, F.C., High-Frequency Resonant, Quasi-Resonant, and Multi-Resonant Converters, Virginia Power Electronics Center, Blacksburg, VA, (1989)
- [33] Lee, F.C., High-Frequency Resonant and Soft-Switching PWM Converters, Virginia Power Electronics Center, Blacksburg, VA, (1989)
- [34] Erickson, R.W. and Maksimovic, D., Fundamental of Power Electronics, Kluwer, Norwell, MA., (2001)
- [35] Kazimierczuk, M.K. and Czarkowski, D., Resonant Power Converters, John Wiley & Sons, NJ., (2011)
- [36] V. Vorperian, Quasi-square-wave converters: Topologies and analysis, in Proc. VPEC Conference, (1987), pp. 72-80.
- [37] C.P. Henze, H.C. Martin, D.W. Parsley, Zero-voltage switching in high frequency power converters using pulse width modulation, APEC Third Annual IEEE Applied Power Electronics Conference and Exposition, (1988),
- [38] Anonim, 1212VS-111MEB datasheet, <https://www.coilcraft.com/pdfs/1010vs.pdf>, (Erişim tarihi: 20.05.2019).

- [39] Anonim, LM5113 80-V, 1.2-A, 5-A, Half Bridge GaN Driver (NRND) datasheet, <http://www.ti.com/lit/ds/symlink/lm5113.pdf>, (Erişim tarihi: 20.05.2019).
- [40] Anonim, LTC3833 Fast Accurate Step-Down DC/DC Controller with Differential Output Sensing datasheet, <https://www.analog.com/media/en/technical-documentation/data-sheets/3833f.pdf>, (Erişim tarihi: 20.05.2019).
- [41] L. Hua, S.Luo, Design Consideration for Small Signal Modelling of DC-DC Converter using Inductor DCR Current Sensing Under Time Constants Mismatch Conditions, IEEE Power Electronics Specialists Conference, (2007)
- [42] D.C. Reusch, F.C. Lee, G. Lu, K.D.T. Ngo, D.C. Reusch, High Frequency , High Power Density Integrated Point of Load and Bus Converters Electrical Engineering High Frequency , High Power Density Integrated Point of Load and Bus Converters, (2012).
- [43] X. Huang, T. Liu, B. Li, F.C. Lee, Q. Li, E. Gan, Evaluation and Applications of 600V / 650V Enhancement-Mode GaN Devices, IEEE 3rd Workshop on Wide Bandgap Power Devices and Applications (WiPDA), (2015)
- [44] J.M. Aggas, L.L. Jenkins, C.G. Wilson, J.D. Moses, W.E. Abell, B.K. Rhea, R.N. Dean, A Cross Batch Characterization of GaN HEMT Devices for Power Electronics Applications, 1st IEEE Work. Wide Bandgap Power Devices Appl. (2013) 170–173.
- M. Ismeil, M. Orabi, Novel Soft Switching Technique of Synchronous Indirici Converter Based on ZVS-QSW with Adaptive Technique, (2009).
- [45] Y. Nour, M. Orabi, A. Lotfi, Integrated ZVS POL Synchronous Indirici Converter for Portable Applications, Intelec 2010. (2010) 1–7.
- [46] D. Maksimovic, S. Cuk, A General Approach to Synthesis and Analysis of Quasi-Resonant Converters, (1991) 127–140.
- [47]

- [48] C.G. Wilson, L.L. Jenkins, J.D. Moses, J.M. Aggas, R.N. Dean, Hard Switching Speed Improvements in GaN-based Synchronous Indirici Converters, (2013).
- [49] S.L. Colino, R.A. Beach, D. Ph, Fundamentals of Gallium Nitride Power Transistors, (2011).
- [50] K. Martin, A. Vázquez, M. Arias, J. Sebastián, A very simple analog control for QSW-ZVS source / sink indirici converter with seamless mode transition, IEEE 19th Workshop on Control and Modeling for Power Electronics (COMPEL), (2018).
- [51] R. Reiner, P. Waltereit, B. Weiss, R. Quay, O. Ambacher, Investigation of GaN - HEMTs in Reverse Conduction Reverse Conduction of HEMTs without Freewheeling Diode, PCIM Europe, Nuremberg, Germany Investigation, (2017).
- [52] G.E. Town, Gallium Nitride Power Electronic Devices and Circuits: A Review, 2015 IEEE 11th Int. Conf. Power Electron. Drive Syst. (2015).
- [53] I.H. Holger, Y. Nour, A. Knott, I.H.H. Jørgensen, Investigating Enhancement Mode Gallium Nitride Power FETs in High Voltage, High Frequency Soft Switching Converters, 8th IET International Conference on Power Electronics, Machines and Drives, (2016).
- [54] A. Lidow, D. Reusch, J. Strydom, E. Power, C. Corporation, GaN Integration for Higher DC-DC Efficiency and Power Density, (2018).
- [55] Anonim, Sources of Ionizing Radiation in Interplanetary Space, <https://images.nasa.gov/details-PIA16938.html>, (Erişim tarihi:09.06.2019)
- [56] Anonim, Van Allen Belts, https://images.nasa.gov/details-GSFC_20171208_Archive_e001541.html, (Erişim tarihi:09.06.2019)
- [57] C. Poivey, Total Ionizing Dose (TID) and TNID Total Non IonizingDose (TNID) Effects in Electronic parts, 14th international

School on the Effects of Radiation on Embedded Systems for Space Applications, (November, 2018)

- [58] S. Buchner, Fundamental Mechanisms of Non-Destructive SEEs in Devices and Circuits, 14th international School on the Effects of Radiation on Embedded Systems for Space Applications, November, 2018
- [59] J.R. Schwank, M.R. Shaneyfelt, D.M. Fleetwood, Radiation Effects in MOS Oxides, IEEE Transaction on Nuclear Science, Vol.55, No.4, (August, 2008)
- [60] S.J. Pearton, F. Ren, E. Patrick, Review-Ionizing Radiation Damage Effects on GaN Devices, ECS Journal of Solid State Science and Technology, 5 (2) q35-q60 (2016)
- [61] X. Sun, O. Saadat, J. Chen, Total_Ionizing-Dose Radiation Effects in AlGaN/GaN HEMTs and MOS-HEMTs, IEEE Transactions on Nuclear Science, Vol.60, No 6, (2013)
- [62] O. Aktas, A. Kuliev, V. Kumar, ⁶⁰Co Gamma Radiation Effects on DC, RF, and Pulsed I–V Characteristics of AlGaN/GaN HEMTs, Solid-State Electronics, 48, 471–475, (2004).
- [63] A. Lidow, J.B. Witcher, K. Smalley, Enhancement Mode Gallium Nitride (eGaN) FET Characteristics Under Long-Term Stress, GOMAC Tech Conference, Orlando Florida, (March 2011).
- [64] G. Sonia, F. Brunner, A. Denker, Proton and Heavy Ion Irradiation Effects on AlGaN/GaN HFET Devices. IEEE Transactions on Nuclear Science, 53 (6), (2006)
- [65] A. Lidow, K. Smalley, Radiation Tolerant Enhancement Mode Gallium Nitride (eGaN) FET Characteristics, GOMAC Tech Conference, Las Vegas, Nevada, (March 2012).
- [66] A. Lidow, J. Strydom, M. Rearwin, Radiation Tolerant Enhancement-Mode Gallium Nitride FETs for High Frequency DC-DC Conversion, <https://epc-co.com/epc/Portals/0/epc/documents/papers/Radiation%20Tolerant%20>

eGaN%20FETs%20for%20High%20Frequency%20DC-
DC%20Conversion.pdf

- [67] C. Abbate, M. Alderighi, S. Baccaro, Radiation Performance of New Semiconductor Power Devices for the LHC experiments upgrades, 11th International Conference on Large Scale Applications and Radiation Hardness of Semiconductor Detectors, Italy, (2013)

EKLER

EK 1 – EPC2105 GaN TRANSİSTÖR TEKNİK ÖZELLİK DÖKÜMANI


eGaN® FET DATASHEET
EPC2105



EPC2105 – Enhancement-Mode GaN Power Transistor Half-Bridge

V_{DS} , 80 V

$R_{DS(on)}$, 14.5 mΩ (Q1), 3.6 mΩ (Q2)

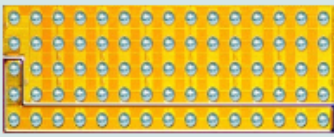
I_D , 10 A (Q1), 40 A (Q2)



RoHS   Halogen-Free

Gallium Nitride's exceptionally high electron mobility and low temperature coefficient allows very low $R_{DS(on)}$, while its lateral device structure and majority carrier diode provide exceptionally low Q_G and zero Q_{RR} . The end result is a device that can handle tasks where very high switching frequency, and low on-time are beneficial as well as those where on-state losses dominate.

Maximum Ratings				
DEVICE	PARAMETER		UNIT	
Q1	V_{DS}	Drain-to-Source Voltage (Continuous)	80	V
		Drain-to-Source Voltage (up to 10,000 5 ms pulses at 150°C)	96	
	I_D	Continuous ($T_A = 25^\circ\text{C}$, $R_{\theta JA} = 45^\circ\text{C/W}$)	10	A
		Pulsed (25°C , $T_{PULSE} = 300 \mu\text{s}$)	70	
	V_{GS}	Gate-to-Source Voltage	6	V
		Gate-to-Source Voltage	-4	
T_J	Operating Temperature	-40 to 150	°C	
T_{STG}	Storage Temperature	-40 to 150		
Q2	V_{DS}	Drain-to-Source Voltage (Continuous)	80	V
		Drain-to-Source Voltage (up to 10,000 5 ms pulses at 150°C)	96	
	I_D	Continuous ($T_A = 25^\circ\text{C}$, $R_{\theta JA} = 11^\circ\text{C/W}$)	40	A
		Pulsed (25°C , $T_{PULSE} = 300 \mu\text{s}$)	300	
	V_{GS}	Gate-to-Source Voltage	6	V
		Gate-to-Source Voltage	-4	
T_J	Operating Temperature	-40 to 150	°C	
T_{STG}	Storage Temperature	-40 to 150		



EPC2105 eGaN® ICs are supplied only in passivated die form with solder bumps
Die Size: 6.05 x 2.3 mm

Applications

- High Frequency DC-DC

Benefits

- High Frequency Operation
- Ultra High Efficiency
- High Density Footprint

www.epc-co.com/epc/Products/eGaNfetsandIG/EPC2105.aspx

Thermal Characteristics				
	PARAMETER		UNIT	
Q1	$R_{\theta JC}$	Thermal Resistance, Junction to Case	0.4	°C/W
	$R_{\theta JB}$	Thermal Resistance, Junction to Board	2.5	
	$R_{\theta JA}$	Thermal Resistance, Junction to Ambient (Note 1)	42	

Note 1: $R_{\theta JA}$ is determined with the device mounted on one square inch of copper pad, single layer 2 oz copper on FR4 board. See http://epc-co.com/epc/documents/product-training/Appnote_Thermal_Performance_of_eGaN_FETs.pdf for details

Static Characteristics (T _J = 25°C unless otherwise stated)							
DEVICE	PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
Q1	BV _{DSS}	Drain-to-Source Voltage	V _{GS} = 0 V, I _D = 0.3 mA	80			V
	I _{DSS}	Drain-Source Leakage	V _{DS} = 64 V, V _{GS} = 0 V		0.003	0.2	mA
	I _{GSS}	Gate-to-Source Forward Leakage	V _{GS} = 5 V		0.005	2.5	mA
		Gate-to-Source Reverse Leakage	V _{GS} = -4 V		0.003	0.2	mA
	V _{GS(TH)}	Gate Threshold Voltage	V _{DS} = V _{GS} , I _D = 2.5 mA	0.8	1.3	2.5	V
	R _{DS(on)}	Drain-Source On Resistance	V _{GS} = 5 V, I _D = 20 A		10	14.5	mΩ
	V _{SD}	Source-Drain Forward Voltage	I _S = 0.5 A, V _{GS} = 0 V		1.7		V
Q2	BV _{DSS}	Drain-to-Source Voltage	V _{GS} = 0 V, I _D = 0.75 mA	80			V
	I _{DSS}	Drain-Source Leakage	V _{DS} = 64 V, V _{GS} = 0 V		0.01	0.55	mA
	I _{GSS}	Gate-to-Source Forward Leakage	V _{GS} = 5 V		0.02	9	mA
		Gate-to-Source Reverse Leakage	V _{GS} = -4 V		0.01	0.55	mA
	V _{GS(TH)}	Gate Threshold Voltage	V _{DS} = V _{GS} , I _D = 10 mA	0.8	1.3	2.5	V
	R _{DS(on)}	Drain-Source On Resistance	V _{GS} = 5 V, I _D = 20 A		2.4	3.6	mΩ
	V _{SD}	Source-Drain Forward Voltage	I _S = 0.5 A, V _{GS} = 0 V		1.5		V

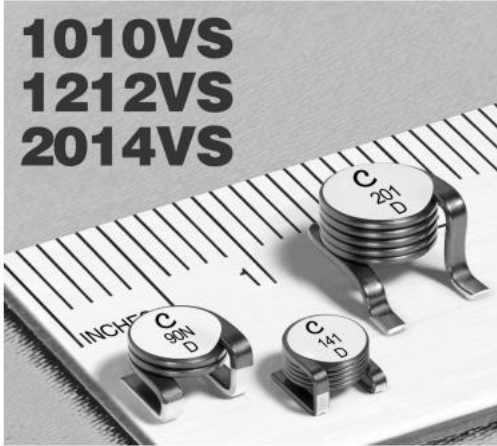
Dynamic Characteristics (T _J = 25°C unless otherwise stated)							
DEVICE	PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
Q1	C _{ISS}	Input Capacitance	V _{DS} = 40 V, V _{GS} = 0 V		300	360	pF
	C _{RSS}	Reverse Transfer Capacitance			3		
	C _{OSS}	Output Capacitance			170	255	
	C _{OSS(ER)}	Effective Output Capacitance, Energy Related (Note 2)	V _{DS} = 0 to 40 V, V _{GS} = 0 V		215		pF
	C _{OSS(TR)}	Effective Output Capacitance, Time Related (Note 3)			269		
	Q _G	Total Gate Charge	V _{DS} = 40 V, V _{GS} = 5 V, I _D = 20 A		2.7	3.5	nC
	Q _{GS}	Gate-to-Source Charge	V _{DS} = 40 V, I _D = 20 A		0.9		
	Q _{GD}	Gate-to-Drain Charge			0.5		
	Q _{G(TH)}	Gate Charge at Threshold			0.6		
	Q _{OSS}	Output Charge	V _{DS} = 40 V, V _{GS} = 0 V		11	17	
	Q _{RR}	Source-Drain Recovery Charge			0		
Q2	C _{ISS}	Input Capacitance	V _{DS} = 40 V, V _{GS} = 0 V		1170	1410	pF
	C _{RSS}	Reverse Transfer Capacitance			12		
	C _{OSS}	Output Capacitance			780	1170	
	C _{OSS(ER)}	Effective Output Capacitance, Energy Related (Note 2)	V _{DS} = 0 to 40 V, V _{GS} = 0 V		1000		pF
	C _{OSS(TR)}	Effective Output Capacitance, Time Related (Note 3)			1270		
	Q _G	Total Gate Charge	V _{DS} = 40 V, V _{GS} = 5 V, I _D = 20 A		11	15	nC
	Q _{GS}	Gate-to-Source Charge	V _{DS} = 40 V, I _D = 20 A		3		
	Q _{GD}	Gate-to-Drain Charge			2.1		
	Q _{G(TH)}	Gate Charge at Threshold			2		
	Q _{OSS}	Output Charge	V _{DS} = 40 V, V _{GS} = 0 V		51	77	
	Q _{RR}	Source-Drain Recovery Charge			0		

EK 2 – COILCRAFT 1212VS-111MEB BOBİNİ TEKNİK ÖZELLİK DÖKÜMANI



High Frequency, High Current Power Inductors

1010VS
1212VS
2014VS



- Excellent Q factors – up to 230 at 400 MHz!
- Current handling as high as 57 Amps
- Inductance values from 22 to 257 nH

Environmental RoHS compliant, halogen free

Terminations RoHS compliant tin-silver over copper

Ambient temperature -40°C to +125°C with Irms current

Maximum part temperature +155°C (ambient + temp rise).

Storage temperature Component: -40°C to +155°C.

Tape and reel packaging: -40°C to +80°C

Resistance to soldering heat Max three 40 second reflows at +260°C, parts cooled to room temperature between cycles

Temperature Coefficient of Inductance (TCL) +5 to +70 ppm/°C

Moisture Sensitivity Level (MSL) 1 (unlimited floor life at <30°C / 85% relative humidity)

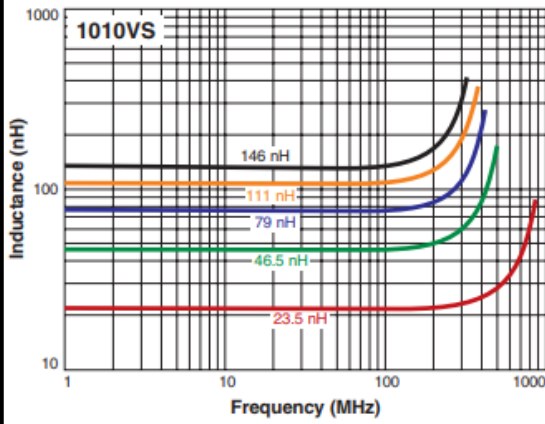
Mean Time Between Failures (MTBF) 1 billion hours

PCB washing Tested to MIL-STD-202 Method 215 plus an additional aqueous wash. See [Doc787_PCB_Washing.pdf](#).

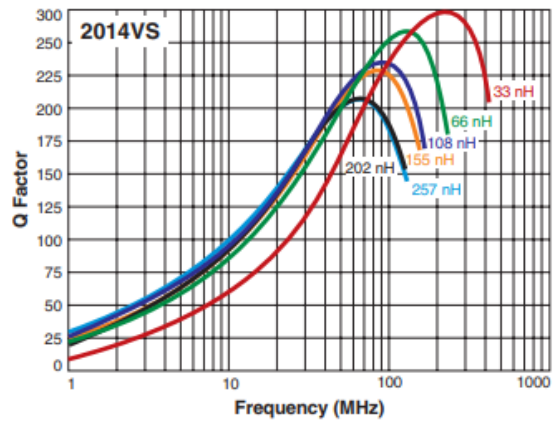
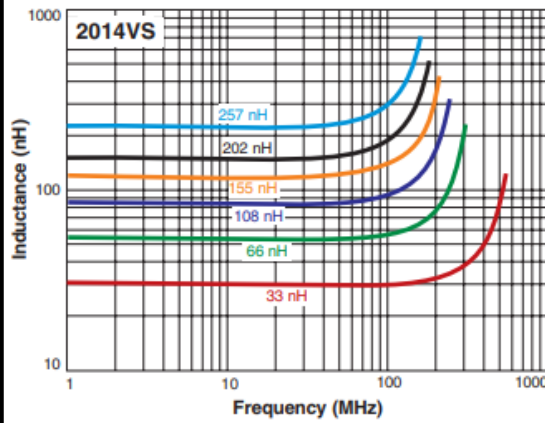
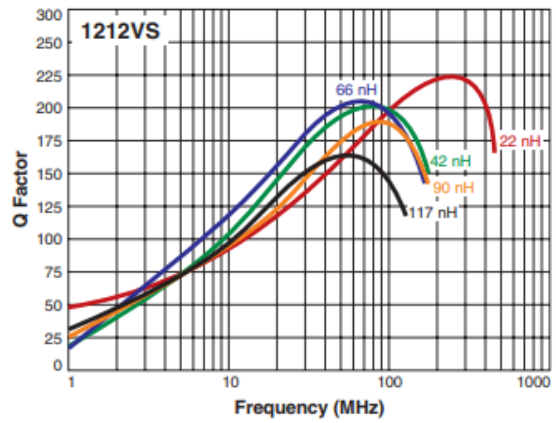
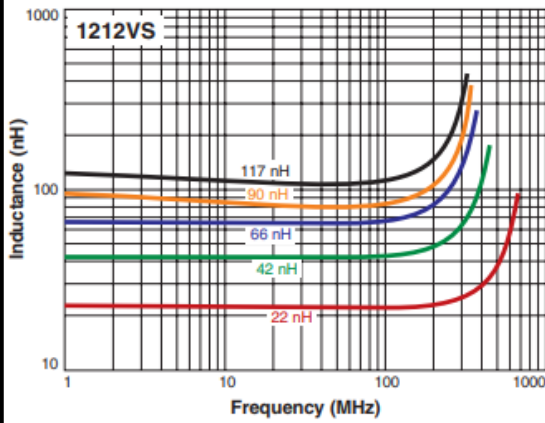
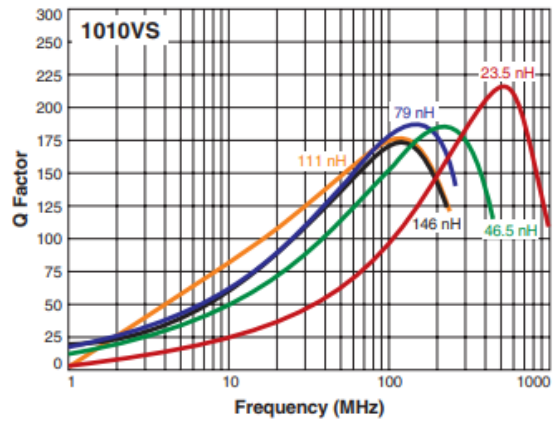
Part number ¹	Inductance ² ±20% (nH)	Q ³ typ	Q test freq (MHz)	SRF typ ⁴ (MHz)	DCR (mOhm)		Irms (A) ⁵		Weight (g)
					typ	max	20°C rise	40°C rise	
1010VS-23NME_	23.5	95	100	923	1.05	1.20	18.0	26.0	0.49
1010VS-46NME_	46.5	150	100	526	1.50	1.62	17.9	25.5	0.65
1010VS-79NME_	79.0	135	50	386	1.95	2.11	17.8	25.0	0.82
1010VS-111ME_	111	150	50	382	2.53	2.73	15.7	22.0	0.98
1010VS-141ME_	146	140	50	433	3.08	3.33	14.1	19.3	1.23
1212VS-22NME_	22.0	200	100	918	0.48	0.55	40.5	57.0	2.20
1212VS-42NME_	42.0	195	50	557	0.70	0.77	38.0	52.0	2.70
1212VS-66NME_	66.0	200	50	480	0.90	0.99	35.0	48.0	3.20
1212VS-90NME_	90.0	175	50	444	1.10	1.21	33.0	45.0	3.70
1212VS-111ME_	117	165	50	399	1.30	1.43	32.0	44.0	4.20
2014VS-33NME_	33	230	100	620	0.63	0.74	32.5	43.0	1.60
2014VS-66NME_	66	200	50	413	0.90	1.00	31.5	42.5	2.30
2014VS-111ME_	108	210	50	320	1.20	1.34	31.0	42.0	3.10
2014VS-151ME_	155	205	50	296	1.44	1.60	29.4	39.7	3.60
2014VS-201ME_	202	200	50	262	1.70	1.82	26.3	35.8	4.40
2014VS-251ME_	257	200	50	230	1.94	2.15	24.9	34.5	5.00

High Frequency, High Current Power Inductors – 1010VS, 1212VS, 2014VS

L vs Frequency



Q vs Frequency



EK 4 - Tezden Türetilmiş Bildiriler

1. E. Aras, U. Baysal, Investigating the Performance of Enhancement Mode Gan HFETs in ZVS Synchronous Indirici Point Of Load Converter, International Symposium on Electric Aviation and Autonomous Systems (ISEAS), Budapest, Hungary, (2019)



HACETTEPE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
YÜKSEK LİSANS/~~DOKTORA~~ TEZ ÇALIŞMASI ORJİNALLİK RAPORU

HACETTEPE ÜNİVERSİTESİ
FEN BİLİMLER ENSTİTÜSÜ
ELEKTRİK ve ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI BAŞKANLIĞI'NA

Tarih: 04/07/2019

Tez Başlığı / Konusu: Geliştirme Modlu Galyum Nitrat Yüksek Taşıyıcı Hareketine Sahip Tranzistörleri Kullanarak Yüksek Verimli Yük Noktası DA/DA Çevirici Tasarımı

Yukarıda başlığı/konusu gösterilen tez çalışmamın a) Kapak sayfası, b) Giriş, c) Ana bölümler d) Sonuç kısımlarından oluşan toplam 148 sayfalık kısmına ilişkin, 04/07/2019 tarihinde ~~şahsım~~/tez danışmanım tarafından Turnitin adlı intihal tespit programından aşağıda belirtilen filtrelemeler uygulanarak alınmış olan orijinallik raporuna göre, tezimin benzerlik oranı % 3'tür.

Uygulanan filtrelemeler:

- 1- Kaynakça hariç
- 2- Alıntılar hariç
- 3- 5 kelimedenden daha az örtüşme içeren metin kısımları hariç

Hacettepe Üniversitesi Fen Bilimleri Enstitüsü Tez Çalışması Orjinallik Raporu Alınması ve Kullanılması Uygulama Esasları'nı inceledim ve bu Uygulama Esasları'nda belirtilen azami benzerlik oranlarına göre tez çalışmamın herhangi bir intihal içermediğini; aksinin tespit edileceği muhtemel durumda doğabilecek her türlü hukuki sorumluluğu kabul ettiğimi ve yukarıda vermiş olduğum bilgilerin doğru olduğunu beyan ederim.

Gereğini saygılarımla arz ederim.

Tarih ve İmza

08/07/2019

Adı Soyadı: Emre ARAS
Öğrenci No: N14324838
Anabilim Dalı: Elektrik ve Elektronik Mühendisliği
Programı: Elektrik ve Elektronik Mühendisliği
Statüsü: Y.Lisans Doktora Bütünleşik Dr.

DANIŞMAN ONAYI

UYGUNDUR.



Prof. Dr. Uğur BAYRAL

(Unvan, Ad Soyad, İmza)

ÖZGEÇMİŞ

Adı Soyadı : Emre ARAS
Doğum yeri : BURSA
Doğum tarihi : 23.07.1984
Medeni hali : Evli
Yazışma adresi : Orta Doğu Teknik Üni. Yerleşkesi, Tubitak Uzay Enst.
Telefon : 507 938 90 73
Elektronik posta adresi : emre.aras06@gmail.com
Yabancı dili : İngilizce

EĞİTİM DURUMU

Lisans : ODTÜ/Elektrik ve Elektronik Müh.
Yüksek Lisans : Hacettepe Üni. / Elektrik ve Elektronik Müh.
Doktora : -

İş Tecrübesi

2008-2010 : Elsis Elekktronik A.Ş.
2010-2012 : AGS Savunma ve Elektronik
2012-2016 : MİKES/ASELSAN A.Ş.
2016-Halen : Tubitak Uzay