

**ÇOK KATMANLI BASKI DEVRE ÜZERİNDE YÜKSEK
AKIMLI MANYETİK DEVRE TASARIMI İLE ÇOK
YÜKSEK GÜÇ YOĞUNLUKLU, TEK FAZLI GaN EVİRGEÇ
TASARIMI VE GERÇEKLEŞTİRİLMESİ**

**DESIGN AND IMPLEMENTATION OF ULTRA HIGH
POWER DENSITY, SINGLE-PHASE GaN INVERTER
USING HIGH CURRENT MAGNETIC CIRCUIT DESIGN
ON MULTILAYER PRINTED CIRCUIT BOARD**

HÜSEYİN MEŞE

Prof. Dr. IŞIK ÇADIRCI

Tez Danışmanı

Hacettepe Üniversitesi

Lisansüstü Eğitim-Öğretim ve Sınav Yönetmeliğinin

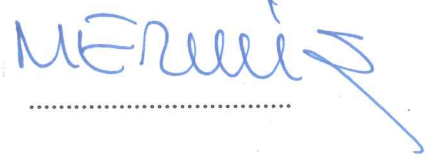
Elektrik ve Elektronik Mühendisliği Anabilim Dalı için Öngördüğü

DOKTORA TEZİ olarak hazırlanmıştır.

2017

HÜSEYİN MEŞE'nin hazırladığı “Çok Katmanlı Baskı Devre Üzerinde Yüksek Akımlı Manyetik Devre Tasarımı ile Çok Yüksek Güç Yoğunluklu, Tek Fazlı GaN Evirgeç Tasarımı ve Gerçekleştirilmesi” adlı bu çalışma aşağıdaki jüri tarafından ELEKTRİK VE ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI'nda DOKTORA TEZİ olarak kabul edilmiştir.

Prof. Dr. Muammer ERMİŞ
Başkan



Prof. Dr. Işık ÇADIRCI
Danışman



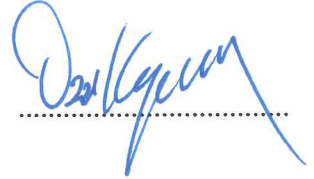
Prof. Dr. Uğur BAYSAL
Üye



Doç. Dr. Umut SEZEN
Üye



Yrd. Doç. Dr. Ozan KEYSAN
Üye



Bu tez Hacettepe Üniversitesi Fen Bilimleri Enstitüsü tarafından DOKTORA TEZİ olarak onaylanmıştır.

Prof. Dr. Menemşe GÜMÜŞDERELİOĞLU
Fen Bilimleri Enstitüsü Müdürü

YAYINLAMA VE FİKRİ MÜLKİYET HAKLARI BEYANI

Enstitü tarafından onaylanan lisansüstü tezimin/raporumun tamamını veya herhangi bir kısmını, basılı (kağıt) ve elektronik formatta arşivleme ve aşağıda verilen koşullarla kullanıma açma iznini Hacettepe üniversitesine verdiğimi bildiririm. Bu izinle Üniversiteye verilen kullanım hakları dışındaki tüm fikri mülkiyet haklarım bende kalacak, tezimin tamamının ya da bir bölümünün gelecekteki çalışmalarda (makale, kitap, lisans ve patent vb.) kullanım hakları bana ait olacaktır.

Tezin kendi orijinal çalışmam olduğunu, başkalarının haklarını ihlal etmediğimi ve tezimin tek yetkili sahibi olduğumu beyan ve taahhüt ederim. Tezimde yer alan telif hakkı bulunan ve sahiplerinden yazılı izin alınarak kullanması zorunlu metinlerin yazılı izin alarak kullandığımı ve istenildiğinde suretlerini Üniversiteye teslim etmeyi taahhüt ederim.

- Tezimin/Raporumun tamamı dünya çapında erişime açılabilir ve bir kısmı veya tamamının fotokopisi alınabilir.**

(Bu seçenekle teziniz arama motorlarında indekslenebilecek, daha sonra tezinizin erişim statüsünün değiştirilmesini talep etmeniz ve kütüphane bu talebinizi yerine getirirse bile, tezinin arama motorlarının önbelleklerinde kalmaya devam edebilecektir.)

- Tezimin/Raporumun tarihine kadar erişime açılmasını ve fotokopi alınmasını (İç Kapak, Özet, İçindekiler ve Kaynakça hariç) istemiyorum.**

(Bu sürenin sonunda uzatma için başvuruda bulunmadığım takdirde, tezimin/raporumun tamamı her yerden erişime açılabilir, kaynak gösterilmek şartıyla bir kısmı ve ya tamamının fotokopisi alınabilir)

- Tezimin/Raporumun tarihine kadar erişime açılmasını istemiyorum, ancak kaynak gösterilmek şartıyla bir kısmı veya tamamının fotokopisinin alınmasını onaylıyorum.**

- Serbest Seçenek/Yazarın Seçimi**

26 / 12 / 2017



Hüseyin MEŞE

eşime ve oğluma...

ETİK

Hacettepe Üniversitesi Fen Bilimleri Enstitüsü, tez yazım kurallarına uygun olarak hazırladığım bu tez çalışmada;

- tez içindeki bütün bilgi ve belgeleri akademik kurallar çerçevesinde elde ettiğimi,
- görsel, işitsel ve yazılı tüm bilgi ve sonuçları bilimsel ahlak kurallarına uygun olarak sunduğumu,
- başkalarının eserlerinden yararlanması durumunda ilgili eserlere bilimsel normlara uygun olarak atıfta bulunduğumu,
- atıfta bulunduğum eserlerin tümünü kaynak olarak gösterdiğimi,
- kullanılan verilerde herhangi bir tahrifat yapmadığımı,
- ve bu tezin herhangi bir bölümünü bu üniversite veya başka bir üniversitede başka bir tez çalışması olarak sunmadığımı

beyan ederim.

26 / 12 / 2017



Hüseyin MEŞE

ÖZET

ÇOK KATMANLI BASKI DEVRE ÜZERİNDE YÜKSEK AKIMLI MANYETİK DEVRE TASARIMI İLE ÇOK YÜKSEK GÜÇ YOĞUNLUKLU, TEK FAZLI GaN EVİRGEÇ TASARIMI VE GERÇEKLEŞTİRİLMESİ

Hüseyin MEŞE

Doktora, Elektrik ve Elektronik Mühendisliği Bölümü

Tez Danışmanı: Prof. Dr. Işık ÇADIRCI

Aralık 2017, 82 sayfa

Bu tezde, çok katmanlı, yüksek akımlı baskı devre manyetik tasarımı ile yüksek güç yoğunluklu, doğal konveksiyon soğutmalı, tek fazlı evirgeç tasarımı ve geliştirilmesi için sistematik bir yaklaşım sunulmuştur. Silisyum tranzistör teknolojisi ile tasarlanan evirgeçlerin boyut ve verimliliği neredeyse belirli bir sınıra ulaşmıştır. Uygun bir devre düzenine sahip silisyum karbür (SiC) güç MOSFET'i ve galyum nitrat (GaN) arttırma modlu (a-mod) tranzistör gibi geniş band aralığına sahip güç yarı iletkenlerinin kullanımı, verimlilik sınırlarını daha da ileri götürmekle birlikte aynı zamanda evirgeç boyutunu küçültmektedir. Bu çalışmada, yüksek güç yoğunluğu ve yüksek verimli tek fazlı bir GaN evirgeç elde etmek için temelde iki yeni yaklaşıma dayanan sistematik bir metod önerilmektedir. Bu iki yaklaşım: optimum tranzistör ve anahtarlama frekansı ikilisi seçimi için evirgeç kayıplarının modülasyon endeksinin fonksiyonu olan analitik ifadelerini türetmek ve çok katmanlı yüksek akımlı baskı devre manyetik tasarımına dayalı çıkış filtresi bobini tasarımıdır. Geliştirilen 5-kVA çıkış gücüne sahip tek fazlı evirgeçte, evirgeç güç kayıplarını en aza indirmek, soğutma gereksinimini ve sistemin boyutunu azaltmak için GaN a-mod tranzistörleri kullanılmıştır. GaN a-mod tranzistörlerin benzer teknik özelliklere

sahip, silisyum ve silisyum karbür güç MOSFET'i gibi diğer aday tranzistörlerle güç kayıpları açısından nicelik olarak karşılaştırması gerçekleştirilmiştir. Hem GaN tranzistörlerin anahtarlama karakteristiğini, hem de tek fazlı evirgecin tüm sistem olarak yük altındaki performansını görmek için LTspice ve MATLAB Simulink programları ile bilgisayar benzetimleri gerçekleştirilmiştir. Önerilen sistematik tasarım yaklaşımı gerçekleştirilen 5-kVA, 50-kHz, doğal (konveksiyon) hava soğutmalı GaN evirgeç üzerinde doğrulanmıştır. Tasarlanan evirgeç ile 2.7 W/cm^3 (44.3 W/inç^3) güç yoğunluğuna ve % 98 tam yük verimliliği değerlerine ulaşılmıştır.

Anahtar Kelimeler: GaN a-mod güç tranzistorü, yüksek verim, çok katmanlı baskı devre manyetik, tek fazlı evirici, yüksek güç yoğunluğu.

ABSTRACT

DESIGN AND IMPLEMENTATION OF ULTRA HIGH POWER DENSITY, SINGLE-PHASE GaN INVERTER USING HIGH CURRENT MAGNETIC CIRCUIT DESIGN ON MULTILAYER PRINTED CIRCUIT BOARD

Hüseyin MEŞE

**Doctor of Philosophy, Department of
Electrical and Electronics Engineering**

Supervisor: Prof. Dr. Işık ÇADIRCI

December 2017, 82 pages

In this thesis, a systematic approach to the design and development of a high power density, natural-convection-cooled, single-phase inverter with a multilayer, high-current PCB magnetics, is presented. The size and efficiency of inverters implemented with the silicon transistor technology have almost reached a certain limit. The use of wide bandgap power semiconductors, such as the silicon carbide (SiC) power MOSFET and the gallium nitride (GaN) enhancement-mode (e-mode) transistor, with a proper circuit layout, not only pushes further the efficiency limits, but also shrinks the inverter size. A systematic approach is proposed here in order to obtain a high power density, and high efficiency single-phase GaN inverter which relies basically upon two new approaches: the derivation of analytical expressions for the inverter losses as a function of the inverter modulation index, for the optimum transistor and highest switching frequency pair selection, and the design of the output filter inductor based on a multilayer, high current PCB magnetics. In the developed 5-kVA single-phase inverter, GaN e-mode transistors are used to minimize the inverter power losses and to decrease the cooling requirement, and size of the system. A quantitative

comparison between power losses of GaN e-mode transistors and the other candidate transistors, such as silicon and silicon carbide power MOSFET with similar specifications, is performed. Computer simulations are carried out on LTspice ve MATLAB Simulink computer programs in order to observe both the switching characteristics of the GaN transistors and the performance of the whole single-phase inverter under load. The proposed systematic design approach has been verified on the implemented 5-kVA, 50-kHz, naturally-air-cooled (convection) GaN inverter. A power density of 2.7 W/cm^3 (44.3 W/inch^3), and a full-load efficiency of 98 % is achieved with the designed inverter.

Keywords: GaN e-mode power transistor, high efficiency, multilayer PCB magnetics, single-phase inverter, high power density.

TEŞEKKÜR

Zamanını, tecrübesini ve bilgilerini paylaşarak bu tezin oluşturulmasında büyük emeği geçen tez danışmanım Prof. Dr. Işık ÇADIRCI'ya,

Tez çalışması süresince, önerileri ile önemli katkılarda bulunan tez izleme komitesinin değerli üyesi Prof. Dr. Muammer ERMİŞ'e,

Sunduğu katkılardan dolayı tez izleme komitesinin değerli üyesi Prof. Dr. Uğur BAYSAL'a,

Tez çalışması boyunca yapmış oldukları katkılarından dolayı çalışma arkadaşlarıma, yöneticilerime ve ASELSAN A.Ş.'ye,

Değerli görüş ve önerileri için savunma sınavı jüri üyelerine,

Beni yetiştiren ve bu günlere gelmemde üzerimde büyük emekleri olan sevgili aileme,

Her zaman yanımda olan ve çalışma süresince desteğini esirgemeyen eşim Duygu MEŞE ve oğlum Yasin MEŞE'ye,

sonsuz teşekkürlerimi sunarım.

İÇİNDEKİLER

	<u>Sayfa</u>
ÖZET	I
ABSTRACT	III
TEŞEKKÜR	V
İÇİNDEKİLER.....	VI
ÇİZELGELER.....	VIII
ŞEKİLLER	IX
SİMGELER VE KISALTMALAR	XII
1. GİRİŞ	1
1.1 Tek fazlı evirgeç yapıları	1
1.2 Tezin amacı ve katkısı	8
1.3 Tezin yapısı.....	9
2. TEK FAZLI EVİRGEÇ İÇİN SİSTEMATİK TASARIM YAKLAŞIMI.....	10
2.1 Sistematik Tasarım Adımları	10
2.2 Evirgeç Boyutunun Küçültülmesi için Kritik Tasarım Yaklaşımları	12
2.2.1 Tranzistör güç kaybı hesabı için analitik yaklaşım	12
2.2.2 Çok katmanlı yüksek akımlı baskı devre manyetik tasarım prosedürü.....	16
2.3 Örnek Tasarım	19
2.3.1 Güç tranzistörü ve anahtarlama frekansı seçimi.....	20
2.3.2 GaN tranzistör çalışma modları.....	24
2.3.3 Çok katmanlı yüksek akımlı baskı devre manyetik tasarımı.....	27
2.3.4 Baskı devre tasarımındaki önemli noktalar	34
3. BENZETİM SONUÇLARI.....	41
3.1. GaN tranzistör anahtarlama benzetimleri	41
3.2. Tek fazlı GaN evirgeç benzetim sonuçları	44
4. TEK FAZLI GaN EVİRGEÇ GELİŞTİRİLMESİ.....	50
4.1 Yüksek güç yoğunluklu tek fazlı evirgeç genel yapısı	50
4.2 Yüksek akımlı çok katmanlı baskı devre kartı ile tasarlanmış çıkış filtre bobini .	53
5. DENEYSEL SONUÇLAR.....	56
6. DEĞERLENDİRME.....	63
7. SONUÇLAR	67
KAYNAKLAR.....	69

EKLER	73
ÖZGEÇMİŞ.....	81

ÇİZELGELER

	<u>Sayfa</u>
Çizelge 2.1. Tranzistör kayıp ifadeleri	13
Çizelge 2.2. Tek fazlı evirgeç teknik özellikleri.....	20
Çizelge 2.3. Aday tranzistörlerin teknik özellikleri.....	21
Çizelge 2.4. Çizelge 2.3'teki Si Güç MOSFET'i, SiC Güç MOSFET'i, and GaN a-mod tranzistörlerinin 50 kHz anahtarlama frekansı için güç kaybı karşılaştırması.....	24
Çizelge 2.5. Manyetik çekirdek malzeme karşılaştırma tablosu [25]	28
Çizelge 3.1. Benzetim parametreleri	44
Çizelge 4.1. Bobin karşılaştırma tablosu	53
Çizelge 5.1. Uygulanan evirgeçte GaN tranzistör güç kaybı kırılımı	61
Çizelge 6.1. Aynı anahtarlama frekansı (50 kHz) için maliyet karşılaştırması.....	66
Çizelge 6.2. Aynı tranzistör güç kaybı (62 W) için maliyet karşılaştırması	66

ŞEKİLLER

Sayfa

Şekil 1.1. L-C rezonans filtresi ile gerçekleştirilen tam köprü tek fazlı evirgeç [4]	2
Şekil 1.2. Yedi seviyeli uçan kondansatörlü çok seviyeli tek fazlı evirgeç [5].....	2
Şekil 1.3. Aktif güç ayrıştırılmalı tam köprü tek fazlı evirgeç [7].....	3
Şekil 1.4. Aktif güç ayrıştırılmalı tam köprü tek fazlı evirgeç [8].....	3
Şekil 1.5. T-tipi yarım köprü tek fazlı evirgeç [9].....	3
Şekil 1.6. Fotovoltaik güneş paneli şase kaçak kondansatörleri.....	4
Şekil 1.7. Tek fazlı evirgeçli sistemdeki ortak modlu akım yolunun gösterimi.....	5
Şekil 1.8. H5 tek fazlı evirgeç devre yapısı.....	6
Şekil 1.9. H6 tek fazlı evirgeç devre yapısı.....	6
Şekil 1.10. HERIC tek fazlı evirgeç devre yapısı.....	7
Şekil 1.11. Nötr noktası bağlı tek fazlı evirgeç devre yapısı.....	7
Şekil 2.1. Yüksek güç yoğunluklu tek fazlı evirgeç için önerilen sistematik tasarım akış şeması	11
Şekil 2.2. Tek fazlı evirgeç tranzistör akım dalga şekli.....	14
Şekil 2.3. Tranzistör RMS akımı grafiği	16
Şekil 2.4. Sistematik çok katmanlı yüksek akımlı baskı devre manyetik tasarımı akış şeması	18
Şekil 2.5. Uygulanan tek fazlı evirgeç devresi	19
Şekil 2.6. Aday tranzistörler için iletim güç kaybı grafiği	22
Şekil 2.7. Aday tranzistörler için anahtarlama güç kaybı grafiği	22
Şekil 2.8. Aday tranzistörler için toplam güç kaybı grafiği	23
Şekil 2.9. GaN a-mod tranzistör toplam kayıp grafiği	23
Şekil 2.10. Kaskod bağlı GaN HEMT tranzistör eşdeğer yapısı.....	25
Şekil 2.11. Kaskoda bağlı GaN HEMT tranzistör çalışma modları	25
Şekil 2.12. Kaskod bağlı GaN HEMT tranzistör tek fazlı evirgeç pozitif akım çalışma modu	25
Şekil 2.13. Kaskod bağlı GaN HEMT tranzistör tek fazlı evirgeç negatif akım çalışma modu	26
Şekil 2.14. Kaskod bağlı GaN HEMT tranzistör tek fazlı evirgeç ölü bölge negatif akım çalışma modu.....	26

Şekil 2.15. Kaskod bağlı GaN HEMT tranzistör tek fazlı evirgeç ölü bölge pozitif akım çalışma modu.....	26
Şekil 2.16. Kool Mu malzemesi DC mıknatıslanma grafiği	28
Şekil 2.17. Kool Mu manyetik çekirdek boyutları	30
Şekil 2.18. Çok katmanlı baskı devredeki sargı yapısı.....	32
Şekil 2.19. Paralel bağlı 1 mm hava aralıklı çok katmanlı baskı devre sargılı bobin tasarımı	32
Şekil 2.20. Yüksek frekans direnç çarpanı ve sargı kalınlığı oranı grafiği [27].....	34
Şekil 2.21. Tek fazlı evirgeç üç boyutlu modeli (a) Üst yüz görünüm (b) Alt yüz görünüm	35
Şekil 2.22. Tek fazlı evirgeç toplam hacim dağılımı.....	36
Şekil 2.23. Baskı devre serimi: (a) DC giriş düzlemsel bakır dolguları (b) Kapı sürme devre düzlemsel bakır dolguları	37
Şekil 2.24. Miller etkisi eşdeğer devresi	38
Şekil 2.25. Kapı sürme devresi detaylı blok şeması	39
Şekil 3.1. GaN tranzistör ilettime giriş benzetim sonucu	42
Şekil 3.2. GaN tranzistör iletimden çıkış benzetim sonucu.....	42
Şekil 3.3. GaN tranzistör ilettime giriş anahtarlama güç kaybı.....	43
Şekil 3.4. GaN tranzistör iletimden çıkış anahtarlama güç kaybı	43
Şekil 3.5. Benzetim kontrol blok şeması	44
Şekil 3.6. Tek fazlı evirgeç çıkış gerilim ve akım grafiği	45
Şekil 3.7. Tek fazlı evirgeç çıkış güç grafiği.....	46
Şekil 3.8. Tek fazlı evirgeç giriş gerilimi, giriş akımı ve çıkış gerilimi grafiği	46
Şekil 3.9. Tek fazlı evirgeç filtre öncesi hatlar arası gerilim grafiği	47
Şekil 3.10. Tek fazlı evirgeç % 50 - % 100 yük değişimi çıkış gerilim ve akım grafiği.....	47
Şekil 3.11. Tek fazlı evirgeç % 100 - % 50 yük değişimi çıkış gerilim ve akım grafiği.....	48
Şekil 3.12. Tek fazlı evirgeç % 90- % 110 giriş gerilim değişimi çıkış gerilim ve akım grafiği	49
Şekil 3.13. Tek fazlı evirgeç % 110- % 90 giriş gerilim değişimi çıkış gerilim ve akım grafiği	49
Şekil 4.1. Tasarlanan GaN evirgeç, (a) Üst yüz görünüm, (b) Alt yüz görünüm.....	50
Şekil 4.2. GaN tranzistör eşdeğer termal devresi	51
Şekil 4.3. (a) Tel sarım bobin, (b) Çok katmanlı yüksek akımlı baskı devreli bobin.....	54

Şekil 4.4. 20'inci dakikadaki ısııl görüntüler (a) Tel sarım bobin ön görünüm, (b) Çok katmanlı yüksek akımlı baskı devreli bobin üst görünüm.....	54
Şekil 5.1. Tek fazlı evirgeç detaylı blok şeması	56
Şekil 5.2. Deney düzeneği	57
Şekil 5.3. Tam yük altında evirgeç AC çıkış gerilim ve akım dalga şekilleri (CH2: Çıkış gerilimi, CH4: Çıkış akımı)	58
Şekil 5.4. Tam yük altında evirgeç DC giriş ve AC çıkış gerilim ve akım dalga şekilleri (CH1: Giriş gerilimi, CH2: Fazlar arası gerilim, CH3: Giriş akımı, and CH4: Çıkış akımı)	58
Şekil 5.5. Tam yükte GaN tranzistör iletimden çıkma şekilleri (CH1: Savak-kaynak gerilimi, CH2: Kapı-kaynak gerilimi, CH3: Savak akımı).....	59
Şekil 5.6. Tam yükte GaN tranzistör iletime girme dalga şekilleri (CH1: Savak-kaynak gerilimi, CH2: Kapı-kaynak gerilimi, CH3: Savak akımı).....	59
Şekil 5.7. İletimden çıkış anı güç kaybı grafiği	60
Şekil 5.8. İletime giriş anı güç kaybı grafiği	61
Şekil 5.9. Evirgeç çıkış gücü ve verim grafiği	62
Şekil 5.10. Tam yük altına evirgeç güç kaybı dağılımı	62
Şekil 6.1. Aynı anahtarlama frekansı için farklı aday tranzistörle yapılan evirgeç tasarımlarının karşılaştırması.....	63
Şekil 6.2. Aynı tranzistör güç kaybı değeri için farklı aday tranzistörle yapılan evirgeç tasarımlarının karşılaştırması.....	64
Şekil 6.3. Ticari tek fazlı evirgeç parametreleri	65

SİMGELER VE KISALTMALAR

Simgeler

P_{cond}	İletim güç kaybı
P_{cond}	Anahtarlama kaybı
R_{Dson}	Transistor kanal direnci (iletim modunda)
R_{Dsoff}	Transistor kanal direnci (ters iletim modunda)
I_{Drms}	Transistor RMS akımı
I_{Rav}	Ters iletim ortalama akımı
I_{Rrms}	Ters iletim RMS akımı
V_{DO}	Diyot eşik gerilimi
R_D	Gövde diyodunun efektif direnci
T_d	Evirgeç ölü zaman süresini
ΔI_{max}	AC çıkış akımı salınım tepe değeri
B_{ac}	Manyetik akı yoğunluğu salınımı tepe değeri
δ	Deri kalınlığı

Kısaltmalar

AC	Alternatif akım (Alternating current)
DC	Doğru akım (Direct current)
DSP	Sayısal işaret işleyici (Digital signal processor)
MPPT	En yüksek güç noktası takibi (Maximum power point tracking)
MOSFET	Metal oksit yarı iletken alan etkili tranzistör (Metal oxide semiconductor field effect transistor)
IGBT	İzole edilmiş kapılı, iki kutuplu tranzistör (Insulated gate bipolar transistor)
JFET	Eklem alan etkili tranzistör (Junction field effective transistor)
DGM	Darbe genişlik modülasyonu
f_{sw}	Anahtarlama frekansı
m	Modülasyon endeksi
Si	Silisyum
SiC	Silisyum karbür
GaN	Galyum nitrat

A-mod	Arttırma modlu
E-mode	Arttırma modlu (Enhancement mode)
HEMT	Yüksek elektron hareketlilikli tranzistör (High electron mobility transistor)
THD	Toplam harmonik bozulma (Total harmonic distortion)
PI	Oransal integral (Proportional integral)
ADC	Analog sayısal çevirici (Analog to digital converter)
GPIO	Genel amaçlı giriş çıkış (General purpose input output)

1. GİRİŞ

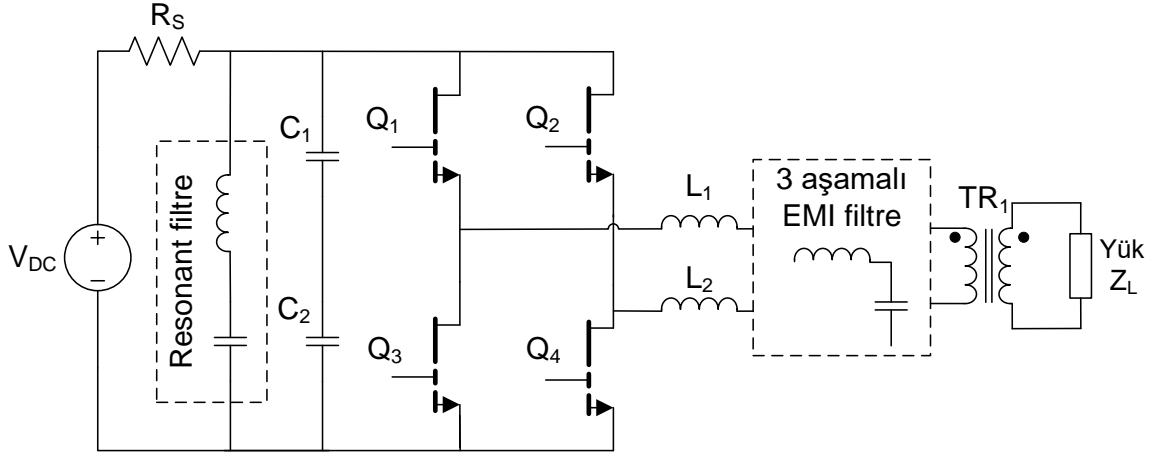
Güç dönüştürücülerinin verimliliğinin artırılması, yıllardır endüstri ve akademinin üzerine çalıştığı başlıca konulardan biri olmuştur. Güç dönüştürücülerinin verimi kullanılan yarı iletken tranzistörler ile doğrudan ilintilidir. Güç MOSFET'i ve IGBT gibi silisyum tabanlı yarı iletkenlerin tasarımında tranzistör iletim gerilim düşümü, anahtarlama hızı ve kırılma gerilimi parametreleri arasında bir denge vardır. Güncel teknoloji ile bu yarı iletkenler belirtilen üç parametre açısından teorik sınırlarına ulaşmıştır. Dolayısıyla, söz konusu güç dönüştürücü verim değerleri de silisyum tabanlı Güç MOSFET'leri ve IGBT'ler ile olabilecek maksimum değerlerine ulaşmıştır [1]-[2]. Güç yarı iletken teknolojisindeki ilerlemeler sayesinde, silisyum karbür (SiC) güç MOSFET'i ve galyum nitrat (GaN) arttırma modlu (a-mod) tranzistörleri gibi geniş bant aralığına sahip güç yarı iletkenleri, artık daha yüksek anahtarlama frekanslarında, daha küçük boyutta ve dolayısıyla daha yüksek güç yoğunluklarına sahip güç dönüştürücüleri tasarlamayı mümkün kılmaktadır.

1.1 Tek fazlı evirgeç yapıları

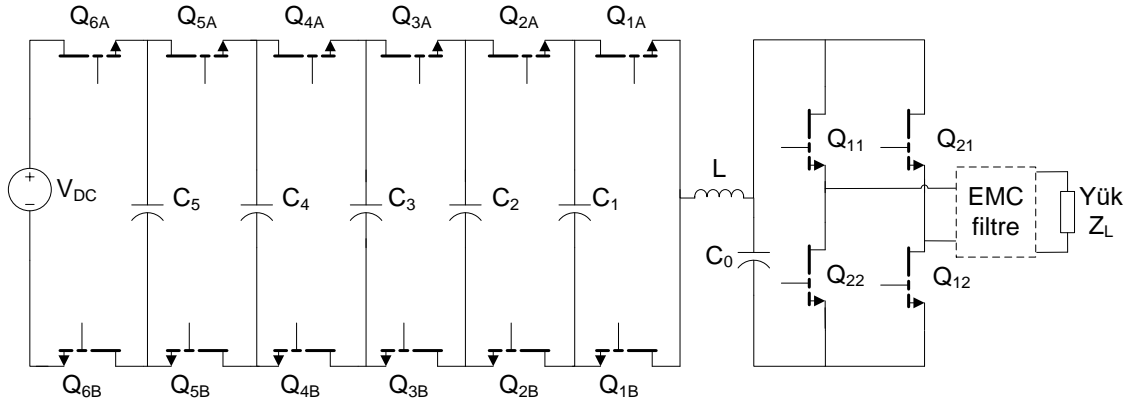
Güç dönüştürücüleri arasında, tek fazlı evirgeçler, küçük boyutlu kesintisiz güç kaynakları, beyaz eşya uygulamaları, fotovoltaik enerji dönüşüm sistemleri ve diğer alanlarda önemli bir paya sahiptir. Tek fazlı evirgecin boyut ve ağırlığının azaltılması, bahsedilen tüm sistemlerin uygulanabilirliğini ve modülerliğini artırmaktadır.

Google firmasının gerçekleştirdiği Little Box Challenge yarışması [3], evirgeç hacminin küçültülmesi konusuna önemli katkılarda bulunmuştur. Bu yarışmada, geniş bant aralığına sahip güç yarı iletkenleri ile güç ayrıştırma yöntemlerinin kullanımı ve bileşenlerin düzgün mekanik entegrasyonu, kompakt tek fazlı evirgeçlerin tasarımına imkan vermiştir. Bu yarışma kapsamında standart bir tam köprü devresi kullanılarak GaN a-mod tranzistör ve DC girişinde bir L-C rezonans filtresi ile gerçekleştirilen, cebri hava soğutmalı, 2-kVA güç düzeyinde yüksek güç yoğunluklu bir evirgeç tasarımı bildirilmiştir [4]. Evirgecin devre şeması Şekil 1.1'de gösterilmektedir.

Aynı çıkış güç seviyesi için, başka bir tasarım yaklaşımında ise Şekil 1.2'de gösterildiği gibi, DC girişinde aktif enerji tamponu devresine sahip cebri hava soğutmalı, yedi seviyeli, uçan kondansatörlü çok seviyeli evirgeç kullanılmıştır [5].



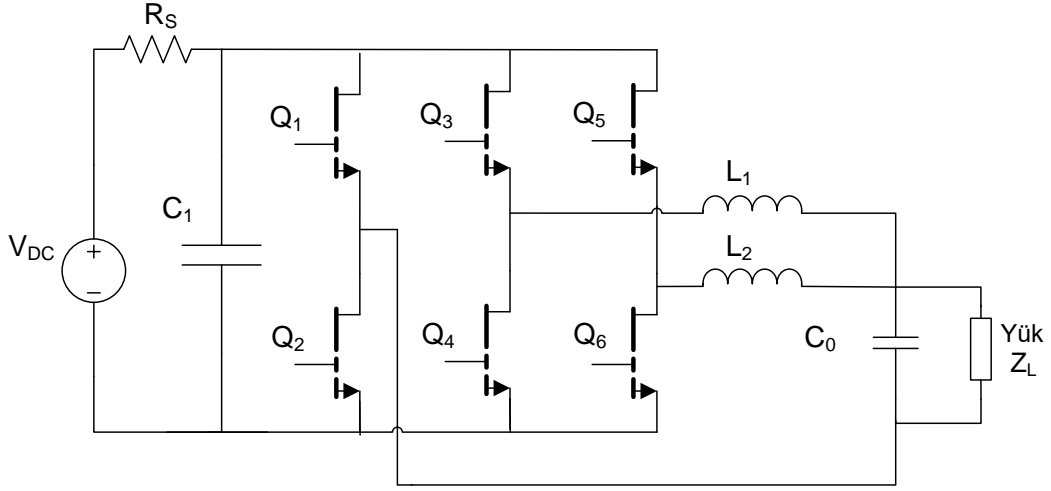
Şekil 1.1. L-C rezonans filtresi ile gerçekleştirilen tam köprü tek fazlı evirgeç [4]



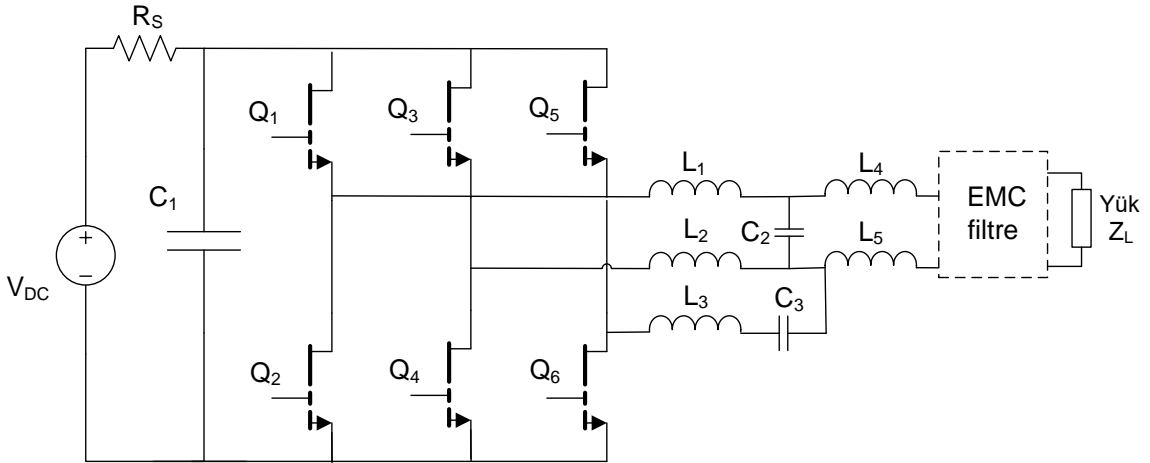
Şekil 1.2. Yedi seviyeli uçan kondansatörlü çok seviyeli tek fazlı evirgeç [5]

Cebri hava soğutma metodu, soğutucuya ek olarak bir fan kullanımını da gerektirmektedir. Bu tip uygulamalarda kullanılan fanların ömürleri ise binlerce saat ile sınırlıdır [6]. Ayrıca sızdırmazlık vb. gereksinimlerle, cebri hava soğutmanın mümkün olmadığı uygulamalar olabilmektedir. Bu sebeple, cebri hava soğutma metodunun kullanıldığı sistemlerin güvenilirliği ve uygulanabilirliği daha düşük olmaktadır. Bu nedenle, yine GaN a-mod tranzistör kullanılarak doğal (konveksiyon) hava soğutmalı tek fazlı evirgeçlerin güç yoğunluğunu modifiye edilmiş modülasyon teknikleri ile aralıklı anahtarlama ve bazı aktif güç ayrıştırma yöntemleri uygulayarak artırma yönünde araştırma çalışmaları yapılmaktadır. Bu çalışmalardan kapasitif aktif güç ayrıştırma yöntemi kullanılan tek fazlı evirgecin devre şeması Şekil 1.3'te gösterilmiştir [7]. Benzer şekilde L-C aktif güç ayrıştırma yöntemi kullanılan tek fazlı evirgeç ise Şekil 1.4'te sunulmuştur [8]. Öte yandan, bir diğer çalışmada ise Şekil 1.5'te gösterildiği üzere silisyum tabanlı IGBT, SiC güç

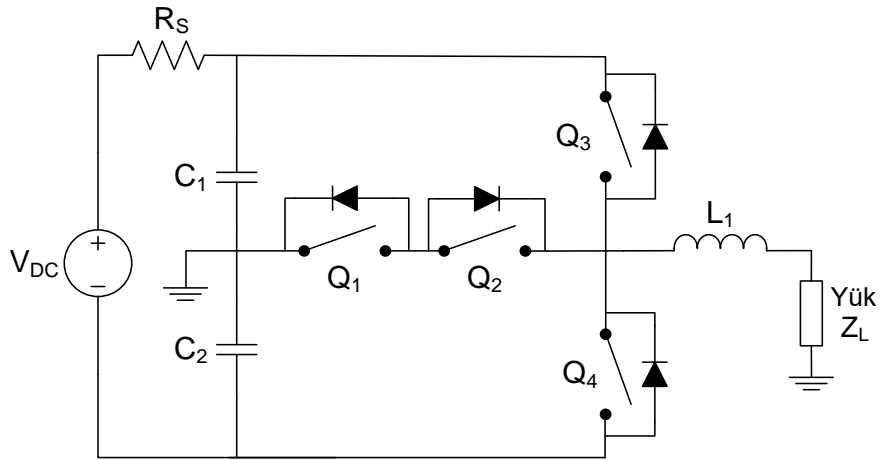
MOSFET'i ve GaN tranzistörlerinin bir T-tipi, tek fazlı evirgeç yapısı üzerinde performans karşılaştırması gerçekleştirilmiştir [9].



Şekil 1.3. Aktif güç ayrıştırımalı tam köprü tek fazlı evirgeç [7]



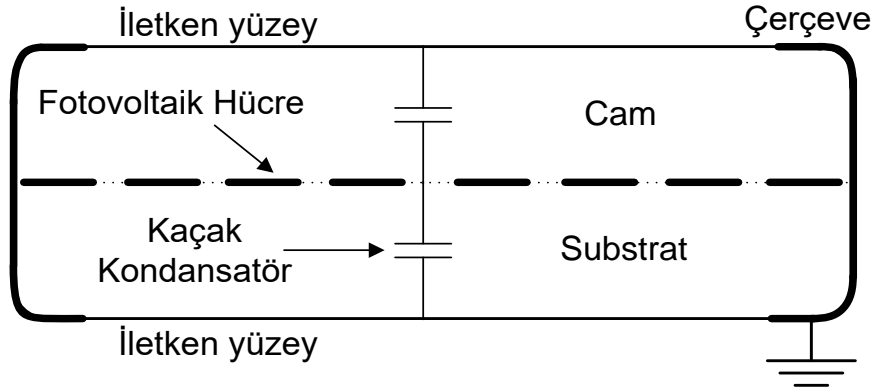
Şekil 1.4. Aktif güç ayrıştırımalı tam köprü tek fazlı evirgeç [8]



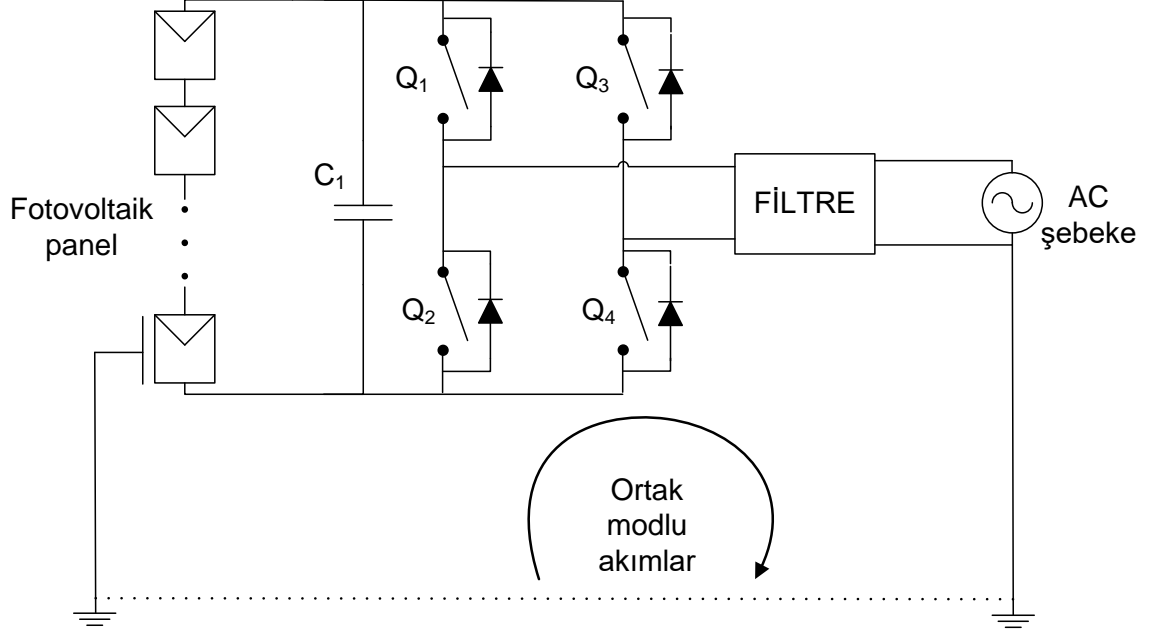
Şekil 1.5. T-tipi yarım köprü tek fazlı evirgeç [9]

Tek fazlı evirgeçlerdeki DC bara kondansatör gereksinimini azaltmak için, diğer bir ifadeyle evirgecin DC giriş tarafındaki, çıkış akımının iki katı frekansındaki gerilim salınımlarını bastırmak için aktif güç ayrıştırma yöntemleri önerilmektedir. DC bara kondansatörleri toplam evirgeç hacmini belirleyen ana bileşenlerden biridir. Aktif güç ayrıştırma metodu ile DC bara kondansatör boyutları ekstra kayıplar ve daha düşük evirgeç verimi pahasına küçültülebilmektedir [10]-[11]. Ancak, ilave güç ve kontrol devre gereksinimleri sebebi ile, aktif güç ayrıştırması metodları sistemin maliyetini ve karmaşıklığını artırmaktadır. Tek fazlı bir evirgecin boyutunu arttıran bir diğer kritik bileşen ise, 50/60 Hz frekanslı bir izolasyon transformatörünün kullanılmasıdır [12]-[14]. Fotovoltaik evirgeç uygulamalarında, fotovoltaik panel ile toprak arasındaki yapılarda kaçak kondansatörler bulunmaktadır. Örneğin, fotovoltaik uygulamalarda panel ile toprağa bağlı çerçeve arasındaki kaçak kondansatör yapıları Şekil 1.6'da gösterilmiştir.

Ortak modlu akımlar ise Şekil 1.7'de gösterildiği gibi fotovoltaik panelin toprak bağlantısı üzerinden, tek fazlı evirgeç ve AC şebekeye bağlanan elektriksel hatlar üzerinden akmaktadır. 50/60 Hz frekanslı transformatöre ise bu ortak modlu akımların engellenmesi noktasında ihtiyaç duyulmaktadır.



Şekil 1.6. Fotovoltaik güneş paneli şase kaçak kondansatörleri

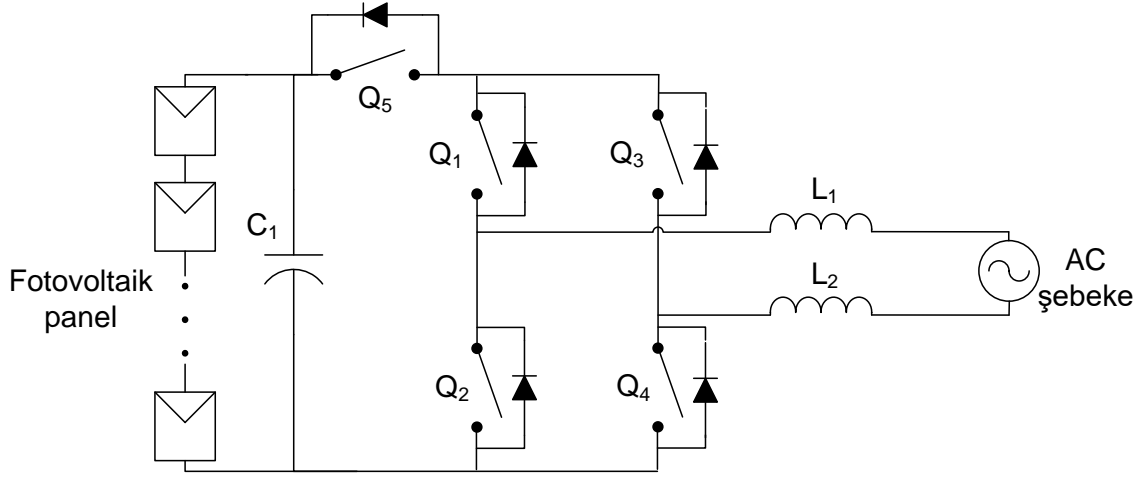


Şekil 1.7. Tek fazlı evirgeçli sistemdeki ortak modlu akım yolunun gösterimi

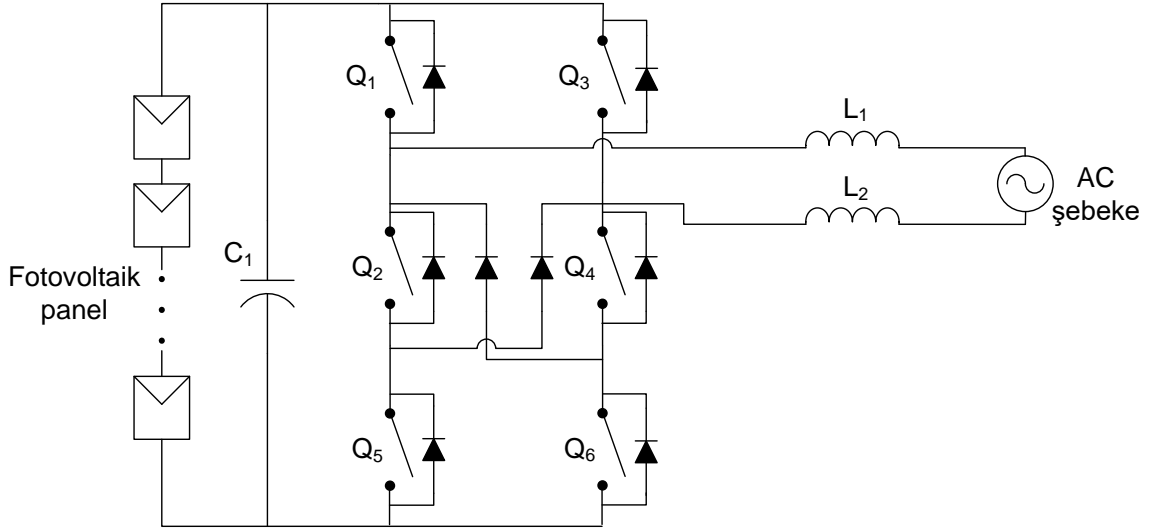
Ortak modlu akım problemi, uygun tek fazlı frekans çevirici topolojisi (ör. H5, H6, Yüksek Verimli ve Güvenilir Evirgeç Konsepti (HERIC, Highly Efficient and Reliable Inverter Concept) ve Nötr Noktası Bağlı (NPC, Neutral Point Clamped)) [15]-[19] ve/veya uygun modülasyon metodu kullanılarak önlenmektedir.

H5 tek fazlı evirgeç devre yapısı Şekil 1.8’de gösterilmektedir [20]. Ortak modlu akımların engellenmesindeki temel yaklaşım, evirgecin AC tarafındaki serbest akımın DC taraf üzerinden dolaşmasının engellenmesidir. H5 tek fazlı evirgeç devre yapısında bu ihtiyaç tam köprü devre yapısına ek olarak DC girişe bir anahtar ekleyerek sağlanmaktadır. DC girişteki bu anahtar uygun zamanlarda iletime alınıp iletimden çıkarılarak AC tarafındaki serbest akımın DC giriş üzerinden dolaşımı engellenmektedir.

H6 tek fazlı evirgeç devre yapısı ise Şekil 1.9’da sunulmuştur [18]. Bu yapıda AC taraftaki serbest akımın DC taraf üzerinden dolaşımı, AC akımın Q_2 , Q_4 ve diyotlar üzerinden akıtılması ile engellenmektedir. H6 tek fazlı evirgecin en büyük dezavantajı sayıları artan tranzistör ve diyotlardır. Bu bileşenler hem ekstra güç kayıplarına sebep olmakta, dolayısı ile verim değerini aşağı çekmekte hem devrenin karmaşıklık ve maliyetini artırmaktadır.



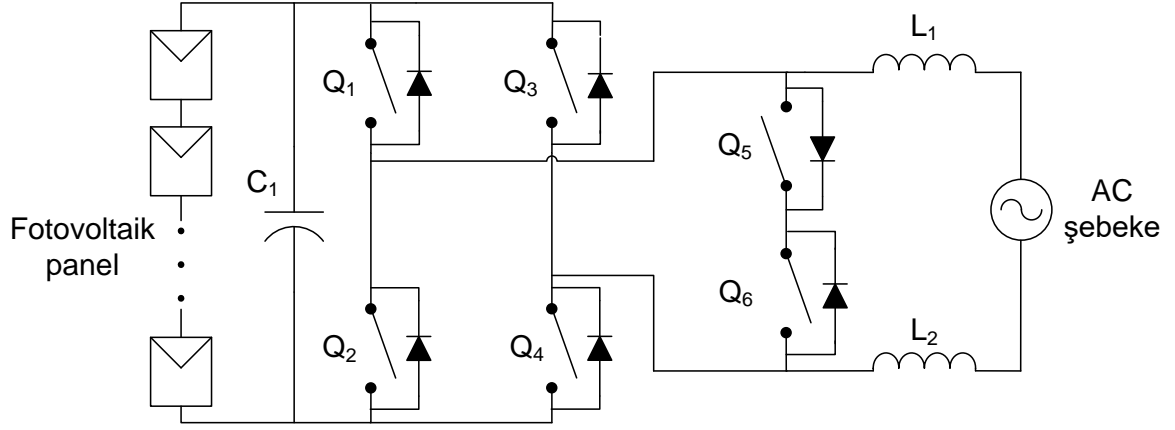
Şekil 1.8. H5 tek fazlı evirgeç devre yapısı



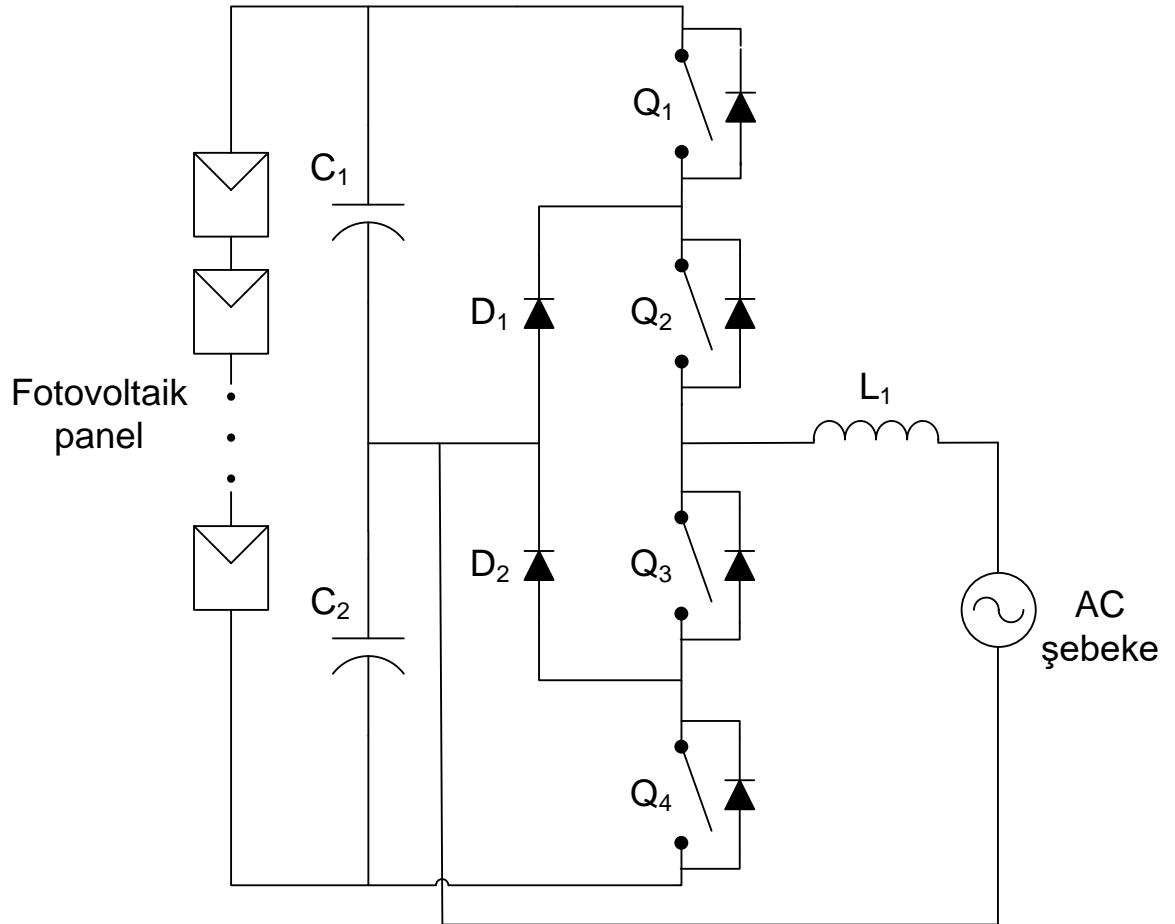
Şekil 1.9. H6 tek fazlı evirgeç devre yapısı

Bir diğer alternatif olan HERIC tek fazlı evirgeç devre yapısı da Şekil 1.10'da gösterilmektedir. Bu yapıda AC taraftaki serbest akımlar, DC tarafa ulaşmadan doğrudan Q5 ve Q6 üzerinden akıtılmaktadır. H6 tek fazlı evirgeç yapısına da benzer şekilde tam köprü evirgeç yapısına ek olarak iki adet tranzistör (Q5, Q6) kullanılmıştır. Ancak Q5 ve Q6 tranzistörleri şebeke frekansında anahtarlандığından, bu tranzistörlerin anahtarlama güç kayıplarına katkısı göreceli olarak daha düşük olmaktadır. Bu sebeple bu devre yapısı alternatiflerine göre daha yüksek verim değerine sahiptir.

Alternatif olarak değerlendirilebilecek diğerk bir devre yapısı da nötr noktası bağı tek fazlı evirgeçtir. Bu topolojide tam köprü evirgeç yapısından farklı olarak faz gerilimi üç farklı seviyede olabilmektedir. Üç seviyeli olması sebebi ile devrede daha düşük kırılma gerilimine



Şekil 1.10. HERIC tek fazlı evirgeç devre yapısı



Şekil 1.11. Nötr noktası bağı tek fazlı evirgeç devre yapısı

sahip güç tranzistörü kullanılabilir. Ancak, nötr noktası bağlantılı tek fazlı evirgeç yapısı aynı çıkış AC çıkış gerilimini elde etmek için girişinde iki kat daha yüksek DC giriş gerilimine ihtiyaç duymaktadır. Ek olarak tam köprü yapısına göre iki adet ek diyot gerektirmesi de topolojinin dezavantajları arasında gösterilmektedir.

1.2 Tezin amacı ve katkısı

Bu araştırma ve geliştirme çalışmasının amacı doğal (konveksiyon) hava soğutmalı, yüksek güç yoğunluğu ve yüksek verimlilikli, tek fazlı, tam köprü yapısında iki kutuplu darbe genişlik modülasyonu kullanılan, 5-kVA gücünde bir GaN evirgeç tasarımının gerçekleştirilmesidir. GaN tranzistör kullanımı ile Si ve SiC tabanlı tranzistörlere göre aynı anahtarlama frekansı için daha az ısı kayıp ortaya çıkmaktadır. Böylece, evirgeç hem daha düşük boyutta gerçekleştirilebilmekte, hem de daha yüksek güvenilirliğe sahip doğal hava soğutması ile soğutulabilmektedir. Diğer bir bakış açısı ile, aynı ısı kayıp için daha yüksek anahtarlama frekansına ulaşılabilir. Daha yüksek anahtarlama frekansı ile de evirgeç çıkışında daha küçük boyutlu bobin ve kondansatör gibi enerji depolama elemanları kullanılabilir.

Çalışmanın öne çıkan yenilikçi yönleri ve literatüre katkıları aşağıda maddeler halinde sunulmuştur:

- Çalışma kapsamında yüksek güç yoğunluğu ve yüksek verimliliğe sahip tek fazlı evirgeç tasarımı için yeni bir sistematik yaklaşım önerilmiştir. Bu yaklaşımda, hedef olarak belirlenen evirgeç verimlilik ve hacim değerlerini yakalamak için, hem elektriksel hem de termal limitler göz önünde bulundurularak tasarım adımları belirlenmektedir. Belirlenen adımlar için sistematik yaklaşıma uygun olacak şekilde bir akış şeması çizilmiştir. Bu tasarım yaklaşımı kapsamında önerilen yeni metodolojiler de aşağıda listelenmiştir.

- Sistematik olarak, transistor iletim kayıplarının evirgeç modülasyon endeksinin, m , ve güç faktörünün fonksiyonu olarak analitik bir ilişkisi türetilmiştir. Anahtarlama kayıpları ise, tranzistör veri sayfasında belirtilen iletme ve kesime girme enerji kayıpları sinüs dalga şekliyle skalalandırılarak hesaplanmakta ve böylece toplam güç kaybı analitik olarak hesaplanabilmektedir. Bu yaklaşımın sonucu olarak optimum transistor (tipi ve anma değerleri) ile verim ve boyut kriterlerini sağlayacak en yüksek anahtarlama frekansının, zaman alıcı bilgisayar benzetimleri olmadan, tamamen analitik hesaplamalarla seçilebilmesi mümkün olmaktadır.

- Yeni bir çok katmanlı, paralelenebilir yüksek akımlı baskı devreye dayalı sistematik manyetik devre tasarımı yöntemi önerilmiştir. Böylece çıkış filtre bobininde, toplam manyetik devre termal direnci düşürülerek, geleneksel tel sarımı bobin tasarımına kıyasla daha düşük bir sıcaklık artışı sağlanmakta ve bu güç seviyelerinde bobin için doğal hava soğutması mümkün olabilmektedir.

- Henüz literatürde, 5-kVA çıkış gücü seviyesinde doğal hava soğutmalı tek fazlı bir GaN evirgeç tasarımı olmadığı, buna karşılık çıkış gücü açısından en yüksek 2.5-kVA güç seviyesine sahip cebri hava soğutmalı tek fazlı GaN evirgeç uygulamasının rapor edildiği görülmüştür [9].

1.3 Tezin yapısı

Tez çalışması toplamda altı ana bölümden oluşmaktadır.

Birinci bölümde alternatif tek fazlı evirgeç topolojileri ve ilgili çalışmalar incelenmiş (özellikle fotovoltaik uygulamalarında kullanılan) ve her bir yapının avantaj/dezavantaj karşılaştırılması yapılmıştır.

İkinci bölümde tek fazlı evirgecin hacim ve verimlilik hedeflerine ulaşmak için önerilen sistematik tasarım yaklaşımının adımları anlatılmaktadır. Kullanılan iki temel metodun detayları da yine bu bölümde sunulmuştur. Ayrıca bu bölümde 5-kVA gücünde bir evirgeç için örnek uygulama gerçekleştirilerek tasarım süreci örneklendirilmiştir.

Üçüncü bölümde hem GaN tranzistörün hem de sistem olarak tek fazlı evirgecin hazırlanan benzetim modelleri açıklanarak sonuçları sunulmuştur.

Tasarlanan tek fazlı evirgecin ve çıkış bobininin uygulama ayrıntıları dördüncü kısımda verilmiştir.

Beşinci bölümde uygulamaya yönelik deneysel sonuçlar açıklamaları ile birlikte ayrıntılı bir şekilde sunulmuştur.

Altıncı bölümde ise tasarlanan evirgecin güç yoğunluğu açısından alternatif tasarım ve ticari ürünler ile karşılaştırmalı olarak bir değerlendirilmesi yapılmıştır.

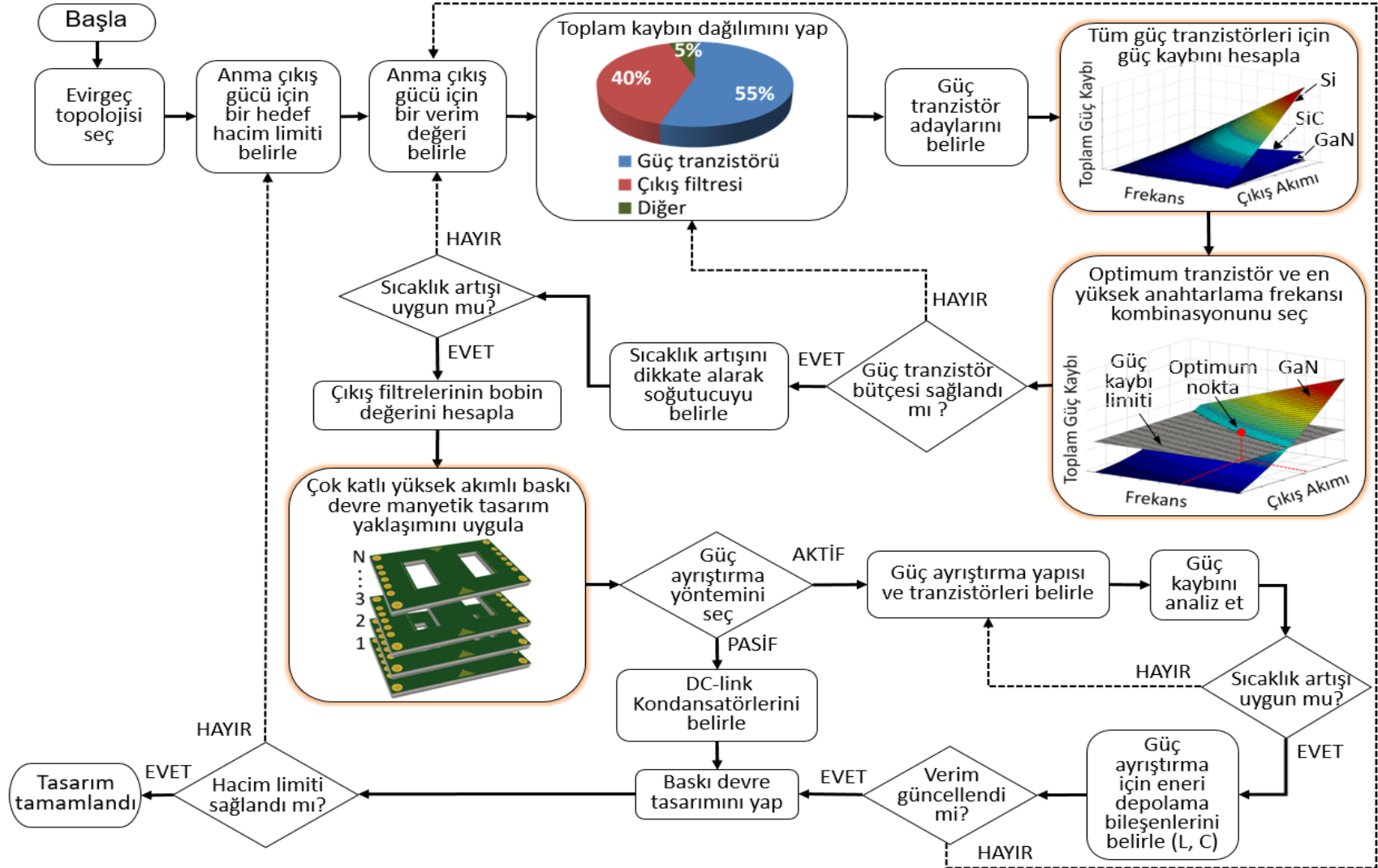
Sonuç olarak, yedinci bölümde ise çalışma özetlenerek çalışma kapsamında elde edilen somut veriler detaylı olarak verilmiştir.

2. TEK FAZLI EVİRGEÇ İÇİN SİSTEMATİK TASARIM YAKLAŞIMI

2.1 Sistematik Tasarım Adımları

Önerilen sistematik tasarım yaklaşımının akış şeması Şekil 2.1'de gösterilmektedir. Tasarım prosedürüne, uygulama gereksinimleri, hedef hacim ve verimlilik değerlerine bağlı olarak, bir tek fazlı evirgeç topolojisi seçilerek başlanır. Takip eden adımda evirgecin nominal güç çıkışı dikkate alınarak hedef hacim ve verim değerleri seçilir. Ardından toplam evirgeç kaybı belirlenir ve tasarım tecrübesine bağlı olarak toplam kayıp dağılımı yapılır. Başlangıç olarak referans alınabilecek dağılım değerleri Şekil 2.1'de gösterilmektedir. Devam eden süreçte, aday güç tranzistörleri, tahmin edilen tranzistör kaybı bütçesi, tepe çalışma gerilimi ve RMS akım değerleri dikkate alınarak belirlenir. Bir sonraki adım, 2.2.1 alt bölümünde türetilen analitik güç kaybı ifadelerini kullanarak aday tranzistörlerin toplam güç kaybı açısından karşılaştırılmasıdır. Bu aşama, güç kaybı sınırlaması altında optimum tranzistör ve maksimum anahtarlama frekansı, f_{sw} , kombinasyonu bulunana kadar tekrarlanır. Seçilen güç tranzistörü için güç kaybı hesaplandıktan sonra, tranzistörün sıcaklığını malzemenin veri sayfasında belirtilen çalışma sınırları dahilinde tutmak için bir soğutucu belirlenmelidir. Tranzistör sıcaklığının limiti aşması durumunda, verimlilik hedefini güncelleyerek prosedür tekrarlanmalıdır. Soğutucu boyutları, çıkış filtresi, DC giriş kondansatörleri ve diğerleri gibi diğer tüm ana bileşenler, uzayda aynı boyut doğrultusunda yer kaplayacak şekilde seçilmelidir. Soğutucu seçimi tamamlandıktan sonra, çıkış filtresi endüktans değeri hesaplanır ve bobin tasarımı önerilen çok katmanlı yüksek akımlı baskı devreye dayalı manyetik tasarım yaklaşımı vasıtasıyla 2.2.2 alt bölümünde verilen sistematik prosedüre göre gerçekleştirilir. Sistematik yaklaşımın son adımı, güç ayrıştırma yönteminin aktif veya pasif olmasının belirlenmesidir. Pasif güç ayrıştırma metodu seçilirse, DC bara kapasitörleri belirlenir ve baskı devre tasarımı aşaması başlatılır.

Aktif güç ayrıştırma metodunun uygulanması durumunda, uygun yapı güç ayrıştırma yapısı seçilmeli, güç tranzistörü belirlenmeli ve sıcaklığın da limitler içinde kaldığı kontrol edilmelidir. Aktif güç ayrıştırma devresinde kullanılacak tranzistörün seçimi, çalışma sıcaklığı limitleri karşılanana kadar tekrar edilmelidir. Ardından güç ayrıştırma devresinin enerji depolama bileşenleri (bobin, kondansatör) seçilmelidir. Güç ayrıştırma devresinde kullanılacak güç tranzistörlerinin ve enerji depolama bileşenlerinin üzerindeki kayıpları hesaba katarak, evirgecin öngörülen toplam verim değeri güncellenmelidir.



Şekil 2.1. Yüksek güç yoğunluklu tek fazlı evirgeç için önerilen sistematik tasarım akış şeması

Son olarak, eğer hedef hacim değerine ulaşırsa, tasarım sonlandırılacaktır. Aksi halde, başlangıçta belirtilen hedef hacim değeri güncellenerek tüm tasarım işlemi tekrar edilecektir

2.2 Evirgeç Boyutunun Küçültülmesi için Kritik Tasarım Yaklaşımları

Yüksek güç yoğunluklu, yüksek verimli bir tek fazlı evirgecin hacminin küçültülmesi için sistematik tasarımda belirtilen kritik sistematik tasarım yaklaşımları, bu bölümün alt bölümlerde sunulacaktır. Analitik tranzistör kaybı hesaplamaları ve çok katmanlı yüksek akımlı baskı devre manyetik tasarım yaklaşımının detayları açıklanacaktır.

2.2.1 Tranzistör güç kaybı hesabı için analitik yaklaşım

230 V AC çıkış gerilimine sahip tek fazlı bir evirgecin gerilim ve akım seviyeleri dikkate alındığında, yüksek güç yoğunluğu ve yüksek verimli tasarım için muhtemel güç tranzistörü adayları Si güç MOSFET'i(CoolMOS), SiC güç MOSFET'i ve GaN a-mod tranzistörü olarak belirlenmiştir. Hızlı bir sistematik tasarım için, Si güç MOSFET'i, SiC güç MOSFET'i ve GaN a-mod tranzistörlerinin her birinin tranzistör güç kaybı bileşenleri, iletim kaybı, P_{cond} ve anahtarlama kaybı, P_{sw} , analitik olarak ifade edilebilmektedir.

Her üç güç tranzistörü de iletken kanalları vasıtasıyla ters iletim özelliğine sahiptir. Bu sebeple tranzistörlere uygun kapı-kaynak gerilimi uygulandığında, tranzistörler düz iletim moduna benzer şekilde akım iletmektedir. Faz akımının negatif çevrimi sırasında, anti-paralel gövde diyodu yalnızca ölü zaman periyodu boyunca iletmektedir. Tamamlayıcı şekilde çalışan anahtarlar arasında kullanılan ölü zaman da, genellikle anahtarlama periyodunun % 5'inden azdır. Si ve SiC güç MOSFET'inin belirli bir gerilim düşümüne sahip anti-paralel gövde diyodu ölü zaman periyodunda aktiftir ve diyotun karakteristikleri, kapı gerilimine bağlı olarak değişmemektedir. Öte yandan, GaN a-mod tranzistör, direnci kesim modunda kapı gerilim değeri ile değişen bir direnç, $R_{Dsoff} (V_{GS})$ gibi davranır (ters-iletim çalışma modu). Dolayısıyla iletim kaybı hesabı için GaN a-mod tranzistörü ayrı şekilde ele alınmalıdır. İletim kayıplarının kanal direncine, R_{Dson} , bağlı olarak analitik hesaplarının doğru yapılabilmesi için, transistor RMS akımı, I_{Drms} , ters iletim ortalama akım, I_{Rav} ve ters iletim RMS akımı, I_{Rrms} ifadeleri türetilmelidir. Ayrıca, ölü zaman esnasında gövde diyodu kayıpları, diyot eşik gerilimi V_{D0} ve gövde diyodunun efektif direnci R_D kullanılarak hesaplanmalıdır. Tüm tranzistörlerin toplam iletim kaybı ifadeleri, P_{cond} Çizelge 2.1'de verilmektedir.

Anahtarlama kayıplarının hesaplaması için, malzemelerin veri sayfalarında belirtilen tranzistör iletme girme ve iletimden çıkma parametreleri, evirgecin çalışma koşullarına göre ölçeklendirilmelidir.

Çizelge 2.1. Tranzistör kayıp ifadeleri

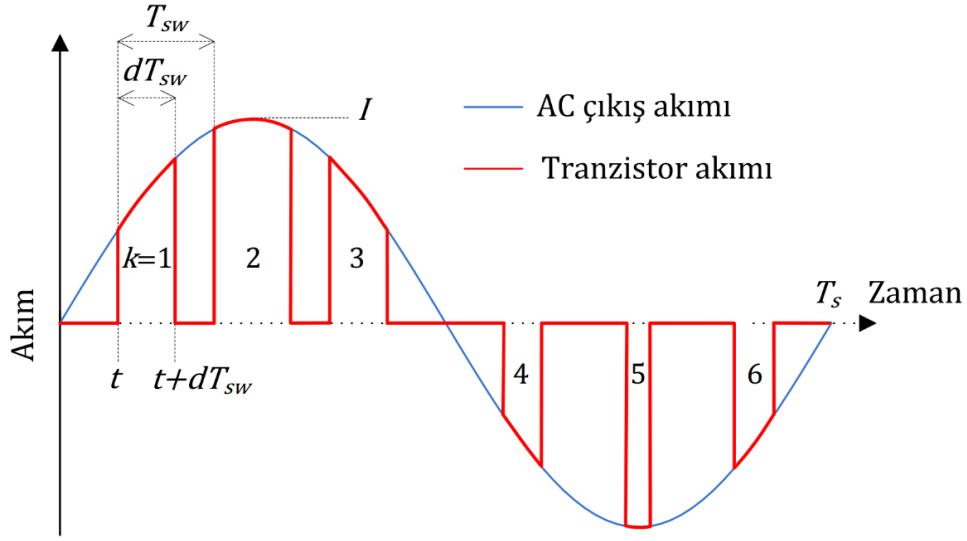
	Si güç MOSFET'i	SiC güç MOSFET'i	GaN a-mod
P_{cond}	$R_{DSon}I_{Drms}^2 + V_{D0}I_{Rav} + R_D I_{Rrms}^2$		$R_{DSon}I_{Drms}^2 + V_{D0}I_{Rav} + R_{DSoff}I_{Rrms}^2$
P_{sw}	$\left(\frac{I_{DS}}{\pi} V_{DS}(t_r + t_f) + Q_{rr}V_{DS}\right) f_{sw} + 0.25 Q_{rr}V_{DS}f_{sw}$		$\left(\frac{I_{DS}}{\pi} V_{DS}(t_r + t_f)\right) f_{sw}$

P_{sw} 'nin hesaplanmasında, Çizelge 2.1'de verilen yükselme süresi t_r , düşme süresi, t_f , ve ters geri kazanım yükü Q_{rr} gibi tranzistör parametreleri kullanılmaktadır. Çizelge 2.1'deki I_{DS} ve V_{DS} , çıkış akımı ve geriliminin bir temel periyodu için transistor tepe akımını ve tepe gerilim değerlerini göstermektedir. GaN a-mod tranzistörü için Q_{rr} , sıfırdır ve bu nedenle anahtarlama kaybı hesaplamasına dahil edilmemektedir.

Çizelge 2.1'deki RMS akım değerleri için analitik bir ifade elde etmek amacıyla önce AC çıkış akımı ile birlikte tranzistör akımı dalga şekilleri incelenmelidir. Her iki akım dalga şekli de konsept olarak Şekil 2.2'de gösterilmiştir. Tranzistör akımı, pratikte temel frekansa göre oldukça yüksek frekansa, f_{sw} , sahip olduğundan, her ikisini aynı anda incelemek mümkün olmamaktadır. Ancak, Şekil 2.2'de anlaşılabilirliğini artırmak adına sadece birkaç darbeden oluşan bir akım gösterilmiştir. Ayrıca, Şekil 2.2'de verilen tranzistör akım dalga formu, ters iletim kabiliyetine sahip tüm güç tranzistörleri için geçerlidir. Şekil 2.2'de, k parametresi akım darbe sayısını ifade etmektedir. Çıkış akımının bir temel periyodunda T_s , (2.1) 'den hesaplandığı gibi T_{sw} anahtarlama periyoduna sahip N adet akım darbesi bulunmaktadır.

$$N = \frac{T_s}{T_{sw}} \quad (2.1)$$

RMS akımı için analitik ifade türetme işlemindeki yaklaşım, 1'den N 'ye kadar olan tranzistör akım darbelerinin RMS değerlerinin karelerinin toplamının karekökünün, (2.2)'de ifade edildiği üzere tranzistör akımının RMS değerine, I_{Drms} , eşit olması prensibine dayanmaktadır.



Şekil 2.2. Tek fazlı evirgeç tranzistör akım dalga şekli

$$I_{Drms} = \sqrt{I_{1rms}^2 + I_{2rms}^2 \dots + I_{krms}^2 \dots + I_{Nrms}^2} \quad (2.2)$$

Böylece k numaralı darbenin ortalama karesi değeri (2.3)'teki gibi hesaplanabilmektedir.

$$I_{krms}^2 = \frac{1}{T_s} \int_t^{t+d(t)T_{sw}} I^2 \sin^2(\omega x + \theta) dx \quad (2.3)$$

(2.3)'te θ temel faz gerilimi ile akım dalga formları arasındaki faz açısını, ω ise radyan cinsinden temel frekansı ifade etmektedir. Buradaki integral sınırları, t ve $t+d(t)T_{sw}$ 'dir. İntegral sınır ifadelerindeki $d(t)$, tranzistörlerin çalışma çevrimi ve m ise (2.4)'ten hesaplanan modülasyon endeksidir [21].

$$m = \frac{V_{out}}{V_{DC}} \quad (2.4)$$

(2.4)'te V_{out} evirgeç AC tepe çıkış gerilimini, V_{DC} ise evirgeç DC giriş gerilimini göstermektedir. Tranzistör çalışma çevrimi de modülasyon endeksinin fonksiyonu olarak (2.5)'teki gibi ifade edilebilmektedir [21].

$$d(t) = \frac{1 + m \sin(\omega t)}{2} \quad (2.5)$$

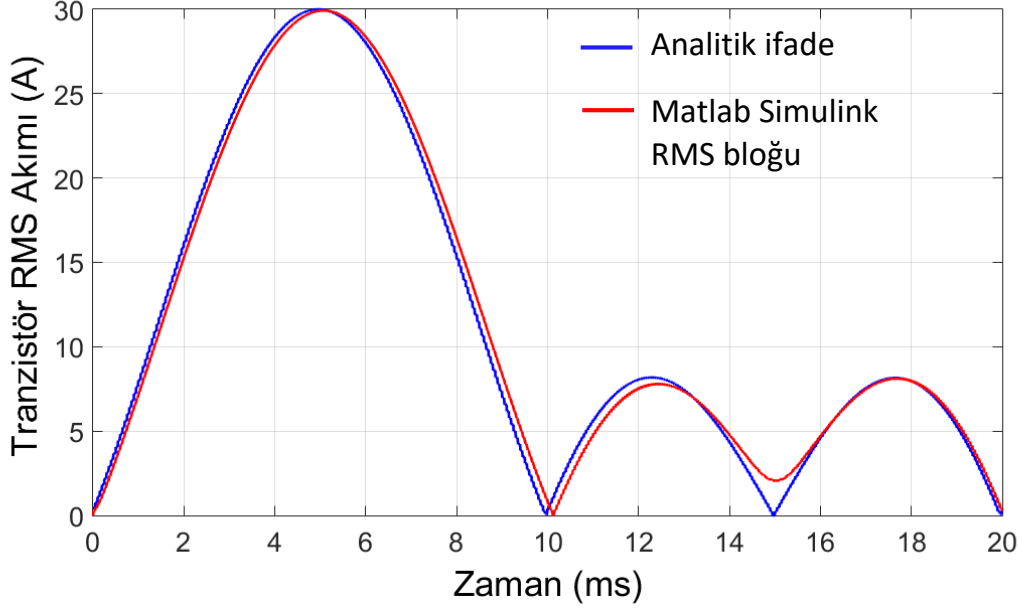
(2.5)'teki ω , $\omega=2\pi f_s$ eşitliği ile bulunabilmekte, f_s ise evirgeç çıkış akımı temel frekansını göstermektedir. $T_s=NT_{sw}$ olduğundan, (2.3)'teki t parametresi kT_{sw} ifadesi ile değiştirilebilmekte ve böylece (2.6) eşitliği elde edilebilmektedir.

$$\begin{aligned}
I_{krms}^2 &= \frac{1}{T_s} \int_{kT_{sw}}^{(k+d(kT_{sw}))T_{sw}} I^2 \sin^2(\omega x + \theta) dx \\
&= \frac{I^2}{2T_s} \int_{kT_{sw}}^{(k+d(kT_{sw}))T_{sw}} [1 - \cos(2\omega x + 2\theta)] dx \\
&= \frac{I^2}{2T_s} [d(kT_{sw})T_{sw} - \frac{1}{2\omega} [\sin(2\omega(k+d(kT_{sw}))T_{sw} + 2\theta) - \sin(2\omega kT_{sw} + 2\theta)]] \quad \dots(2.6)
\end{aligned}$$

Son olarak, (2.6)'daki $d(t)$ ifadesinin yerine koyulmasıyla, I_{Drms} 'in m ve θ açısının fonksiyonu olarak analitik ifadesi (2.7) 'deki gibi elde edilmektedir. Elde edilen RMS akım hesaplama yaklaşımı da bilgisayar benzetimleri ile doğrulanmıştır.

$$\begin{aligned}
I_{Drms} &= \left(\sum_{k=1}^{k=N} \frac{I^2}{2T_s} \left[\frac{1 + m \sin(wkT_{sw})}{2} T_{sw} - \frac{1}{2w} [\sin(wT_{sw}(2k + 1 + m \sin(wkT_{sw})) + 2\theta) \right. \right. \\
&\quad \left. \left. - \sin(2wkT_{sw} + 2\theta)] \right] \right)^{1/2} \quad \dots(2.7)
\end{aligned}$$

Bölüm 2.3'te, Çizelge 2.2'de verilen örnek evirgeç teknik özellikleri kullanılarak MATLAB-Simulink ortamında bir benzetim modeli oluşturulmuştur. Benzetim modelinde, tranzistör RMS akımı, bir anahtarlama periyodu, T_{sw} , için hem hazır MATLAB-Simulink RMS fonksiyon bloğu hem de türetilen analitik transistor RMS akım ifadesi kullanılarak Şekil 2.3'te gösterildiği gibi çizdirilmiştir. MATLAB-Simulink bloğundan ve analitik hesaplamalardan neredeyse birebir aynı tranzistör RMS akım grafiği elde edilmiştir. 14 ms anına kadar her iki akımın birbirine oldukça yakın olduğu, sadece tranzistör akım değerinin küçüldüğü 14 ms ve 16 ms anları arasında iki RMS hesabı arasındaki farkın arttığı görülmektedir. İki hesaplama arasındaki bu küçük fark, türetilen analitik hesaplamalarda evirgeç çıkış akımı üzerindeki anahtarlama frekansındaki salınımların ihmal edilmesinden kaynaklanmaktadır. Tranzistör RMS akımına ek olarak, I_{Drms} hesabında izlenen yaklaşım kullanılarak ters iletim RMS akımı I_{Rrms} , (2.8) 'de olduğu gibi analitik olarak elde edilebilmektedir. I_{Rrms} ifadesinde, T_d ölü zaman süresini belirtmektedir. Ayrıca, ters iletim



Şekil 2.3. Tranzistör RMS akımı grafiği

kayıbı için, Si ve SiC güç MOSFET'leri gövde diyodu üzerinden akan ters iletim ortalama akımı da, (2.9) 'daki gibi türetilmiştir. I_{Rav} ifadesi de, I_{Rrms} 'deki yaklaşıma benzer şekilde türetilmiştir. Beklendiği üzere güç MOSFET'i gövde diyotları yalnızca ölü zaman periyodlarında iletime girdiğinden, I_{Rav} ihmal edilebilir seviyede küçük bir değere sahiptir.

$$I_{Rrms} = \left(\sum_{k=1}^{k=\frac{N}{2}} \frac{I^2}{2T_s} \left[-\frac{1}{2\omega} [\sin(2\omega kT_{sw} + 2\theta + 2\omega T_d) - \sin(2\omega kT_{sw} + 2\theta)] \right] \right)^{1/2} \quad (2.8)$$

$$I_{Rav} = \sum_{k=1}^{k=N/2} \frac{I}{2\pi} [\cos(\omega kT_{sw} + \theta + \omega T_d) - \cos(\omega kT_{sw} + \theta)] \quad (2.9)$$

2.2.2 Çok katmanlı yüksek akımlı baskı devre manyetik tasarım prosedürü

Çok katmanlı yüksek akımlı baskı devre manyetik tasarımına dayanan çıkış filtresi için önerilen sistematik tasarım yaklaşımının akış şeması Şekil 2.4'te verilmiştir. Bu uygulamada, devre karmaşıklığını azaltmak amacı ile bobin tipi AC çıkış filtresi tasarlanıp kullanılacaktır. Çıkış filtresinin gerekli endüktans değeri, (2.10)'da gösterildiği gibi hesaplanmaktadır [22].

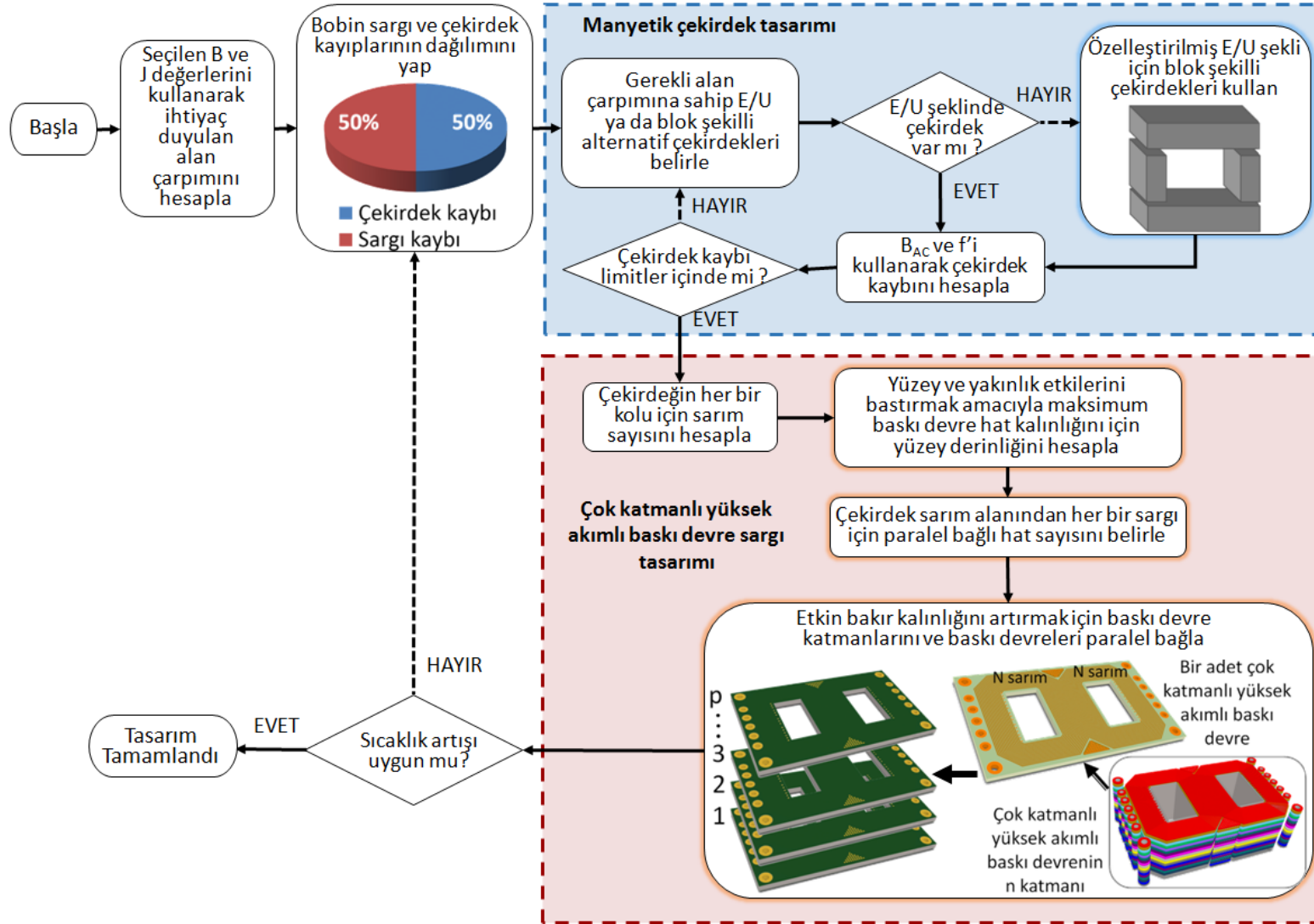
$$L = \frac{V_{DC}}{4f_{sw}\Delta I_{max}} \quad (2.10)$$

ΔI_{max} çıkış akımı tepe salınım değerini ifade etmektedir. Manyetik tasarım, optimum bobin boyutu için çekirdek ile bakır ısı kayıpları arasında % 50 kayıp dağılımı seçilerek ve buna uygun olarak bobin için ihtiyaç duyulan alan çarpımı belirlenerek başlatılır. Manyetik çekirdek tasarımı ve çok katmanlı yüksek akımlı baskı devre sargı tasarımı için sistematik tasarım prosedürleri Şekil 2.4'te ayrı alt blok olarak gösterilmiştir.

Çekirdek malzemesinin seçiminde, ısı kayıplar ile manyetik akı yoğunluğu doyum arasındaki denge göz önüne alınmalıdır. Bobin sargıları çok katmanlı bir baskı devre ile gerçekleştirileceğinden, E veya U-şeklinde manyetik çekirdekler tercih edilmektedir. Öte yandan, E veya U şeklinde uygun boyutlarda manyetik çekirdekler mevcut değilse veya mevcut ürünler istenilen değerin çok altında ya da üzerinde kalıyor ise, çekirdek tasarımının optimum çözümü için özelleşmiş E veya U şekli elde etmek amacıyla modüler çekirdek blokları kullanılmalıdır.

Manyetik çekirdek kaybı, farklı manyetik çekirdek alternatifleri için Şekil 2.4'teki manyetik çekirdek tasarımı bloğunda gösterildiği gibi, çekirdek kayıp hedefine ulaşıncaya kadar, çalışma frekansı (f) ve tepe manyetik akı yoğunluğunun (B_{ac}) AC bileşeni kullanılarak hesaplanmalıdır.

Manyetik çekirdek geometrisi ve boyutu belirlendikten sonra, çekirdeğin fiziksel boyutlarından ve manyetik geçirgenliğinden ihtiyaç duyulan sarım sayısı hesaplanabilmektedir. Ardından, çok katmanlı yüksek akımlı baskı devre sargı için baskı devre tasarım aşaması başlamaktadır. Baskı devrede kullanılacak hat boyutları, öncelikle deri ve yakınlık etkileri göz önüne alınarak belirlenmelidir. Ardından tasarlanan sargı, aynı baskı devrenin devam eden katmanlarında tekrarlanmalıdır. İhtiyaç duyulması durumunda baskı devreler de daha yüksek etkin bakır alanı elde etmek için paralel bağlanabilmekte ve eşdeğer bobin direnci azaltılabilmektedir. Son olarak sargı bakır kayıpları hem AC hem de DC kayıplar dikkate alınarak hesaplanmalıdır. Manyetik çekirdeğin toplam kaybı ve ısı direncinden sıcaklık artışı hesaplanabilmektedir. Sıcaklık artışı operasyonel sınırların içinde kalırsa tasarım tamamlanmış olacaktır, aksi takdirde tüm tasarım prosedürü kayıp dağılımını güncellenerek tekrarlanmalıdır.



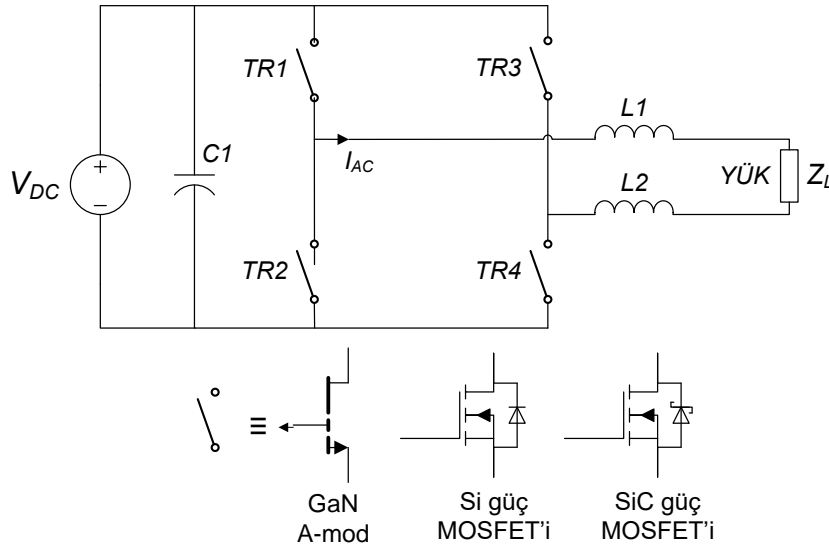
Şekil 2.4. Sistematik çok katmanlı yüksek akımlı baskı devre manyetik tasarımı akış şeması

2.3 Örnek Tasarım

Şekil 2.5'te gösterilen, tek fazlı doğal konveksiyon soğutmalı, 5-kVA, tam köprü GaN evirgecin örnek tasarımı önerilen sistematik prosedüre uygun olarak sunulacaktır. Bu devre topolojisi seçiminde ortak modlu akımların minimizasyonu konusu da dikkate alınmış olup, evirgeç verimini en üst düzeye çıkarmak için aktif güç ayrıştırma yöntemleri kullanılmayacaktır.

Ortak modlu akımlarından kaçınmak için, AC hat bağlantılarının simetrik olması sağlanacak ve tam köprü evirgeç devresine iki kutuplu darbe genişlik modülasyon yöntemi uygulanacaktır. Bu amaçla, çıkış filtresi bobini Şekil 2.5'te gösterildiği gibi güç katında $L1$ ve $L2$ olarak iki eşit filtre bobinine bölünecektir. Evirgecin toplam boyutunu belirleyen ana bileşenler aşağıdaki gibi listelenebilmektedir.

- Çıkış filtre bobinleri $L1$ ve $L2$,
- Güç tranzistörleri $TR1$, $TR2$, $TR3$, $TR4$ ve bunların soğutucuları ve
- DC giriş kondansatörü ($C1$).



Şekil 2.5. Uygulanan tek fazlı evirgeç devresi

Minimum evirgeç boyutu, belirtilen ana bileşenlerin uygun seçimi ve tasarımı vasıtasıyla elde edilecektir. Tasarlanan tek fazlı evirgecin teknik özellikleri Çizelge 2.2'de verilmiştir. Evirgecin çıkış gücü tek fazlı sistemlerde uygulanabilecek en yüksek değer olan 5-kVA olarak seçilmiştir [14]. Giriş gerilim aralığı da 230V RMS çıkış gerilimi üretmek için, tek fazlı evirgeç giriş gerilim salınımı da dikkate alınarak 370 V DC \pm 30 V olarak belirlenmiştir.

Bölüm 1’de belirtilen çalışmalar dikkate alınarak, doğal hava soğutmalı bu evirgeç için hedef hacim değeri, Çizelge 2.2’de belirtildiği üzere 2 lt olarak seçilmiştir. 5-kVA çıkış gücünde bu hacim değeri 2.5 W/cm^3 güç yoğunluğuna karşılık gelmektedir. Sistematik tasarım prosedüründe, 5-kVA nominal çıkış gücü ve 370 V DC nominal giriş gerilimi için evirgeç hedef verimliliği % 98 seçilerek başlanacaktır.

Çizelge 2.2. Tek fazlı evirgeç teknik özellikleri

Giriş gerilimi	370 V DC \pm 30 V
Çıkış gücü	5-kVA
Çıkış gerilimi	230 V RMS, 50 Hz
Çıkış akımı	30 A tepe
Çıkış akımı salınımı	10 % tepe
Hedeflenen verim	98 %
Hedeflenen güç yoğunluğu	2.5 W/cm^3
Hedeflenen hacim	2 lt

2.3.1 Güç tranzistörü ve anahtarlama frekansı seçimi

Hedeflenen verimlilik değeri için toplam evirgeç kaybı 102 W olarak bulunmuştur. Tasarım tecrübesinden yola çıkılarak, toplam evirgeç kaybı içerisinde hedef tranzistör kaybı katkısı yaklaşık % 60 olarak öngörülmektedir. Dolayısıyla, toplam tranzistor kayıp bütçesi 61.2 W olarak ortaya çıkmaktadır. Bu da her bir güç tranzistörü için 15.3 W maksimum güç kaybına izin verildiği anlamına gelmektedir. Bir sonraki adımda, Çizelge 2.2’de verilen evirgeç teknik özellikleri dikkate alınarak, bu uygulama için aday güç tranzistörleri belirlenecektir.

370 V DC giriş gerilimine sahip tek fazlı bir evirgeç için, Si CoolMOS, SiC güç MOSFET’i ve GaN a-mod tranzistörleri (650 V veya daha yüksek gerilim seviyeleri ile) en olası seçeneklerdir. Belirtilen bu güncel güç tranzistör adaylarının her üçünün de elektriksel değerleri Çizelge 2.3’te verilmektedir.

Güç kaybı bütçesi içinde kalacak şekilde en yüksek anahtarlama frekansı elde edilecek tranzistörü seçmek için, aday tranzistörlerin toplam güç kaybı, bölüm 2.2’de belirtilen analitik ifadeler kullanılarak hesaplanacaktır. Çizelge 2.1’deki kayıp ilişkileri ve (2.7), (2.8) ve (2.9)’daki RMS ve ortalama akımların analitik ifadeleri kullanılarak, her bir aday tranzistörün iletim kaybı grafiği, anahtarlama frekansının ve çalışma akımının fonksiyonu olarak elde edilebilmektedir. Anlaşılabilirliği artırmak adına tranzistör tepe çıkış akımı 0 A

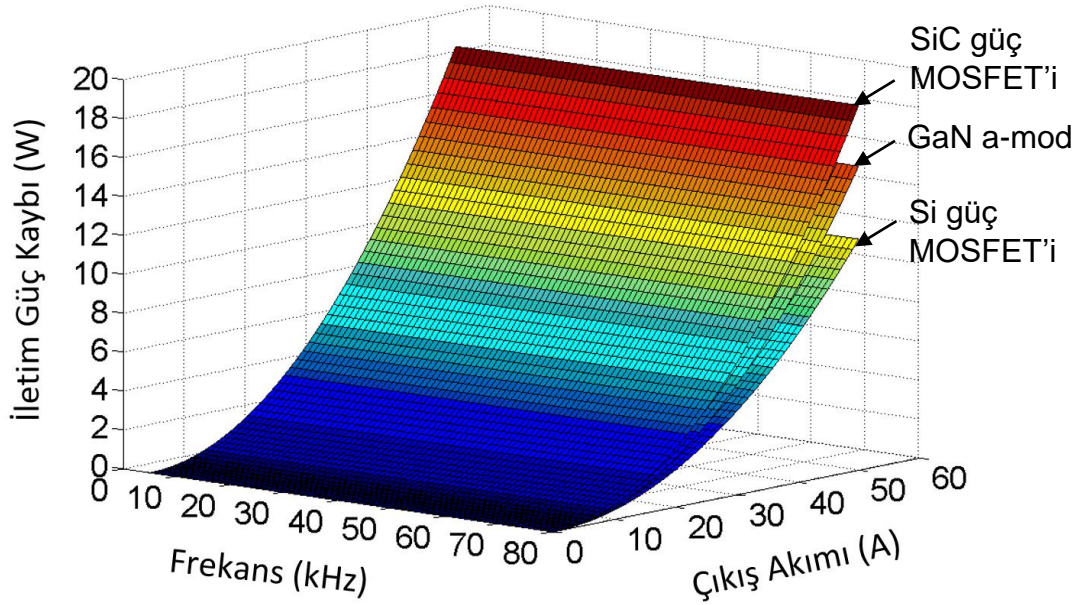
ile 50 A, anahtarlama frekansı ise 5 kHz ila 80 kHz arasında taranmış ve tüm aday güç yarı iletkenlerinin iletim kayıp grafikleri Şekil 2.6’da olduğu gibi çizdirilmiştir.

Çizelge 2.3. Aday tranzistörlerin teknik özellikleri

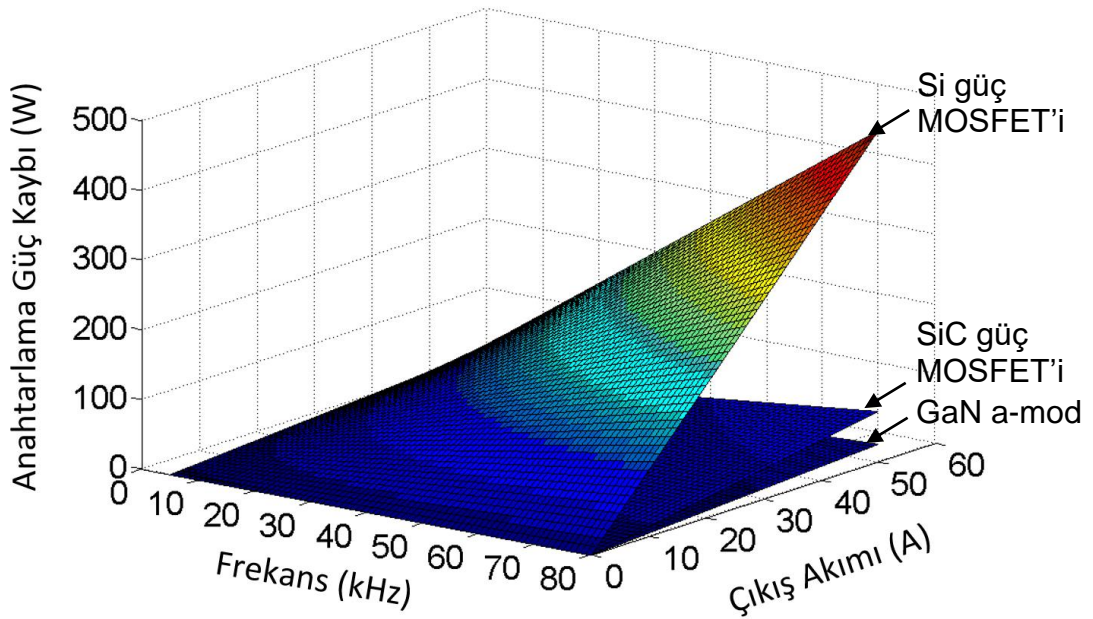
Güç tranzistörü Parametre	Si Güç MOSFET’i Infineon IPW65R019C7	SiC Güç MOSFET’i ROHM SCT3030AL	GaN a-mod Gansystems GS66516T
Kırılma gerilimi	650 V	650V	650 V
Sürekli akım	75A (25 °C)	70A (25 °C)	60A (25°C)
Kanal direnci	19 mΩ	30 mΩ	25 mΩ
Toplam kapı şarjı	215 nC	104 nC	12.1 nC
Geri kazanım şarjı	20 µC	130 nC	0
Mekanik paket	TO-247	TO-247-3	GaN PX

Diğer taraftan, anahtarlama güç kaybı için ise tranzistör anahtarlama (iletime girme-iletimden çıkma) enerjileri, evirgeç çalışma gerilimi ve akımına göre doğrusal olarak ölçeklendirilerek Çizelge 2.1’de verilen ifadelerden hesaplanmaktadır. Si güç MOSFET’i, tüm çalışma noktaları için en düşük iletkenlik kaybına sahip olmasına rağmen, GaN a-mod tranzistörün anahtarlama kaybı açısından en iyisi olduğu gözlemlenmiştir. Şekil 2.8’de gösterilen toplam güç kayıp tablosunu göz önüne alındığında, GaN a-mod transistor bu örnek uygulama için ısı kayıp açısından en iyi performansı vermektedir. Toplam güç kayıp eğrisi incelendiğinde, aynı toplam kayıp seviyesi için üç güç tranzistörü arasında, GaN tranzistör eğrileri tüm akım seviyeleri için en yüksek anahtarlama frekanslarında kesmektedir. GaN a-mod tranzistörün detaylı toplam akım grafiği Şekil 2.9’da gösterilmiştir. Dolayısıyla, bu örnek uygulamada verim ve hacim hedeflerini sağlamak adına GaN a-mod tranzistör kullanılacaktır. Şekil 2.9’da gösterildiği üzere 15.3 W güç kaybı sınırının altında GaN a-mod tranzistörünün maksimum anahtarlama frekansı 52 kHz’dir. Dolayısıyla, bu uygulama için anahtarlama frekansı 50 kHz olarak seçilecektir. 50 kHz anahtarlama frekansında her üç güç tranzistörü için güç kaybı karşılaştırması Çizelge 2.4’te verilmiştir. Çizelgeden görüldüğü üzere bu tek fazlı evirgeç uygulamasında Si ve SiC güç MOSFET’leri için, toplam kaybın büyük çoğunluğu, anahtarlama kaynaklıdır. GaN a-mod tranzistör, iletkenlik güç kaybı bakımından diğer iki tranzistöre daha yakın bir performans gösterirken, SiC güç

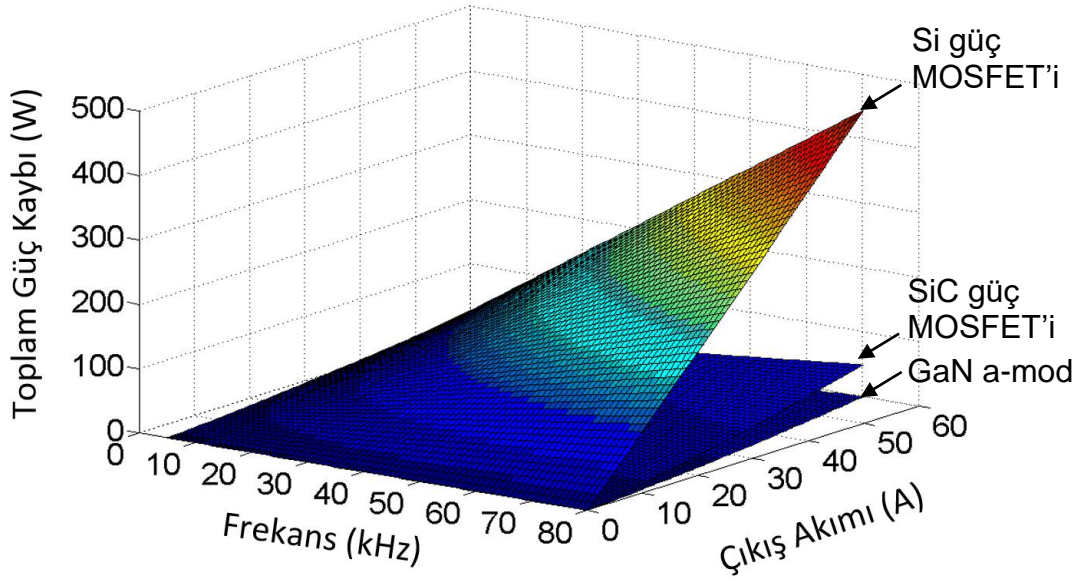
MOSFET'ine göre üç kat ve Si güç MOSFET'ine göre yaklaşık 20 kat daha düşük anahtarlama güç kaybına sahip olarak bir fark yaratmaktadır. Ayrıca, bu uygulama için GaN tranzistör toplam güç kaybının SiC güç MOSFET kaybının neredeyse yarısı olduğu, Si güç MOSFET'i kaybının ise onda birinden az olduğu tespit edilmiştir.



Şekil 2.6. Aday tranzistörler için iletim güç kaybı grafiği

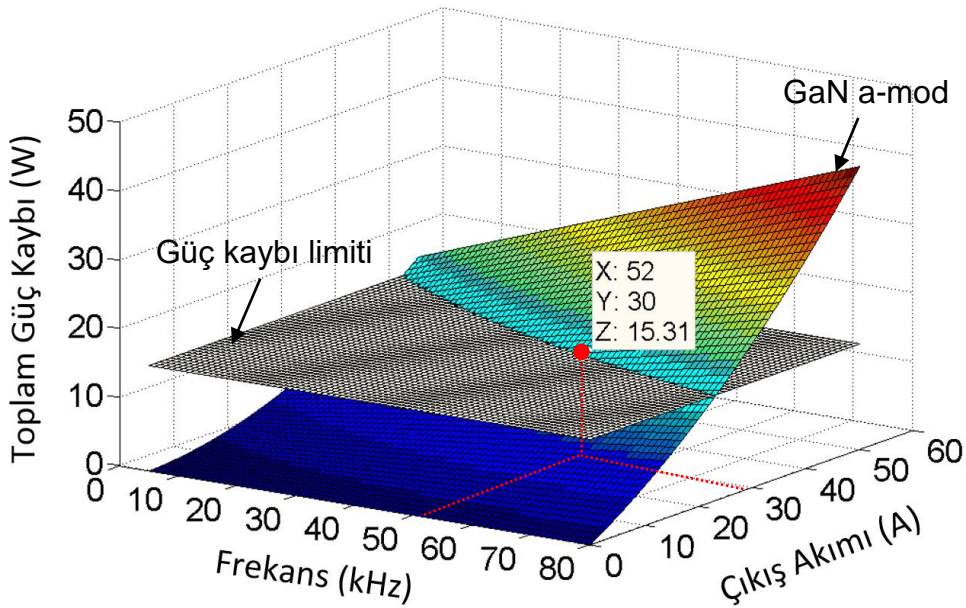


Şekil 2.7. Aday tranzistörler için anahtarlama güç kaybı grafiği



Şekil 2.8. Aday tranzistörler için toplam güç kaybı grafiği

Benzer şekilde analitik çözüme alternatif olarak tek fazlı evirgecin tranzistör modeli dikkate alınarak LTspice bilgisayar programında tek fazlı evirgecin modeli oluşturulmuştur. Program üzerinde GaN tranzistörlerin geçiş süreleri dikkate alınarak benzetim çözüm zamanı 1 ns olarak girilmiştir. Tek bir temel periyod süresi için, 20 ms, benzetim koşturulmuş ve RMS akım değerleri elde edilmiştir. Tranzistör RMS akımı değerlerinin analitik denklemlerle tutarlı olduğu gözlemlenmiştir. Öte yandan, benzetim ancak 50 dakika içerisinde tamamlanmıştır.



Şekil 2.9. GaN a-mod tranzistör toplam kayıp grafiği

Türetilen analitik denklemlerle ise tranzistör güç kaybı değerleri saniyeler içerisinde hesaplanabilmektedir. Bu durum da güç kaybı değerlerinin zaman alıcı benzetimler yerine analitik denklemlerle çok hızlı bir şekilde elde edilebildiğini göstermektedir.

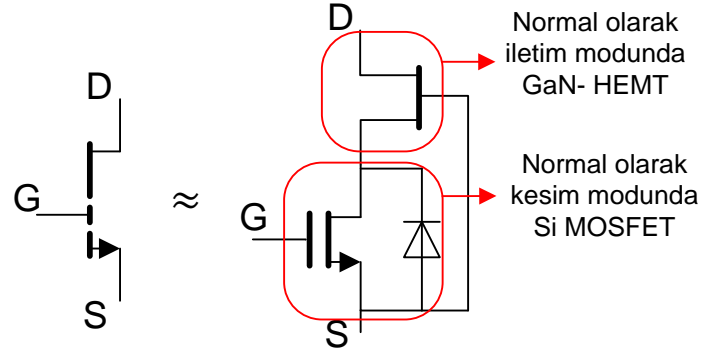
Çizelge 2.4. Çizelge 2.3'teki Si Güç MOSFET'i, SiC Güç MOSFET'i, and GaN a-mod tranzistörlerinin 50 kHz anahtarlama frekansı için güç kaybı karşılaştırması

Tranzistör	Anahtarlama güç kaybı (W)	İletim güç kaybı (W)	Toplam güç kaybı (W)
IPW65R019C7	177.68	4.87	182.55
SCT3030AL	27.10	7.68	34.78
GS66516T	8.77	6.40	15.17

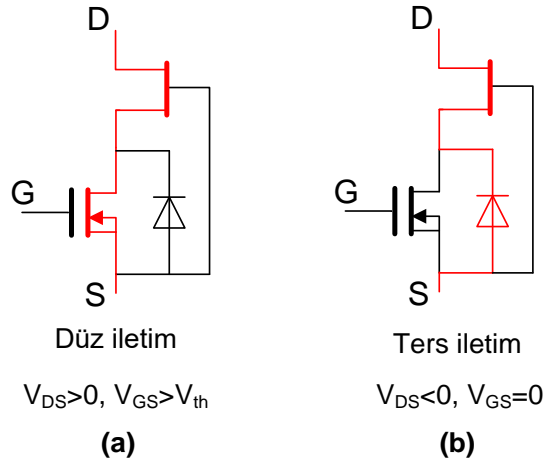
2.3.2 GaN tranzistör çalışma modları

Güncel teknolojiye GaN tranzistör, arttırma modlu GaN tranzistör ve kaskod bağlı GaN HEMT olarak gerçekleştirilmektedir. Arttırma modlu GaN normalde kesim modunda olan bir tranzistördür. Bu tranzistör ileri iletim modunda bir Si MOSFET'i gibi davranırken, ters iletim modunda MOSFET'ten farklı olarak değişken kapı-kaynak gerilimi ile anti paralel diyotun karakteristiği değişmektedir. Kaskod bağlı HEMT tranzistör yapısı ise seri bağlı bir normal olarak kesim modunda Si güç MOSFET'i ve normal olarak iletim modunda bir GaN HEMT olarak gösterilebilmektedir. Tranzistörün eşdeğer bağlantı şeması Şekil 2.10'da sunulmuştur. Kullanılan GaN HEMT yüksek gerilim bloke edebilme özelliğine sahip olduğundan, yapıda düşük gerilimli bir Si güç MOSFET'i yeterli olabilmekte böylece, ters iletim karakteristiği daha iyi olan bir tranzistör elde edilebilmektedir [23]. Kullanılan Si MOSFET çığ etkisi dayanımlı olduğundan, aynı zamanda GaN HEMT tranzistörünün kapı kaynak terminalleri arasında yüksek gerilim koruması sağlamaktadır. Tranzistörün çalışma modları ise Şekil 2.11'de gösterilmektedir. Tranzistörün temel olarak düz iletim ve ters iletim olmak üzere iki farklı çalışma modu vardır. GaN tranzistör kapı kaynak (G-S) arasına eşik değerinin üzerinde gerilim uygulandığında tranzistör düz iletim moduna geçmekte ve savak kaynak (D-S) arasındaki hem pozitif hem de negatif yönlü akımlar Şekil 2.11 (a)'da gösterilen yol üzerinden akabilmektedir. Kapı kaynak arasına herhangi bir gerilim uygulanmadığı durumda akım Şekil 2.11 (b)'de gösterildiği gibi tranzistör üzerinden kaynak savak (S-D) yönünde akacak akımlar MOSFET gövde diyodu ve GaN HEMT üzerinden dolaşmaktadır. Ayrıca elektriksel gürültü marjını artırmak amacı ile tranzistörü kesim moduna sokmak amacı ile sıfır yerine, negatif kapı kaynak gerilimi uygulanabilmektedir. Ancak bu durumda tranzistör üzerindeki düşümleri arttırdığından, bu gerilim değerinin ısı

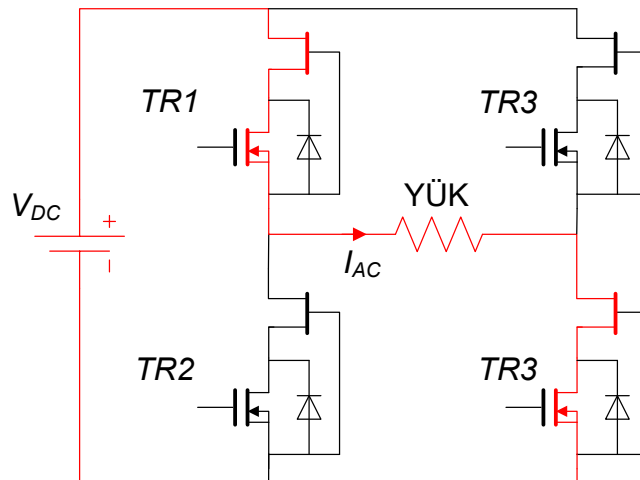
kayıplar da dikkate alınarak belirlenmesi gerekmektedir. Kaskod bağlı GaN HEMT tranzistörün tek fazlı evirgeç yapısında uygulanması yük akımının yönüne göre sırasıyla Şekil 2.12 ve Şekil 2.13'te gösterilmektedir. GaN tranzistöre pozitif kapı-kaynak gerilimi



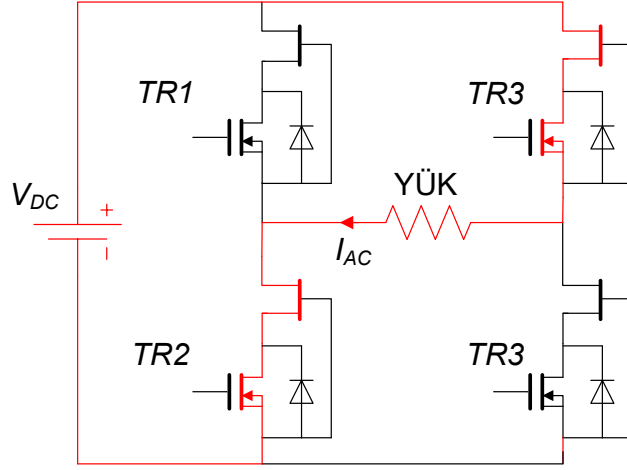
Şekil 2.10. Kaskod bağlı GaN HEMT tranzistör eşdeğer yapısı



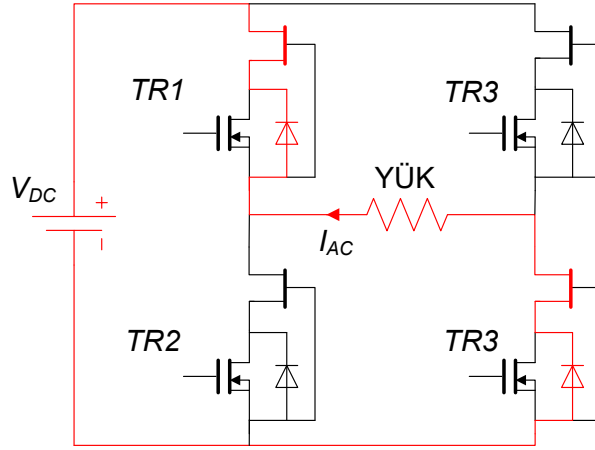
Şekil 2.11. Kaskoda bağlı GaN HEMT tranzistör çalışma modları



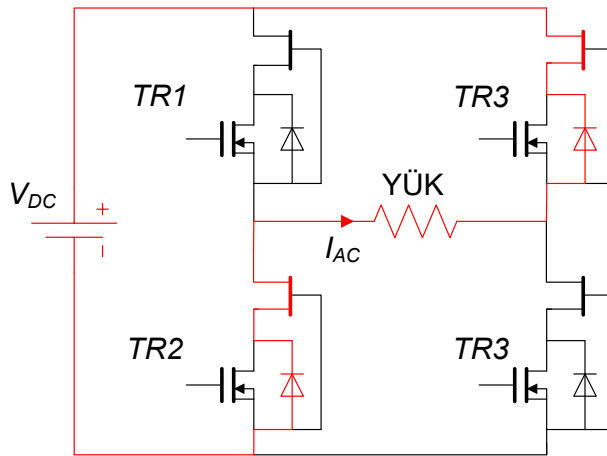
Şekil 2.12. Kaskod bağlı GaN HEMT tranzistör tek fazlı evirgeç pozitif akım çalışma modu



Şekil 2.13. Kaskod bağlı GaN HEMT tranzistör tek fazlı evirgeç negatif akım çalışma modu



Şekil 2.14. Kaskod bağlı GaN HEMT tranzistör tek fazlı evirgeç ölü bölge negatif akım çalışma modu



Şekil 2.15. Kaskod bağlı GaN HEMT tranzistör tek fazlı evirgeç ölü bölge pozitif akım çalışma modu

uygulandığında, yük akımı hem pozitif hem de negatif yönde kanal üzerinden akmaktadır. Şekil 2.14 ve Şekil 2.15'te ise akımını yönüne bağlı olarak iki farklı ters iletim çalışma modu gösterilmiştir. Bu modlar sadece tüm tranzistörlere sıfır (ya da negatif) kapı kaynak gerilim uygulanan ölü bölge süresince oluşmaktadır.

2.3.3 Çok katmanlı yüksek akımlı baskı devre manyetik tasarımı

Tek fazlı evirgecin toplam boyutunu belirleyen ana bileşenlerden biri de çıkış filtresi bobinidir. Birkaç kVA güç değerine sahip uygulamalar için güncel teknolojide, klasik tel sargılı bobin tasarımı yerine, bakır folyo sargılı düzlemsel bobin tasarımları kullanılmaktadır. Gerçekleştirilen bu çalışmada ise, onlarca amper akım değerine sahip çıkış bobini için çok katmanlı yüksek akımlı baskı devre manyetik tasarım olarak adlandırılan yeni bir yaklaşım önerilmiştir. Çok katmanlı baskı devre yaklaşımı, hem sargı tasarımı esneklik, hem de üretim sürecinde standardizasyon ve kolaylık sağlamaktadır. Sargıyı oluşturan yapıların genişliği, baskı devredeki hat genişliklerini seçerek kolayca ayarlanabilmektedir. Bu yaklaşım ile özellikle, bakır folyo veya Litz teli benzeri tasarımlar daha kolay uygulanabilmekte ve dolayısıyla deri ve yakınlık etkileri gibi yüksek frekans etkileri daha iyi bastırılabilir. Ek olarak, çok katmanlı tasarım nedeniyle, bakır yoğunluğu baskı devre katmanları vasıtasıyla dağıtılmakta ve tel sarım sargı tasarımına göre daha düşük termal direnç elde edilebilmektedir. Çok katmanlı baskı devrelerin paralel bağlantısı ise, sargıların daha iyi soğuması ve akım kapasitesinin artırılmasına ayrıca katkıda bulunmaktadır.

Bu örnek tasarımında, çıkış filtre bobini 50 kHz'de 30 A tepe çıkış akımında % 10 tepe dalgalanma akımı, ΔI_{max} , dikkate alınarak hesaplanmıştır. Dolayısıyla, (2.10)'dan gerekli toplam bobin endüktans değeri 600 μ H olarak elde edilmektedir. Ortak modlu akımları en aza indirmek amacıyla, toplam endüktans değeri faz bacakları arasında paylaştırılmakta ve hesaplanan 600 μ H endüktans, her iki evirgeç faz bacağında (Şekil 2.5'teki $L1$ ve $L2$) iki adet 300 μ H endüktans değerine sahip bobin olarak gerçekleştirilmektedir. Çıkış filtre bobininin tasarım prosedürüne, (2.11) kullanılarak alan çarpım yöntemi [24] ile başlanılır.

$$L I_{RMS} = k_{cu} J_{RMS} \hat{B} A_w A_{core} \quad (2.11)$$

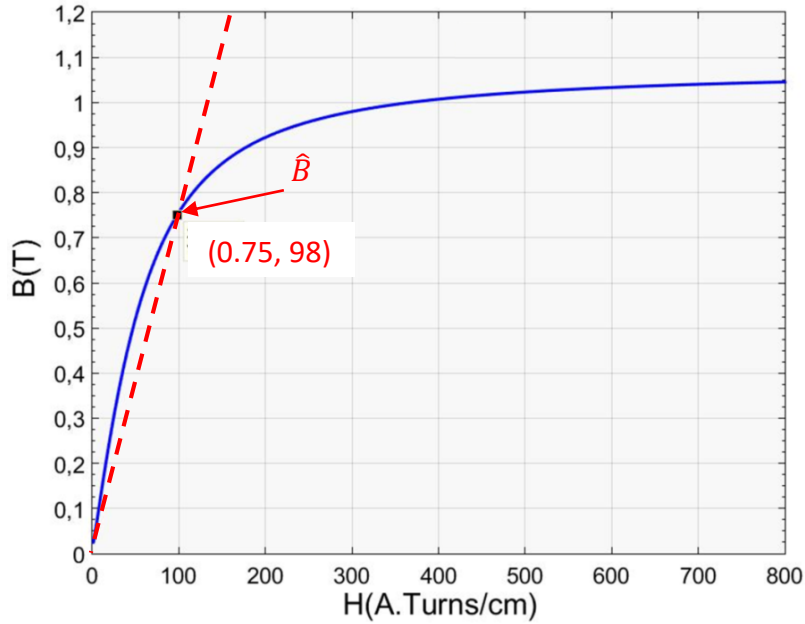
(2.11)'de, I tepe bobin akımını, I_{RMS} bobin RMS akımı, k_{cu} bakır doluluk katsayısı, J_{RMS} akım yoğunluğunu, \hat{B} tepe manyetik akı yoğunluğunu, A_w çekirdek sargı alanı ve A_{core} çekirdek kesit alanını ifade etmektedir.

i. Manyetik Çekirdek Tasarımı

Bobin tasarımında çekirdek olarak kullanmak için Magnetics firmasına ait MPP, High Flux, XFlux ve Kool Mu gibi farklı çekirdek malzeme alternatifleri incelenmiştir [25]. Bu malzemeler karşılaştırmalı olarak Çizelge 2.5'te gösterilmektedir. İnceleme sonucunda minimum çekirdek hacmi için manyetik kayıplar, doyum akı yoğunluğu ve göreceli manyetik geçirgenlik kriterleri dikkate alındığında MPP ve Kool Mu malzemeleri diğerlerine göre ön plana çıkmaktadır. İhtiyaç duyulan boyutlarda bir manyetik çekirdek tasarımı için modüler çekirdek blokları kullanılmalıdır. Bu bloklar ise sadece Kool Mu malzemesi için mevcuttur. Bu sebeple Kool Mu malzemesinin minimum çekirdek boyutları için en uygun malzeme olduğu görülmüş bu sebeple çekirdek malzemesi olarak belirlenmiştir. Kool Mu malzemesinin DC mıknatıslanma grafiği Şekil 2.16'da gösterilmiştir. Malzemenin manyetik karakteristik eğrisi dikkate alınarak, tasarımda ihtiyaç

Çizelge 2.5. Manyetik çekirdek malzeme karşılaştırma tablosu [25]

	MPP	High Flux	Kool Mu	X-Flux
Göreceli Manyetik geçirgenlik	14-550	14-160	26-125	26-60
Manyetik güç kayıpları	En düşük	Orta	Düşük	Yüksek
Sıcaklıkla kararlılık değişimi	En iyi	Çok iyi	Çok iyi	İyi
Maliyet	Yüksek	Orta	Düşük	Düşük



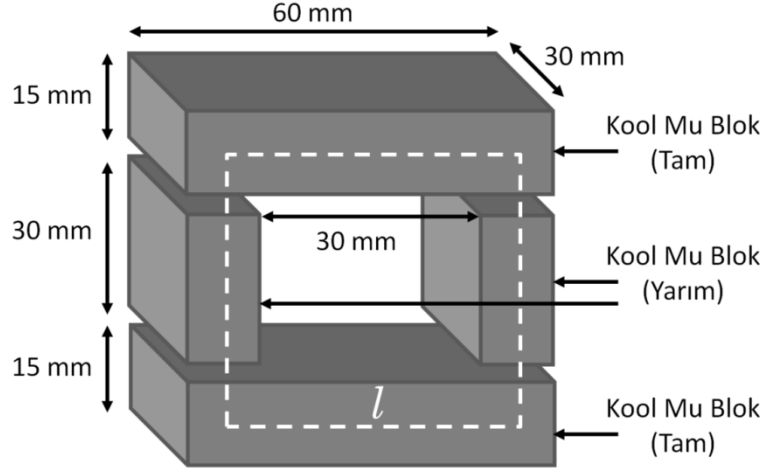
Şekil 2.16. Kool Mu malzemesi DC mıknatıslanma grafiği

duyulan alan çarpımı için Kool Mu malzemesi'nin tepe manyetik akı yoğunluğu 0.75 T olarak seçilmiştir. Dalgalanma akımı tepe değeri ise 3 A olarak belirlenmiştir. Baskı devre ile gerçekleştirilecek sargıların bakır doluluk katsayısı 0.15 ve akım yoğunluğu parametresi ise, sargı sıcaklığının maksimum standart baskı devre sıcaklığı olan 105 °C'yi aşmaması adına 6 A/mm² olarak seçilmiştir [26].

Bu değerler (2.11) 'de yerine koyularak, ihtiyaç duyulan alan çarpımı, $A_w A_{core}$, 31.09 cm⁴ olarak hesaplanmıştır. Manyetik çekirdek baskı devre sargılarıyla kullanılacağı için, E veya U çekirdek şekilleri tercih edilmektedir. Standart E veya U çekirdekleri ile optimum çekirdek boyutlandırması elde edilemediği durumda, gerekli alan çarpımına sahip manyetik çekirdek bloklarla oluşturulabilir. Bu şekilde, farklı manyetik tasarımlar için optimum boyutlara sahip çekirdek yapıları elde edilebilmektedir.

Şekil 2.1'deki güç kaybı bütçesi dağılımı incelendiğinde toplam kaybın neredeyse % 40'ının, bobinler için ayrıldığı görülmektedir. Bu da bobinler için 40.8 W'lik bir kayıp bütçesine karşılık gelmektedir. Toplam ihtiyaç duyulan endüktans iki eşit bobine ayrıldığından her bir bobin için kayıp sınırı 20.4 W olarak ortaya çıkmaktadır. Maksimum verimlilik için hedef bakır ve çekirdek kayıpları her bir bobin için eşit olarak dağıtılacaktır. Bu nedenle, her çekirdek için manyetik kayıp sınırı 10.2 W'tır. Optimum çekirdek boyutlandırması için, her bir bobin çekirdeği, Magnetics firmasına ait Kool Mu dikdörtgen çekirdek blokları (ürün numarası: 00K6030B090) kullanılarak oluşturulmuştur. Böylece, ihtiyacın çok üstünde alan çarpımı ve dolayısıyla boyuta sahip standart E veya U şeklindeki çekirdeklerinin kullanımından kaçınılmış ve optimum çekirdek boyutu elde edilmiştir.

Tam çekirdek bloğu boyutları Şekil 2.17 'de gösterildiği gibi 60 mm x 30 mm x 15 mm'dir. Tasarlanan manyetik çekirdeğin yatay kısımlarında tam boyutlu Kool Mu blokları, dikey bölümlerde ise yarım boyutlu bloklar kullanılmıştır. Yarım boyutlu bloklar bir tam bloğu iki eşit parçaya bölerek elde edilmiştir. Çekirdek bloklarını bir arada tutmak için epoksi esaslı Loctite® ESP-109 yapıştırıcı kullanılmıştır. Bu şekilde elde edilen manyetik çekirdeğin kesit ve sargı alanları sırasıyla $A_{core} = 4.5 \text{ cm}^2$ ve $A_w = 9 \text{ cm}^2$ olarak ortaya çıkmaktadır. Dolayısıyla çekirdeğin alan çarpımı $A_w A_{core} = 40.5 \text{ cm}^4$ olarak hesaplanmakta, böylece



Şekil 2.17. Kool Mu manyetik çekirdek boyutları

İhtiyaç duyulan 31.09 cm^4 'ten % 30'luk güvenlik marjı ile daha büyük bir alan çarpımı elde edilmektedir. Devam eden adımda, bobinin tur sayısı N , aşağıdaki eşitlik kullanılarak 32 olarak hesaplanmaktadır.

$$N = \sqrt{\frac{Ll}{\mu A_{core}}} \quad (2.12)$$

(2.12)'de l ortalama çekirdek uzunluğu ve μ çekirdek manyetik geçirgenliğini ifade etmektedir.

Çekirdek boyutları ve tur sayısı belirlendikten sonra çekirdek güç kaybı hesaplanmalı ve hedef değer ile kontrol edilmelidir. Çekirdek güç kaybı 50 Hz ve 50 kHz bileşenlerinden oluşmaktadır. Manyetik akı yoğunluğu salınımının tepe değeri, B_{ac} , 50 Hz ve 50 kHz bileşenleri için (2.13) 'ten sırasıyla sırasıyla 0.65 T ve 0.065 T olarak hesaplanmaktadır.

$$B_{ac} = \frac{N \cdot \Delta I \cdot \mu}{l} \quad (2.13)$$

Tasarlanan manyetik çekirdeğin hacmi 81 cm^3 'tür. Hacim başına çekirdek manyetik kayıpları üretici tarafından (2.14)'teki verilen ilişkiden elde edilebilmektedir [25].

$$P_{core/vol} = 193 B_{ac}^{2.01} f^{1.29} \quad (2.14)$$

50 kHz'de 0.065 T ve 50 Hz'de 0.65 T olan % 10'luk tepe manyetik akı yoğunluğu dalgalanması, 10.14 W toplam çekirdek kaybına, $P_{core} = 10.14 \text{ W}$, karşılık gelmekte bu da 10.2 W'lık hedef değerini sağlamaktadır.

ii. Çok katmanlı yüksek akımlı baskı devre tasarımı

Bakır sargı yapısının tasarımında deri etkisi, yakınlık etkisi ve DC direnci göz önüne alınmalıdır. Yüksek frekanslı akım salınımları küçük büyüklükte olmasına rağmen, baskı devre hat kalınlığının seçiminde ve yüksek frekans kayıplarının hesaplanmasında deri kalınlığı, δ , dikkate alınmalıdır. 50 kHz bileşeni için deri kalınlığı δ , yaklaşık 0.34 mm olarak hesaplanmıştır [27]. Bu adımdan sonra, baskı devre sargıları Bölüm 2.2.2'de verilen sistematik prosedüre göre tasarlanacaktır. Bu prosedüre göre, aşağıdaki tasarım admları sırayla yürütülmektedir.

- *Adım 1: Üretim toleransları ve deri kalınlığı, δ , kullanılarak PCB hat genişliğini ve kalınlığının hesaplanması:*

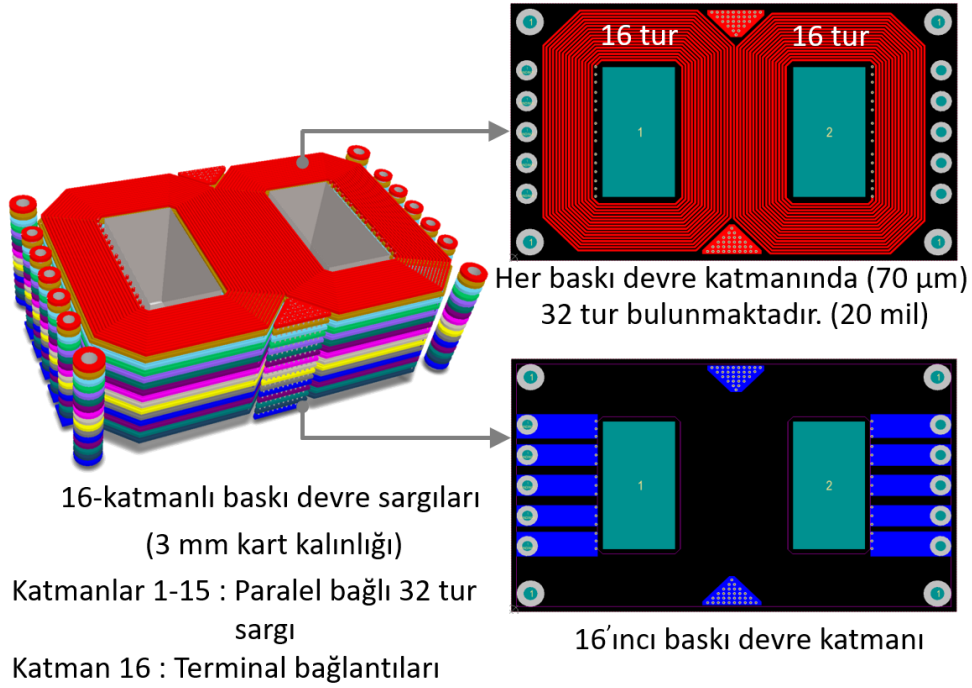
Sargıların hat genişliği, çekirdek sargı alanının mekanik sınırlamaları dikkate alınarak belirlenmektedir. Şekil 2.17'de gösterilen 30 mm'lik (50 mil) sargı penceresi genişliğinden 1.27 mm'lik (50 mil) baskı devre yasak alanları ve 1 mm'lik (39.37 mil) mekanik toleranslar çıkarıldığında, özel tasarlanmış çekirdeğin etkin sargı pencere genişliği 25.46 mm (1002 mil) olarak elde edilmektedir. Düşük kaçak manyetik akı ve simetrik yapı elde etmek için hesaplanan 32 tur, $N = 32$, her iki çekirdek dikey bacağına 16 tur olarak dağıtılacaktır. Etkin sargı alanı ve tur sayıları dikkate alındığında, her bir sargı turu için net mesafe 0.84 mm (33 mil) olarak elde edilmektedir. 10 mil baskı devre üretim toleransı varsayıldığında, her bir tur için hat genişliği en fazla 20 mil olabilmektedir. Katmanlardaki bakır kalınlığı mevcut düşük maliyetli baskı devre imalat tesisleri üretim kabiliyetleri göz önünde bulundurularak 70 μm olarak seçilmiştir. Bu bakır kalınlığı değerinin, ilave maliyet pahasına 230 μm 'ye kadar arttırılabilmesi mümkün olabilmektedir.

- *Adım 2: Bakır kayıplarını azaltmak için paralel bağlı çok katmanlı baskı devre sargıları ve baskı devre sayısının belirlenmesi*

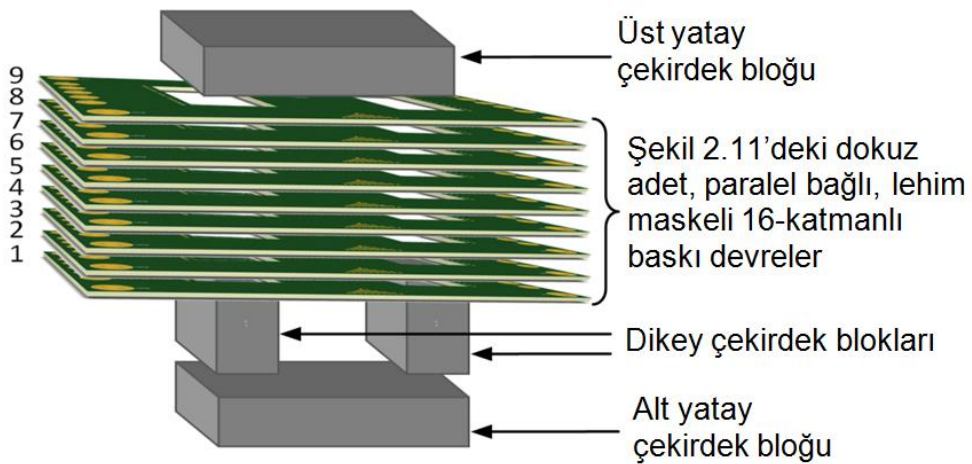
Sargılar için kullanılacak maksimum baskı devre kalınlığı ve maksimum katman sayısı baskı devre üreticisi altyapısı dikkate alınarak belirlenmelidir. Bu uygulama için mevcut baskı devre üreticilerinin kabiliyetleri dikkate alınarak kart kalınlığı ve katman sayıları sırasıyla 3 mm ve 16 kat olarak belirlenmiştir. Baskı devrenin bir katmanı bobinin terminal çıkışları, kalan 15 katmanı ise sargılar için kullanılacaktır. Şekil 2.18'den görüldüğü üzere sargı yapısı baskı devre kartının 15 katmanında tekrarlanmaktadır. Ayrıca sargılardaki etkin bakır

kalınlıđını arttırmak için dokuz adet lehim maskeli baskı devre kartı da Şekil 2.19'daki gibi paralel bağlanmıştır. Baskı devreler için daha iyi bir sođutma sağlamak için çok katmanlı baskı devreler arasında 1 mm hava kanalı bırakılmıştır. Bu tasarım için elde edilen gelen toplam bakır kesit alanı ise, (2.15) 'ten 4.8 mm^2 olarak hesaplanmaktadır.

$$A_{copper} = t_w t_t n p \quad (2.15)$$



Şekil 2.18. Çok katmanlı baskı devredeki sargı yapısı



Şekil 2.19. Paralel bağlı 1 mm hava aralıklı çok katmanlı baskı devre sargılı bobin tasarımı

(2.15) 'te t_w , baskı devre hat genişliğini, t_t baskı devre hat kalınlığını, n bir baskı devredeki katmanların sayısını ve p paralel bağlı çok katmanlı baskı devre sayısını ifade etmektedir. Toplam bakır kesit alanı dikkate alınarak, 21.2 A anma faz akımı için, akım yoğunluğu değer, 4.42 A/mm^2 olarak hesaplanmaktadır. Bir tur için sargının ortalama uzunluğu 15 cm'dir. Bu değer, $N=32$ tur için 4.8 m'ye karşılık gelmektedir. Dolayısıyla sargının eşdeğer DC direnci, R_{DC} , $19.5 \text{ m}\Omega$ olarak hesaplanabilmektedir. Sonuç olarak, nominal akımda toplam DC kaybı $P_{DC} = 8.8 \text{ W}$ olarak hesaplanmaktadır.

- *Adım 3: Deri ve yakınlık etkisi kaynaklı yüksek frekanslı kayıpların belirlenmesi*

Çalışma noktasındaki deri ve yakınlık etkisi kaynaklı yüksek frekans kayıpları, yüksek frekans direnç çarpanı olan R_{AC}/R_{DC} 'nin sargı kalınlığı oranı h/δ değişimi incelenerek Şekil 2.20'deki gibi belirlenebilmektedir[27]. Burada h/δ ifadesinde h sargı kalınlığını göstermektedir [28]. Şekil 2.20 incelendiğinde, $70 \mu\text{m}$ hat kalınlığı değerinde 16 katmanlı yüksek akımlı baskı devre tasarımı için h/δ değeri 0.2 olarak elde edilmektedir. Bu değere karşılık gelen AC direnç değeri ise yaklaşık $5.36R_{DC}$ 'dir. AC güç kaybı P_{AChf} , beklendiği gibi, yüksek frekans akım dalgalanmasının küçük olması nedeniyle DC güç kaybından oldukça düşüktür ve (2.16) 'dan 0.54 W olarak hesaplanmaktadır.

$$P_{AChf} = \Delta I_{rms}^2 R_{AC} \quad (2.16)$$

(2.16)'daki ΔI_{rms} AC akım temel bileşeni üzerindeki anahtarlama kaynaklı yüksek frekanslı salınımın RMS değerini ifade etmektedir.

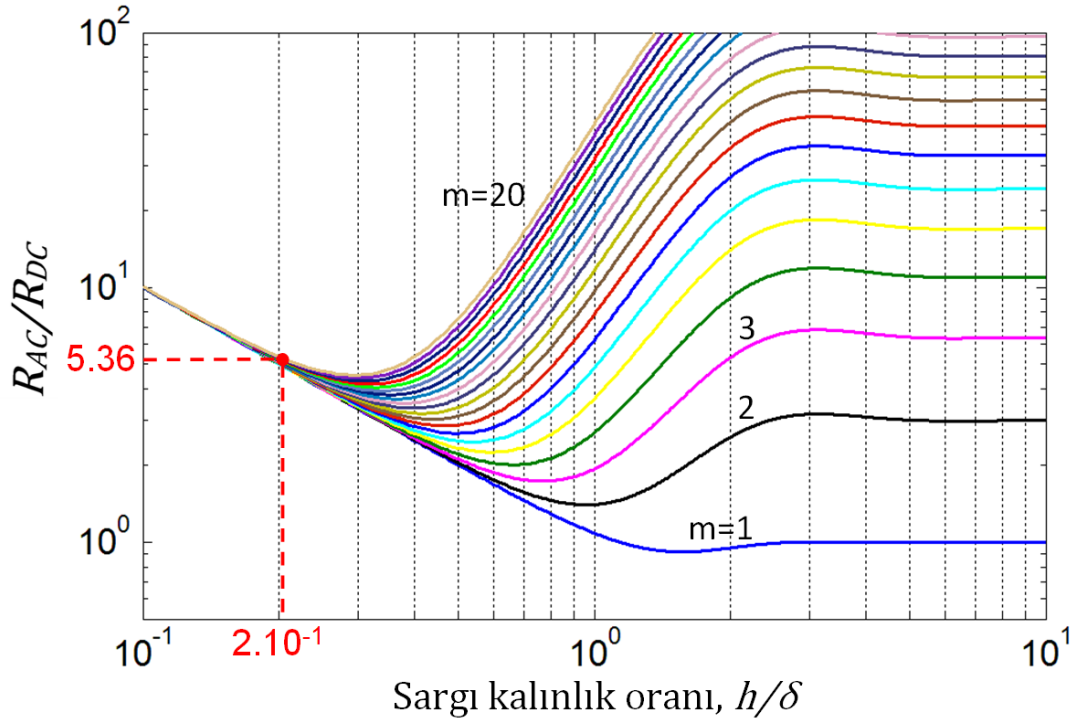
- *Adım 4: Toplam güç kaybının ve sıcaklık artışının hesaplanması*

Bobin için toplam güç kaybı (2.17)'den 19.48 W olarak hesaplanmaktadır.

$$P_T = P_{core} + P_{DC} + P_{AChf} \quad (2.17)$$

Son olarak ise manyetik tasarımın ısıl performansı (2.18)'de verilen ampirik ifade kullanılarak kontrol edilecektir [25].

$$\Delta T = (P_T/SA)^{0.833} \quad (2.18)$$



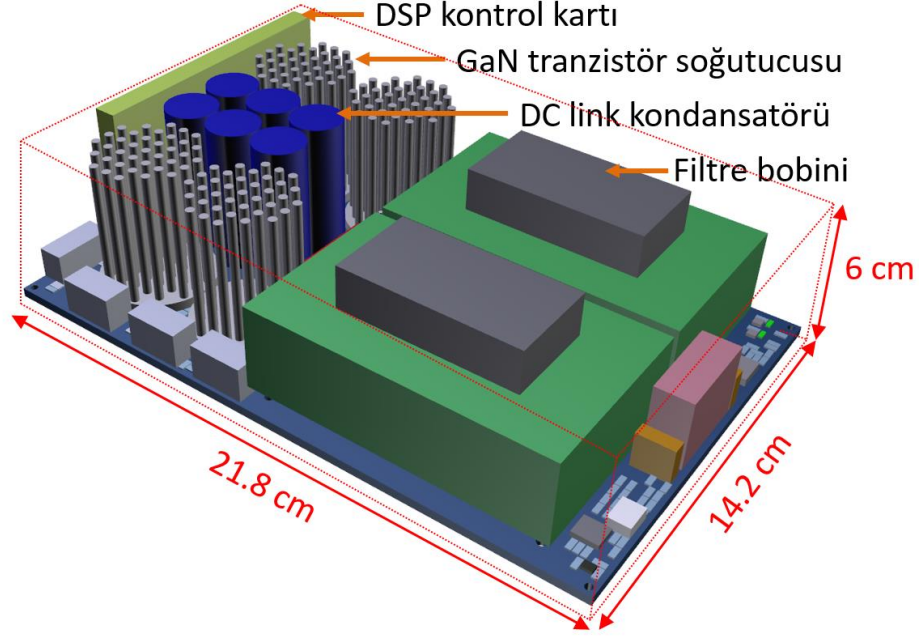
Şekil 2.20. Yüksek frekans direnç çarpanı ve sargı kalınlığı oranı grafiği [27]

(2.18)'de P_T , mW cinsinden toplam bobin kaybını ve SA ise bobinin cm^2 cinsinden yüzey alanını ifade etmektedir. Tasarlanan manyetik çekirdek için SA $162 cm^2$ olarak elde edilmektedir. Dolayısıyla, bu tasarım için sıcaklık artışı $\Delta T=54 ^\circ C$ olarak hesaplanmaktadır. Baskı devreler için operasyonel sıcaklık limiti $105 ^\circ C$ 'dir. En yüksek ortam sıcaklığının $40 ^\circ C$ olacağı öngörüldüğünden, çekirdek ve baskı devre maksimum çalışma sıcaklıklarının güvenli çalışma aralığı içerisinde kalacağı sonucuna varılmıştır.

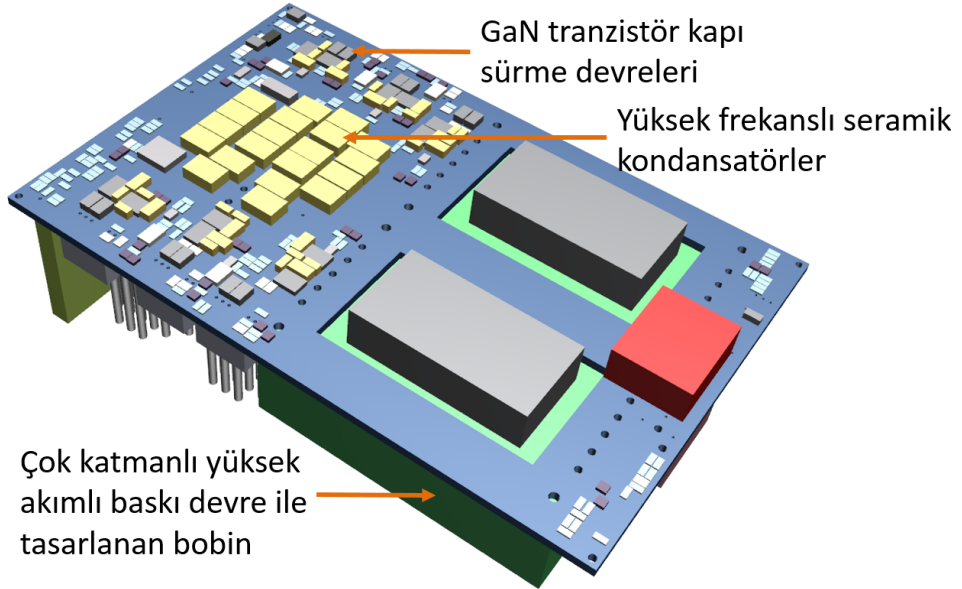
2.3.4 Baskı devre tasarımındaki önemli noktalar

Tasarlanan evirgecin donanım uygulamasına başlamadan önce, tek fazlı evirgecin üç boyutlu mekanik modeli Şekil 2.21'de gösterildiği gibi Altium Designer baskı devre tasarım bilgisayar programı kullanılarak çizilmiştir. Kartın üst yüzünde, sayısal işaret işleyici (DSP) kontrol kartı, GaN tranzistörleri (soğutucu altında), DC bara kapasitörleri ve baskı devre filtre bobinleri yerleştirilmiştir. DSP kontrol kartında mikrodenetleyici olarak Texas Instruments firmasına ait TMS320F28377D sayısal sinyal işlemci entegrasyonu kullanılmıştır. Kartın alt yüzünde, GaN a-mod tranzistör kapı sürme ve yüksek frekans gerilim bastırıcı kondansatörler için elektronik devreler yerleştirilmiştir. Elde edilen evirgecin maksimum boyutları $14.2 cm \times 21.8 cm \times 6 cm$ olarak ölçülmekte ve bu hacim de, 5-kVA anma çıkış

gücü için 2.7 W/cm^3 (44.3 W/inç^3) güç yoğunluğu değerine karşılık gelmektedir. Tasarlanan evirgecin hacim dağılımı da Şekil 2.22'de gösterilmektedir. Grafikte görüldüğü üzere filtre bobinleri ve GaN tranzistör soğutucuları toplam hacmi belirleyen ana bileşenler olarak ortaya çıkmaktadır.

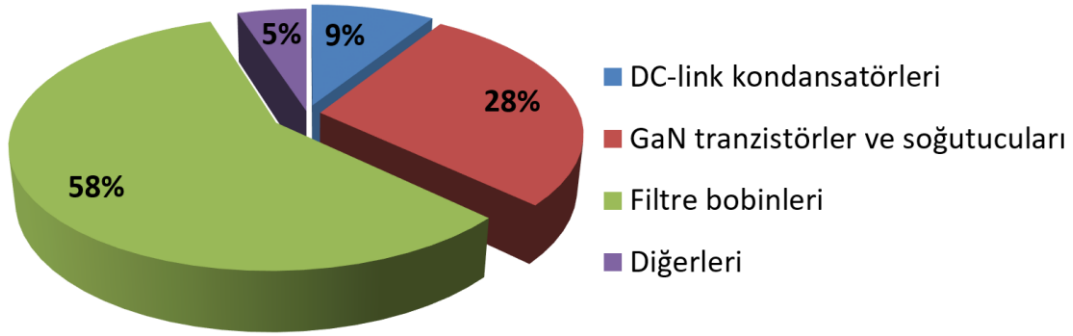


(a)



(b)

Şekil 2.21. Tek fazlı evirgeç üç boyutlu modeli (a) Üst yüz görünüm (b) Alt yüz görünüm

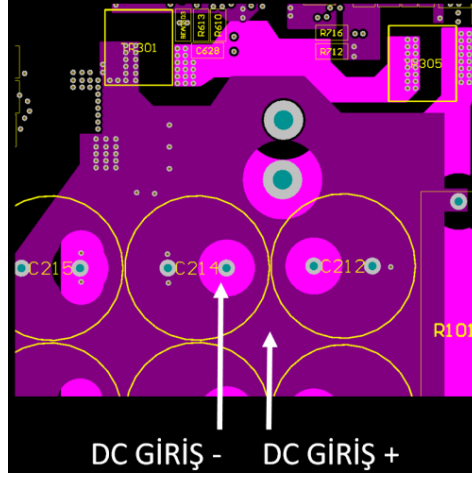


Şekil 2.22. Tek fazlı evirgeç toplam hacim dağılımı

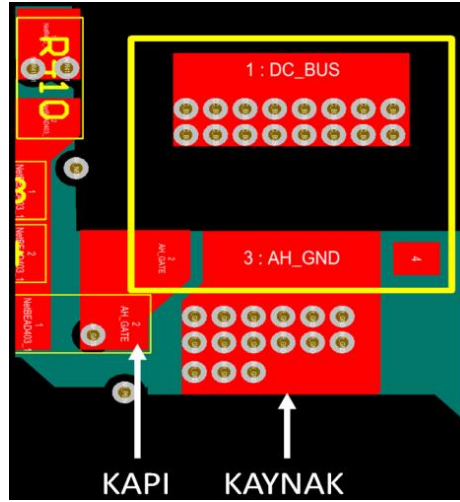
Bu alt bölümün geri kalan kısmında baskı devre tasarımının şemalarına ve serimine ilişkin kritik noktalar açıklanacaktır. GaN a-mod tranzistör, çok hızlı anahtarlama yeteneğine sahip bir güç tranzistörüdür. Bu nedenle bileşenlerin baskı devre üzerindeki serimi, özellikle kapı sürme devresi, GaN evirgecin düzgün çalışmasında önemli bir rol oynamaktadır. Aksi takdirde, elektriksel gürültü, kontrol elektronik devrelerinin ve yakında bulunan DSP kontrol kartında operasyonel problemlere sebep olabilmektedir. Bu istenmeyen etkileri önlemek amacıyla, baskı devre tasarım aşamasında bazı önlemler alınmıştır.

i. Baskı devre kartı üzerindeki yerleşim ve baskı devre kartının serimi

Tek fazlı evirgecin gerçekleştirileceği ana baskı devre kartı 10 katmanlı olarak tasarlanmıştır. Baskı devre kartı serimi, güç katı ve kapı sürme devrelerindeki parazitik endüktansların azaltılması ve bunlara karşılık gelen istenmeyen elektriksel gürültülerin önlenmesi için önemli bir rol oynamaktadır [29]. DC giriş gerilimi için kullanılan düzlemsel bakır dolgu alanları, baskı devre kartının ardışık katmanlarına yerleştirilmiş ve Şekil 2.23 (a)'da gösterildiği gibi kapasitif özelliği baskın bir DC-bara yapısı oluşturulmuştur. GaN a-mod tranzistörünün çok yüksek hızlı anahtarlama özelliği nedeniyle, baskı devre tasarımlarında düşük endüktanslı hatlar ve minimum toprak hattını sağlayacak baskı devre serim tasarımına ihtiyaç duyulmaktadır. GaN tranzistör elektriksel bağlantıları, toprak döngülerinden kaçınmak ve parazitik endüktansları en aza indirmek amacıyla, simetrik olarak ve ardışık baskı devre katmanlarında düzlemsel bakır dolgu alanları ile sağlanmaktadır. Kapı sürme devresindeki düzlemsel bakır dolgular da Şekil 2.23 (b)'de gösterilmektedir. Ayrıca, giriş-çıkış ve kontrol hatları arasında oluşabilecek parazitik kondansatörlerin engellenmesi amacı



(a)



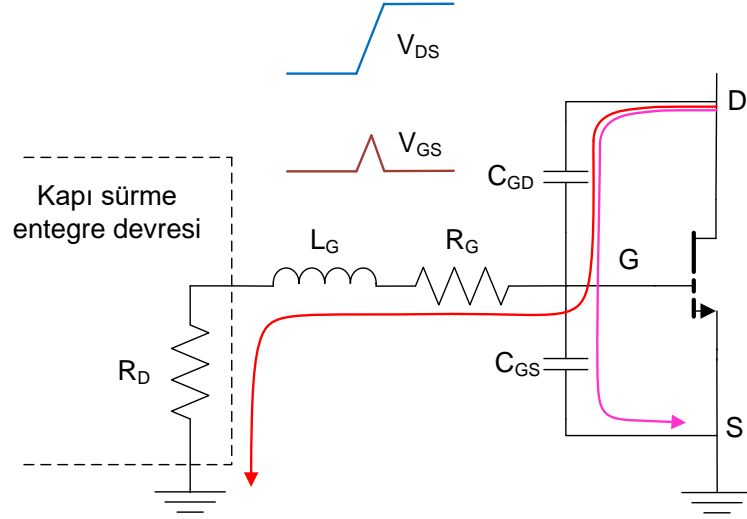
(b)

Şekil 2.23. Baskı devre serimi: (a) DC giriş düzlemsel bakır dolguları (b) Kapı sürme devre düzlemsel bakır dolguları

ile kontrol (örneğin kapı sürme devreleri) ve güç kartı arasında belirli bir mesafe (En az 10 mm olaracak şekilde) bırakılmıştır.

ii. GaN a-mod tranzistör için kapı sürme devreleri

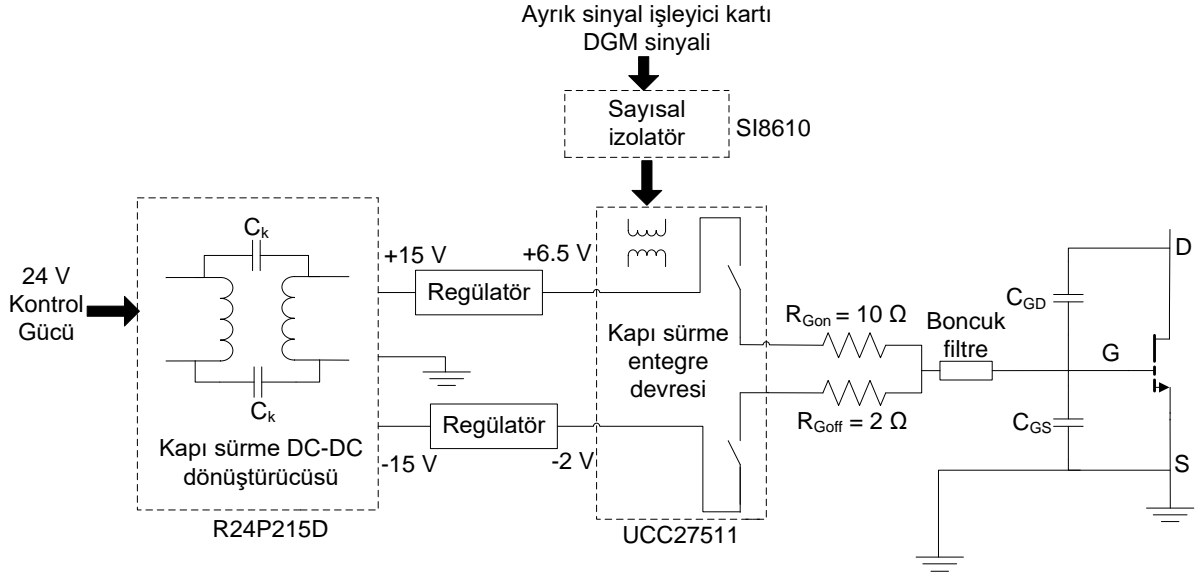
Kapı sürme devresi tasarımındaki ilk adım, GaN tranzistör iletime girme ve iletimden çıkma gerilim değişim oranlarının, dv/dt , doğru şekilde ayarlanmasıdır. Çok hızlı değişimler tranzistör kapı tranzistör iletimde olmasa bile kaynak geriliminde salınımlara ve Miller etkisi sebebi ile istenmeyen iletim moduna geçişlere sebep olabilmektedir. Miller etkisinin eşdeğer devresi Şekil 2.24’te gösterilmektedir. Güç tranzistörlerinin kapı (G) ile savak (D)



Şekil 2.24. Miller etkisi eşdeğer devresi

terminalleri arasında ve kapı ile kaynak (S) terminalleri arasında C_{GD} ve C_{GS} kaçak kondansatörler bulunmaktadır.

Hızlı değişen savak kaynak gerilimi, V_{DS} , C_{GD} kondansatörü üzerinden akan akımlar sebep olmakta, bu akımlar da kapı ve sürücü entegresi dirençleri üzerinden gerilime dönüşmekte ve dolayısıyla tranzistör kapı kaynak geriliminde, V_{GS} , değişimlere sebep olmaktadır. Bu değişimler, güç tranzistörü kapı eşik gerilim değerlerine ulaştığında iletimde olmaması gereken tranzistör iletme geçmekte ve bu durum da istenmeyen aşırı akımlara sebep olabilmektedir. Bu sebeple, Miller etkisinin azaltılması için güç tranzistörü iletimde değil iken kapı direnci R_D ve sürme devresi dirençlerinin R_G minimize edilmesi gerekmektedir. Bu amaçla kapı sürme devresi için farklı terminallerinden akım gönderip alabilen, düşük çıkış gerilimi değişim süresine (<20 ns) ve düşük parazitik endüktans değerlerine sahip kapı sürücüsü entegresi, Texas Instruments UCC27511 seçilmiştir. Kapı sürme devresinin detaylı blok şeması da Şekil 2.25'te gösterilmiştir. Görüldüğü üzere kapı sürme entegresinin (UCC27511), kapı şarjı ve deşarjı için iki farklı çıkışı bulunmaktadır. Böylelikle, kapı dirençleri, R_{Gon} ve R_{Goff} , farklı değerlerde seçilebilmektedir. Bu sayede, iletme girme ve iletimden çıkma hızları kapı sürme direnci vasıtasıyla ayarlanabilmektedir. Ek olarak, kesim modundaki tranzistörlerin gürültü bağışıklığını artırmak için tranzistörler kapı-kaynak gerilimi 0 V yerine -2 V'da tutulmuştur. Tranzistörleri iletme almak için ise kapı-kaynak gerilimi +6.5 V olarak uygulanmıştır.



Şekil 2.25. Kapı sürme devresi detaylı blok şeması

Bu gerilim değerleri +/- 15 V çift çıkışlı bir DC-DC dönüştürücü ve gerilim regülatör entegreleri kullanılarak elde edilmiştir. Elektriksel gürültüye yönelik alınan bir diğer önlem olarak da, kapı sürme dirençlerine seri bağlı şekilde ferrit boncuk filtre kullanılmıştır.

Sayısal ve kapı sürme devresi elektriksel topraklarını izole etmek için, DSP kontrol kartından gönderilen darbe genişlik modülasyon, DGM, kontrol sinyallerinin izole edilmesi gerekmektedir. Bu amaçla, Silicon Labs firmasına ait SI8610 sayısal izolatör entegre devresi kullanılmıştır. Ek olarak, SI8610 entegre devresi girişine evirgecin her faz bacağındaki yüksek ve düşük taraf GaN tranzistörlerinin aynı anda açılmasını önleyen bir analog koruma devresi eklenmiştir. Aksi takdirde, yüksek dv/dt nedeniyle, DSP kontrol kartından gönderilen sayısal darbe genişlik modülasyon sinyalleri bozulabilmekte ve faz bacağındaki yüksek ve düşük taraf tranzistörlerinin aynı anda iletme geçme durumu meydana gelebilmektedir.

Yüksek anahtarlama hızları, güç katı, kapı sürme ve sayısal devre elektriksel toprakları arasında kaçak akımlarına neden olabilmektedir. Her bir GaN tranzistör için kapı sürme gücü izole bir DC-DC dönüştürücü tarafından üretilmektedir. Kaçak akımın bir türü olan ortak mod akımları, izole DC-DC dönüştürücünün içindeki transformatörün giriş ve çıkış tarafları arasındaki parazitik kondansatör boyunca akabilmektedir. Bu ortak modlu akımları azaltmak için, yapılacak ilk iş, düşük değerli parazitik konsansatöre sahip bir DC-DC dönüştürücü seçmektir. Seçilen DC-DC dönüştürücüsü seçiminde bu kritere dikkat edilmiş olup, RECOM firmasına ait R24P215D dönüştürücüsü 10 pF eşdeğer kaçak kondansatöre sahiptir. Benzer

güç ve gerilim değerlerine sahip alternatif DC-DC dönüştürücülerde kaçak kondansatör değerleri 1500 pF seviyelerine ulaşabilmektedir. Bu önleme ek olarak, ortak modlu akımları daha iyi bastırmak için kapı sürme DC-DC dönüştürücüsünün çıkışında ortak mod elektromanyetik uyumluluk filtreleri kullanılmıştır. Kapı sürme devreleri de dahil olmak üzere güç katı kartının tüm elektriksel şemaları EK-2’de sunulmuştur.

3. BENZETİM SONUÇLARI

GaN tranzistörün anahtarlama performansını ve GaN tranzistörlü evirgecin çalışma şeklinin incelenmesi amacı ile GaN tranzistör için LTspice, tek fazlı evirgeç için ise MATLAB-Simulink bilgisayar yazılımı ortamlarında, tam yük koşullarında benzetimler gerçekleştirilmiştir. Bu bölümde bu benzetimlerin sonuçları sunulacaktır.

3.1. GaN tranzistör anahtarlama benzetimleri

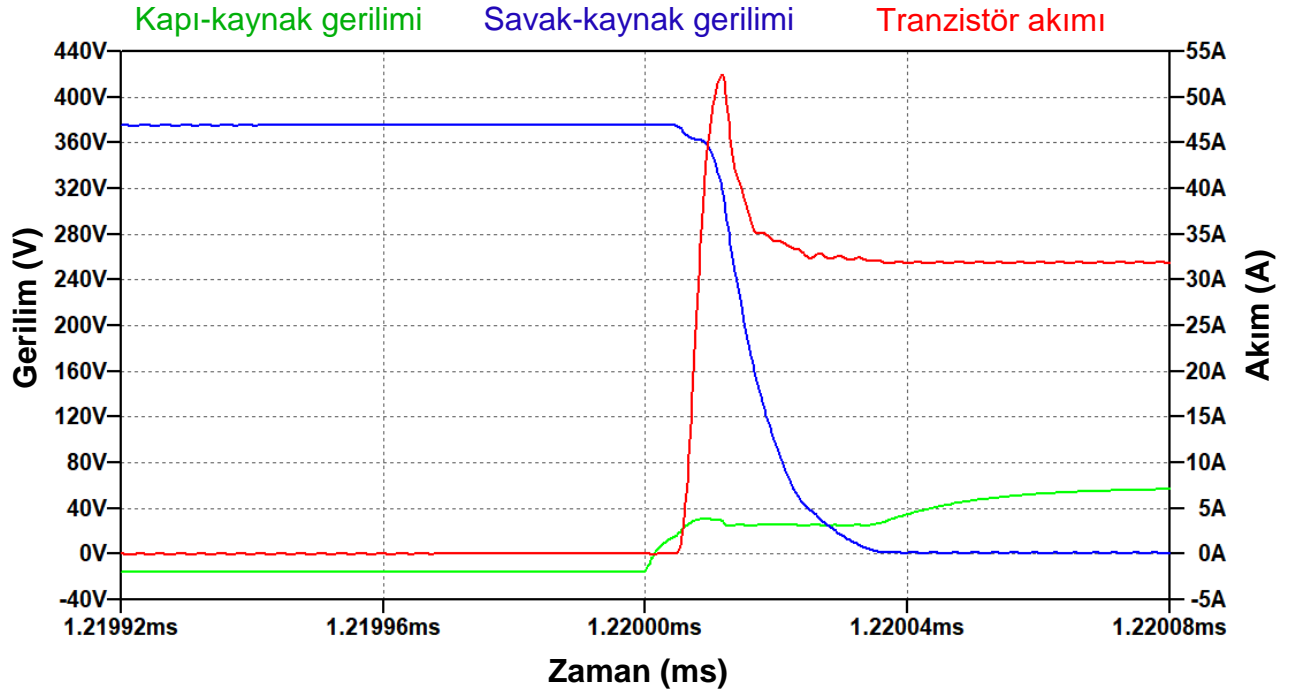
Tek fazlı evirgecin genel çalışma performansının yanında kullanılacak GaN tranzistörlerin anahtarlama performansının gözlemlenmesi adına Şekil 2.5'te gösterilen tek fazlı evirgeç, LTspice programında modellenmiş benzetim gerçekleştirilmiştir. Benzetim modelinde GaN tranzistörün LTspice programına uyumlu modeli kullanılmıştır. Böylece, bu benzetim ile GaN tranzistörün ilettime geçme ve iletimden çıkma koşullarındaki kapı-kaynak ve savak-kaynak gerilimleri incelenmiştir.

Şekil 2.25'te gösterildiği gibi, GaN tranzistörün kapı-kaynak gerimi, elektriksel gürültüyü engellemek adına şarj ve deşarj anlarında farklı dirençlerle asimetrik sürülmektedir. Asimetrik sürüş yapısı LTspice modelinde de uygulanmıştır.

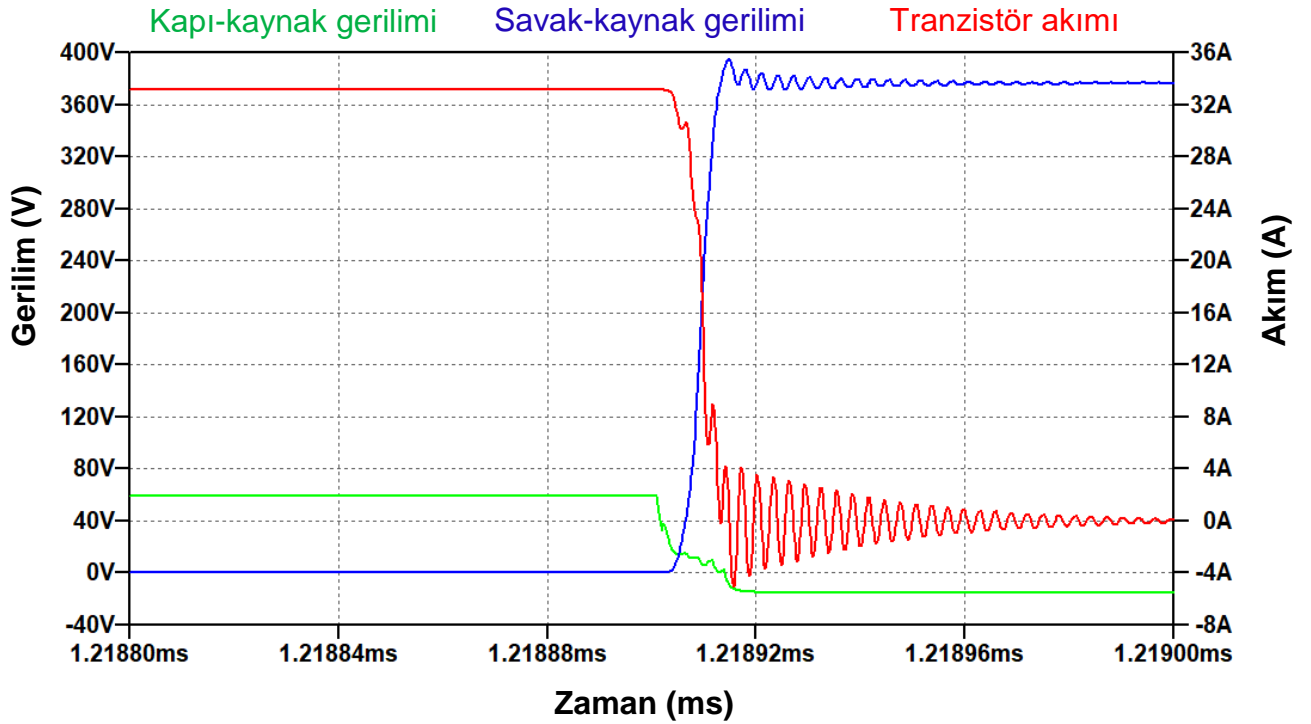
Şekil 3.1'de GaN tranzistör ilettime giriş (kapı-kaynak gerilimi şarj modu), Şekil 3.2'de ise GaN tranzistör iletimden çıkış çalışma koşulları gösterilmiştir. Görüldüğü üzere asimetrik kapı-kaynak sürme direncine bağlı olarak, GaN tranzistör ilettime girme süresi ile iletimden çıkma süresi birbirinden farklıdır.

Şekil 3.1 ve Şekil 3.2'den görüldüğü üzere, tranzistör ilettime girme süresi yaklaşık 40 ns iken, iletimden çıkma süresi 20 ns civarındadır. Şekil 3.2'de gösterilen tranzistör akımı üzerindeki salınım ideale yakın modellenen giriş kondansatörü ve çıkış filtre bobini arasındaki anlık bağlantıdan kaynaklanmaktadır. Gerçeklenecek sistemde, belirtilen bileşenlerin iç direncine ek olarak elektriksel bağlantı hatlarının direnci de olacağından, bu salınımlar daha hızlı sönmünecektir. Bu sebeple gerçekleştirilecek sistemde, tranzistör akımı üzerinde böyle bir salınım beklenmemektedir.

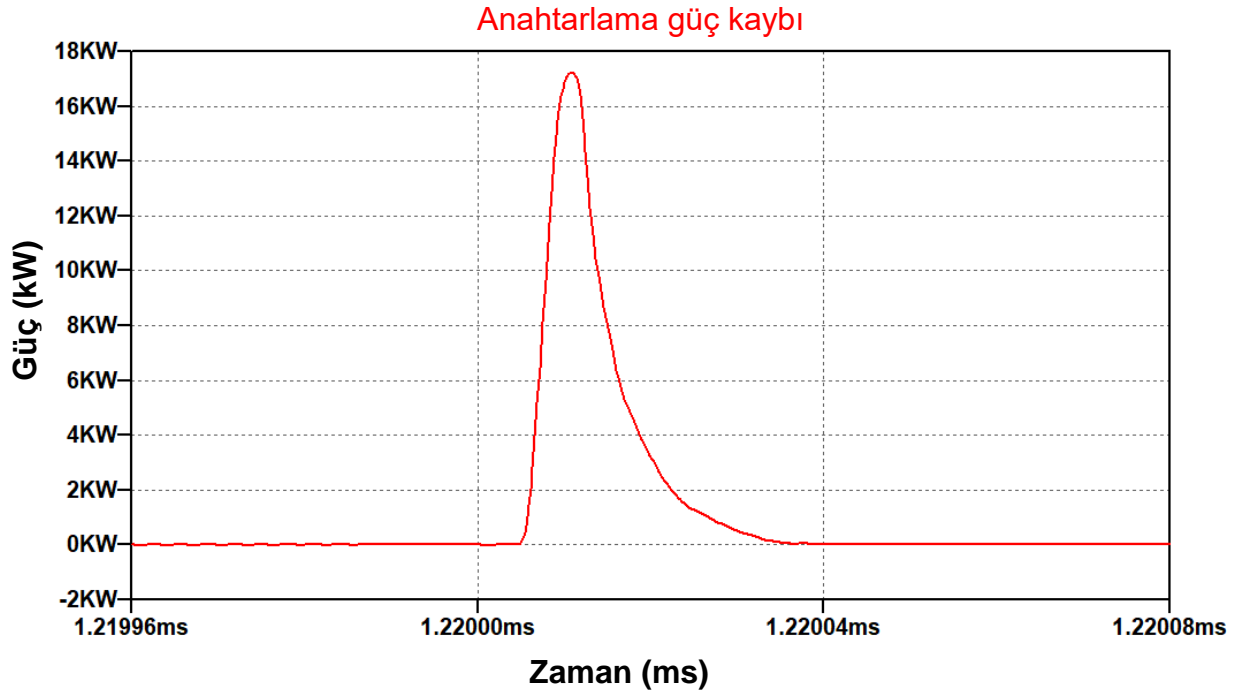
Benzer şekilde, tranzistör akım ve gerilimleri çarpımı kullanılarak ilettime girme ve iletimden çıkma anahtarlama kayıpları sırası ile Şekil 3.3 ve Şekil 3.4'te gösterilmektedir. GaN tranzistör sürme yapısında şarj kapı-kaynak gerilimi şarj modunda tranzistör daha yavaş sürüldüğü için tranzistörün ilettime giriş anındaki güç kaybı daha yüksek olarak ortaya çıkmıştır.



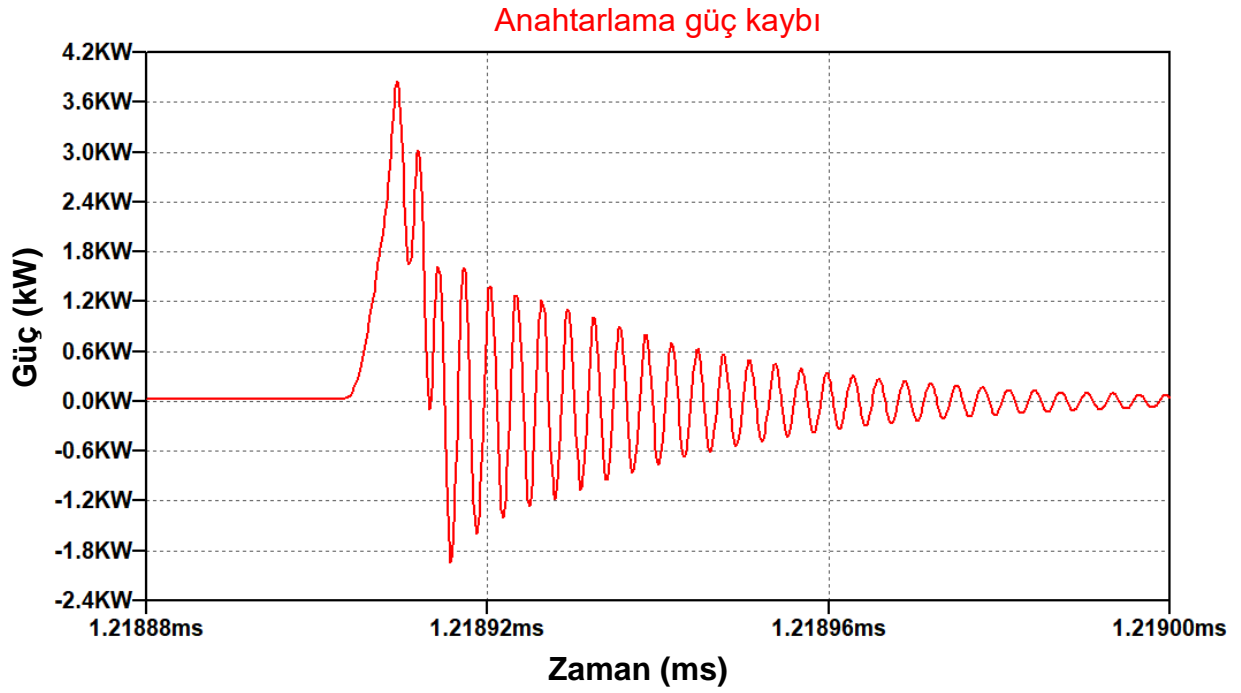
Şekil 3.1. GaN tranzistör iletime giriş benzetim sonucu



Şekil 3.2. GaN tranzistör iletimden çıkış benzetim sonucu



Şekil 3.3. GaN tranzistör ilettime giriş anahtarlama güç kaybı



Şekil 3.4. GaN tranzistör iletimden çıkış anahtarlama güç kaybı

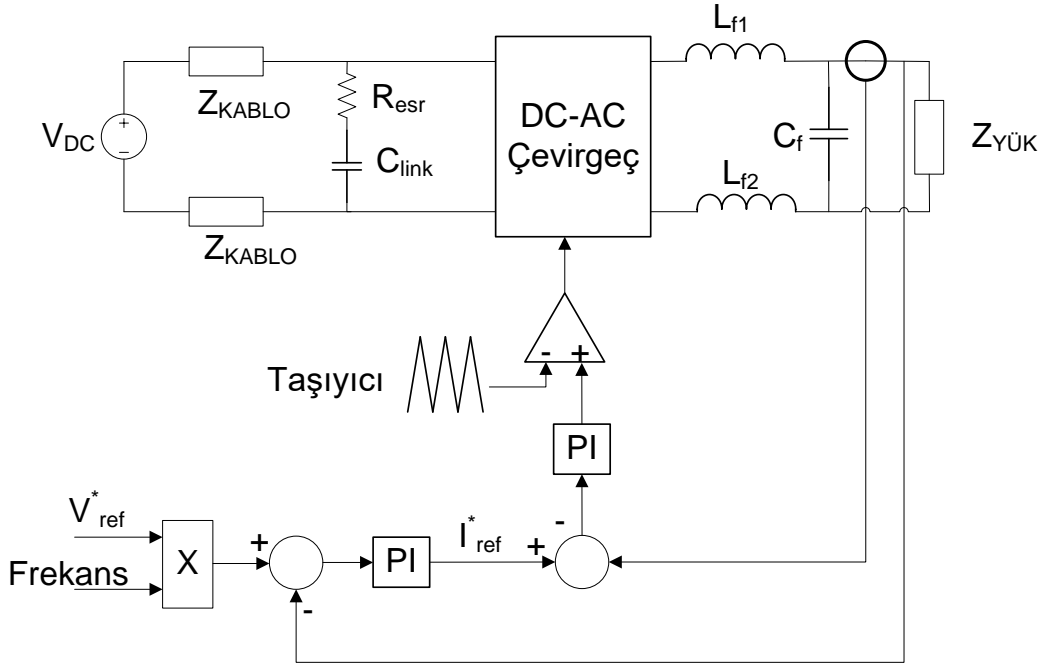
3.2. Tek fazlı GaN evirgeç benzetim sonuçları

Çalışma kapsamında tasarlanan tek fazlı evirgecin tam yük altındaki çalışma durumu MATLAB-Simulink® benzetim ortamında modellenmiş ve evirgecin çalışma performansı gözlemlenmiştir. Benzetim parametreleri Çizelge 3.1’de gösterilmiştir.

Çizelge 3.1. Benzetim parametreleri

Giriş gerilimi	370 V
Çıkış akımı	31A
Yük empedansı(R,L)	11 Ω , 10 μ H
Filtre bobinleri (L_1, L_2)	300 μ H, 20 m Ω
Benzetim örnekleme zamanı	10 ns
Anahtarlama frekansı	50 kHz
Kontrol döngüsü örnekleme zamanı	50 kHz
Gerilim PI kontrolcü oransal sabit	0.2
Gerilim PI kontrolcü integral sabit	200
Akım PI kontrolcü oransal sabit	0.2
Akım PI kontrolcü integral sabiti	100

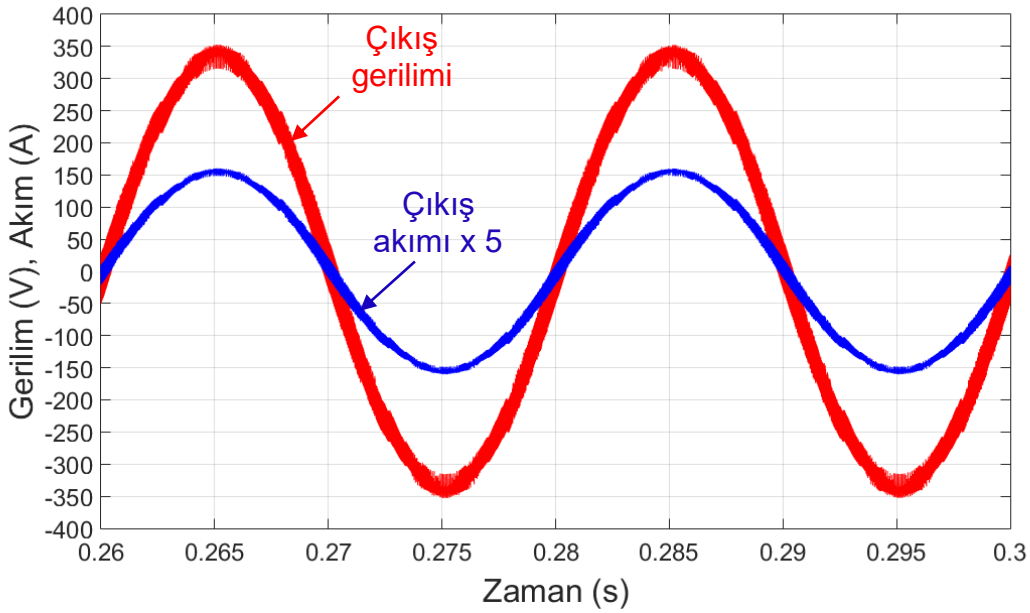
Benzetimde kullanılan kontrol yaklaşımı da Şekil 3.5’te gösterilmektedir. Evirgecin çıkış gerilimi okunarak bir PI kontrolcüye beslenmektedir. Kontrolcünün çıkışı, referans gerilimine karşılık gelen akım referansını üretmektedir. Akım PI kontrolcüsünün çıkışı ise,



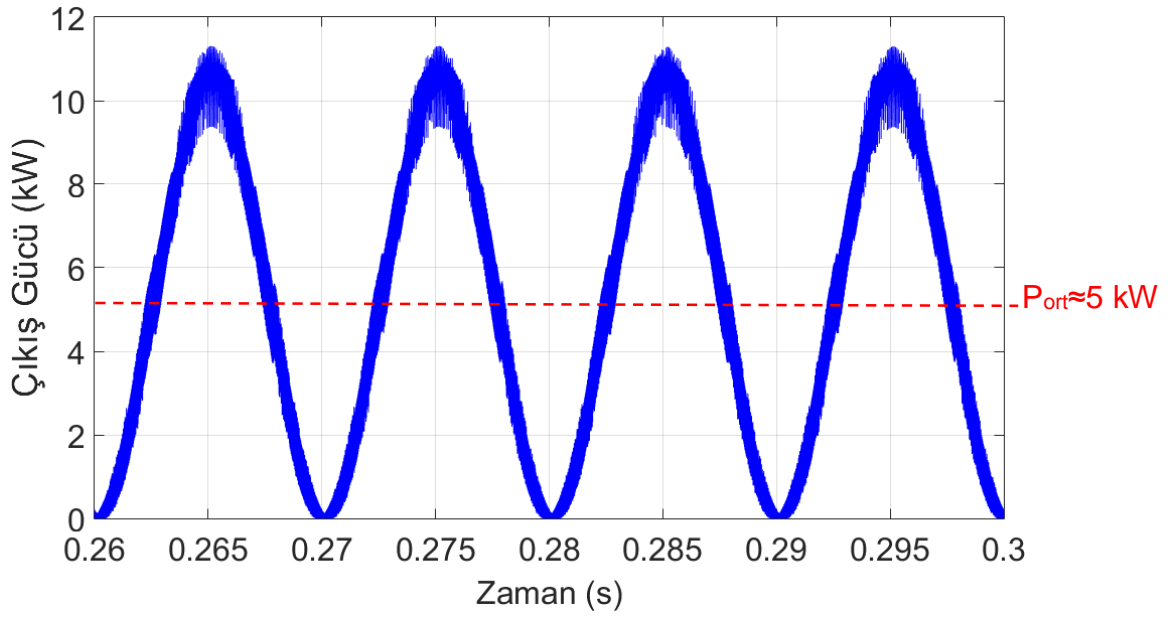
Şekil 3.5. Benzetim kontrol blok şeması

istenilen çıkış akımını sağlayacak büyüklükteki anahtarlama sinyalini üretmektedir. Üretilen anahtarlama sinyaline uygun olacak şekilde iki kutuplu modülasyon tekniği ile GaN evirgecin istenilen gerilimi ve akımı üretmesi sağlanmaktadır. Ayrıca model üzerinde giriş gerilim dalga şeklini etkileyeceği için evirgecin girişini besleyen hatların empedansları, DC giriş kapasiteleri, kapasitelerin eşdeğer direnç değerleri, çıkış filtre bobini ve filtre bobininin eşdeğer direnç değerleri de benzetime dahil edilmiştir.

Benzetim sonucunda elde edilen evirgeç çıkış gerilimi ve akımı Şekil 3.6'da gösterilmiştir. Akım ve gerilimin daha iyi okunabilmesi adına, akım grafiği 5 ile çarpılarak çizdirilmiştir. Çıkış akımının THD değerinin % 1'den az olduğu görülmüştür. Evirgeç çıkış akımı 5-kVA güç için belirlenen $22 A_{rms}$ akım değerine ulaşmıştır. Akım ve güç değerine bağlı olarak sırasıyla evirgeç çıkış güç grafiği ise Şekil 3.7'de gösterilmiştir. Görüldüğü üzere benzetimde, hedeflenen 5 kW çıkış gücü sağlanmıştır. Giriş akımı, giriş gerilimi ve çıkış akımı ise aynı grafikte üzerinde Şekil 3.8'de ve çıkış filtresi öncesi evirgeç hatlar arası gerilim de Şekil 3.9'da sunulmuştur. Yine Şekil 3.8'de giriş akımı ve çıkış gerilimin daha iyi okunabilmesi adına, akım grafiği 5 ile çarpılarak çizdirilmiştir.

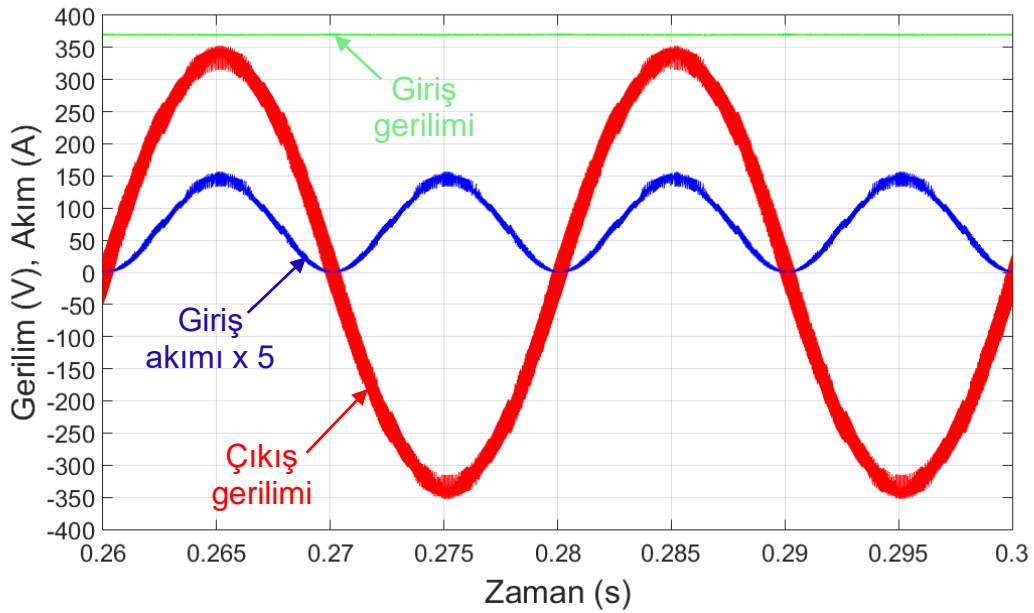


Şekil 3.6. Tek fazlı evirgeç çıkış gerilim ve akım grafiği

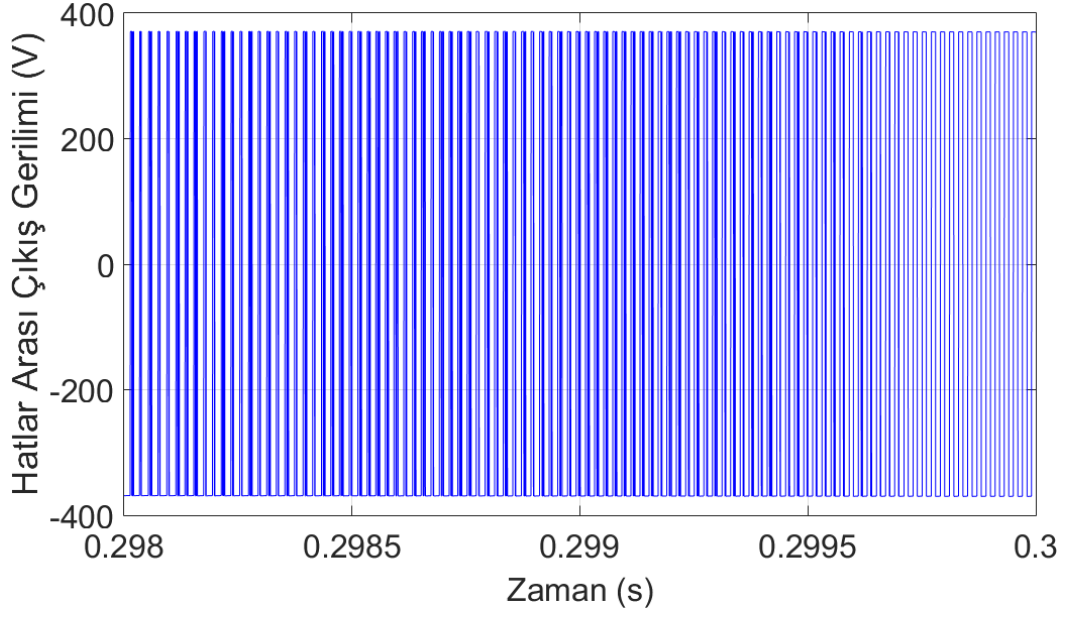


Şekil 3.7. Tek fazlı evirgeç çıkış güç grafiği

Gösterilen bu grafikler tek fazlı evirgecin tam yük altındaki kalıcı rejim performansını göstermektedir. Evirgercin kalıcı rejim performansı yanı sıra, geçici rejim performansı da gözlemlenmiştir.

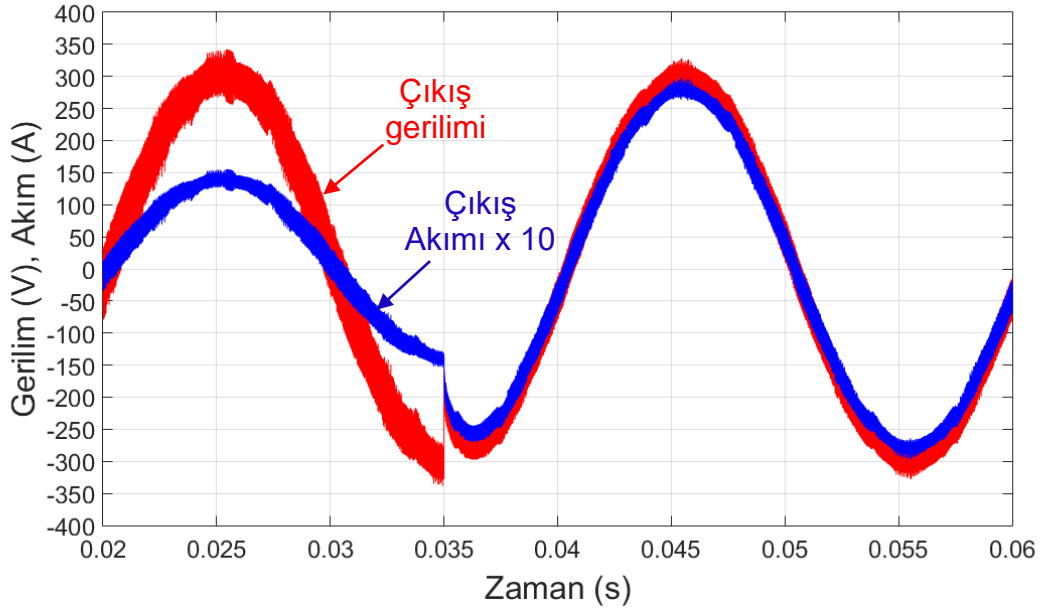


Şekil 3.8. Tek fazlı evirgeç giriş gerilimi, giriş akımı ve çıkış gerilimi grafiği

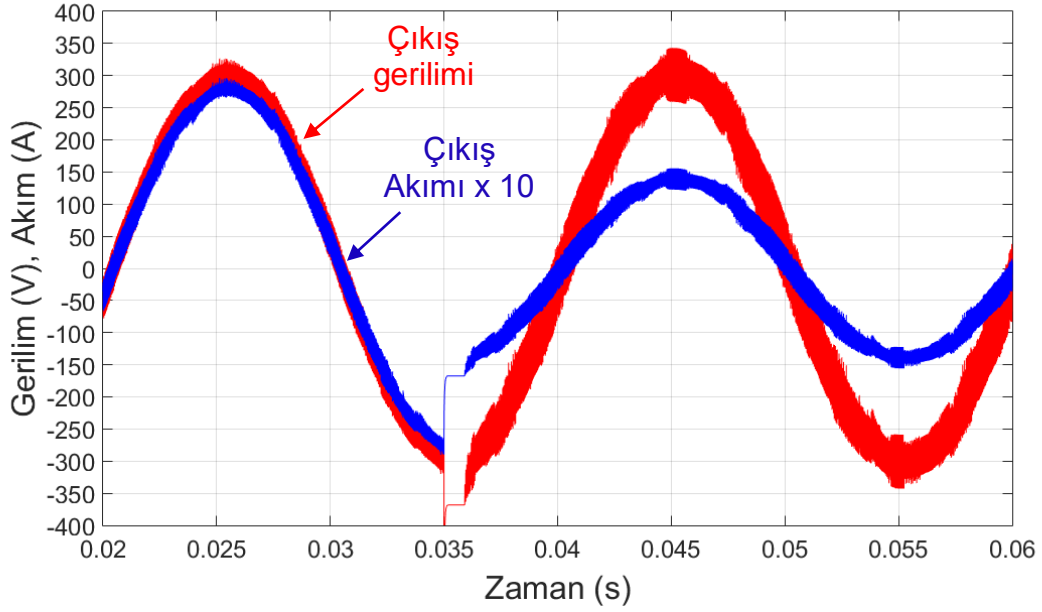


Şekil 3.9. Tek fazlı evirgeç filtre öncesi hatlar arası gerilim grafiği

Evirgecin geçici rejimdeki dinamik performansı çıkış çıkış yük değeri % 50 ile % 100 arasında değiştirilerek gözlemlenmiştir. Benzetimin 35 ms anında yük empedansı adım şeklinde anlık değiştirilerek evirgecin geçici rejim performansı gözlemlenmiştir. Sırasıyla Şekil 3.10 ve Şekil 3.11’de evirgeç çıkışındaki yük %50’den %100’e çıkarılmış,



Şekil 3.10. Tek fazlı evirgeç % 50 - % 100 yük değişimi çıkış gerilim ve akım grafiği

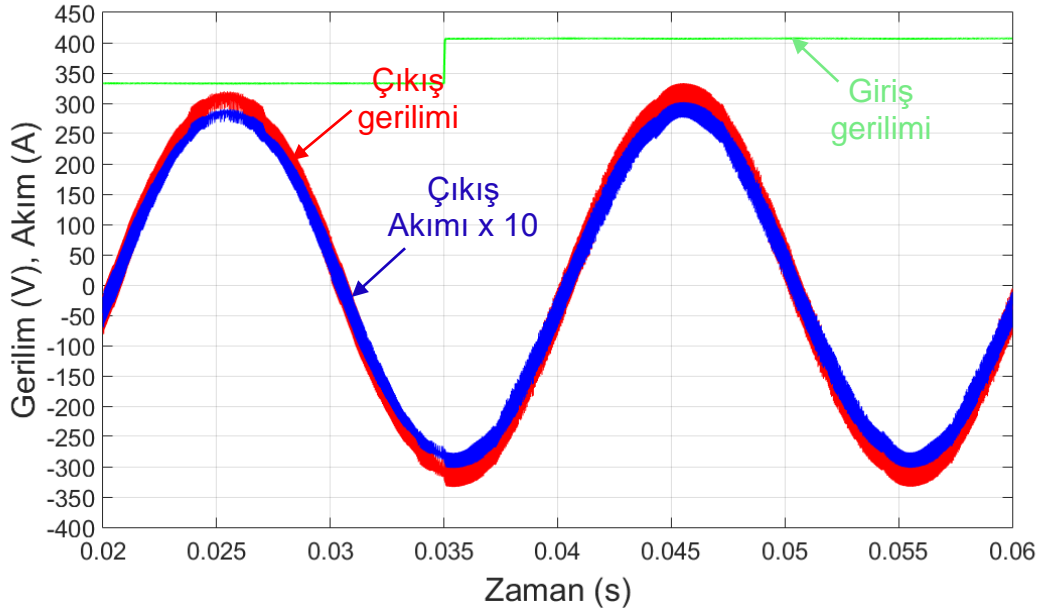


Şekil 3.11. Tek fazlı evirgeç % 100 - % 50 yük değişimi çıkış gerilim ve akım grafiği

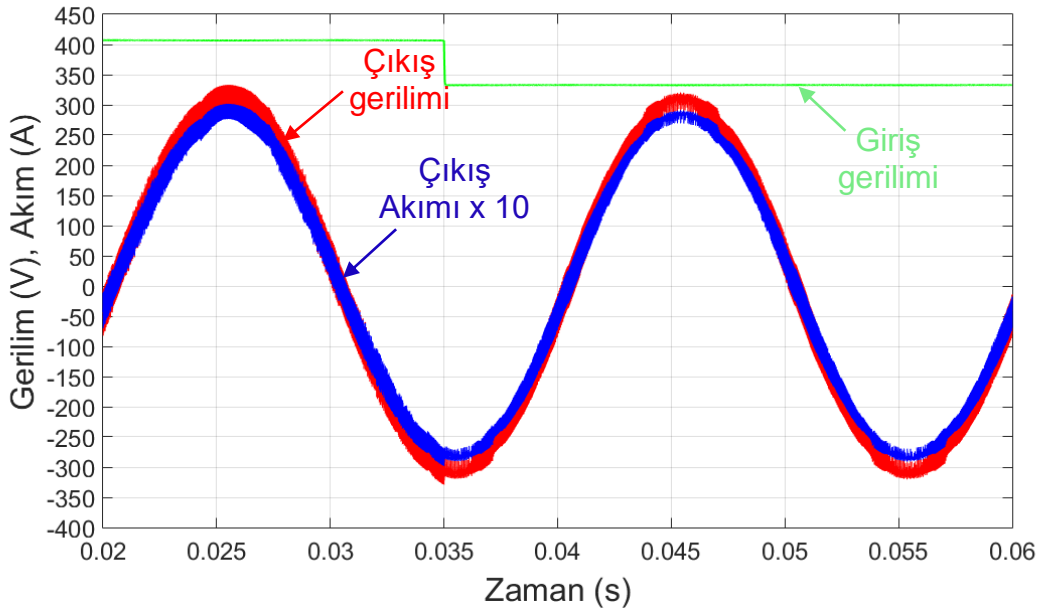
% 100'den % 50'ye indirilmiştir. Akım ve gerilimin daha iyi okunabilmesi adına, akım grafiği 10 ile çarpılarak çizdirilmiştir. Bu değişimlere bağlı olarak akım ve gerilime ait PI kontrolcüler çıkış akımını değiştirerek, çıkış gerilimini sabit tutmuştur. Yük değişmesine rağmen faz gerilimi, bir temel periyottan daha kısa bir süre içerisinde toparlayarak Şekil 3.11'deki gibi referans olarak belirlenen 311 V tepe değerinde sabit kalmıştır. Benzetimde yük bir direnç olarak modellenmiştir. 35 ms anında yük değişimi, yük direnci 11Ω ile 22Ω arasında değiştirilerek sağlanmaktadır. Bu duruma bağlı olarak direnç değişimi esnasında, evirgeç çıkışındaki filtre bobinleri ve yük direncine bağlı etkin zaman sabiti de değişmektedir. Bu sebeple, yük değişimi esnasında temel frekanstaki evirgeç akım ve gerilim dalga şekilleri yanı sıra, bu sinyaller üzerindeki yüksek frekanslı kırpıntıların büyüklüğü de değişmektedir. Şekil 3.10'da yük direnci 35 ms anında 22Ω 'dan 11Ω 'a düşürülmüştür. Etkin zaman sabiti arttığından, çıkış akımındaki yüksek frekanslı bileşenler daha iyi bastırılmış ve kırpıntıların büyüklüğü azalmıştır. Şekil 3.11'de de tam tersi olacak şekilde 35 ms anında etkin zaman sabiti küçülmüş, bu da yüksek frekanslı kırpıntıların artmasına sebep olmuştur.

Evirgecin benzetim ortamında yük değişimine karşı tepkisine ek olarak, giriş gerilim değişimine karşı tepkisi de incelenmiştir. Şekil 3.12'de yine benzetimin 35 ms anında evirgeç giriş gerilimi % 90 değerinden, % 110 değerine adım şeklinde anlık çıkarılmıştır. Şekil 3.13'te ise evirgeç giriş gerilimi % 110 değerinden, % 90 değerine adım şeklinde anlık

düřürülmüřtür. Yüđ deęiřimine benzer řekilde, her iki durum da da faz geriliminin bir temel periyottan daha kısa süre ierisinde toparlanarak referans deęeri saęladıęı gürülmüřtür.



řekil 3.12. Tek fazlı evirge % 90- % 110 giriř gerilim deęiřimi ıkıř gerilim ve akım grafięi



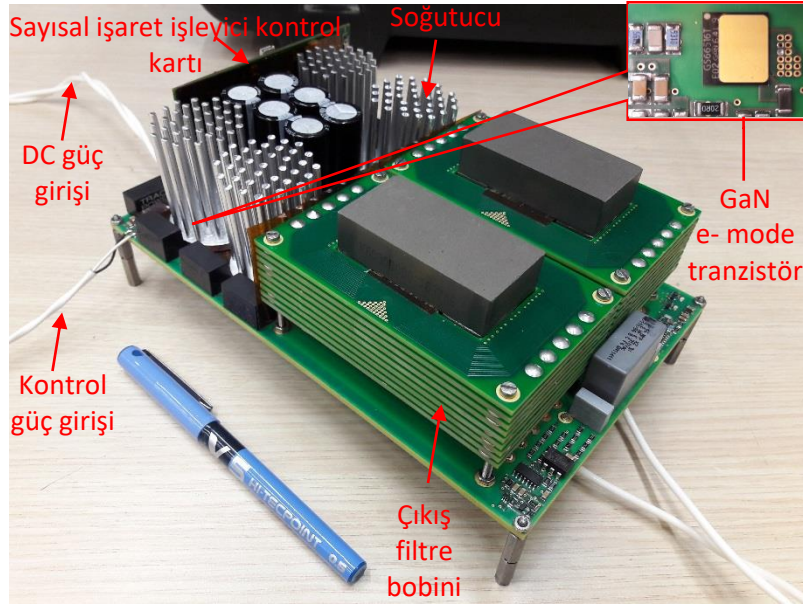
řekil 3.13. Tek fazlı evirge % 110- % 90 giriř gerilim deęiřimi ıkıř gerilim ve akım grafięi

4. TEK FAZLI GaN EVİRGEÇ GELİŞTİRİLMESİ

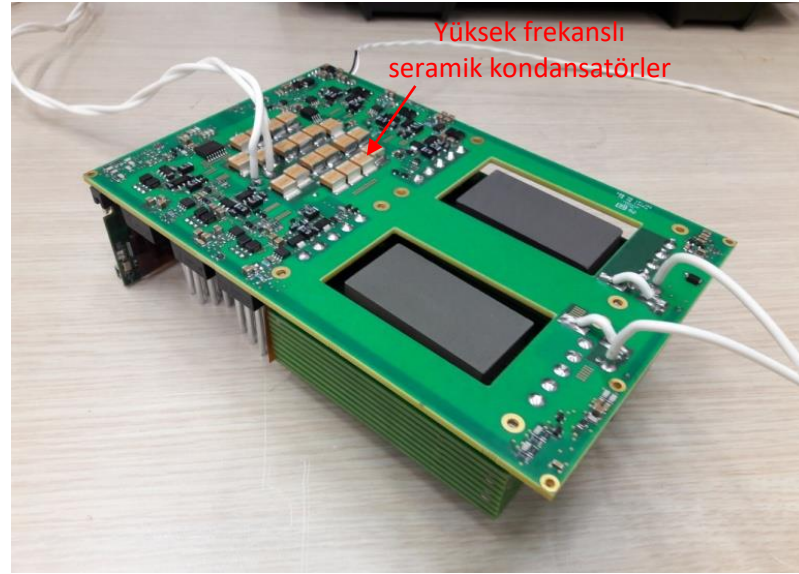
Bu bölümde gerçekleştirilen tek fazlı evirgecin yapısı hakkında bilgi verilecek ve yüksek akımlı çok katmanlı baskı devre kartı ile tasarlanmış çıkış filtre bobinin uygulama detayları sunulacaktır.

4.1 Yüksek güç yoğunluklu tek fazlı evirgeç genel yapısı

Tasarlanan ve uygulanan tek fazlı 5-kVA GaN evirgeç Şekil 4.1’de gösterilmektedir.



(a)



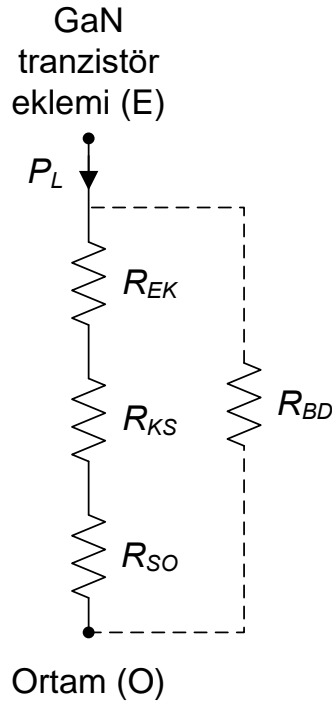
(b)

Şekil 4.1. Tasarlanan GaN evirgeç, (a) Üst yüz görünüm, (b) Alt yüz görünüm

Evirgeç boyutları ölçülmüş ve Şekil 2.21’de belirtilen değerler doğrulanmıştır. Evirgecin kütlesi 2.3 kg olarak ölçülmüştür. Şekil 4.1’den görüldüğü gibi, GaN tranzistörlerin doğal konveksiyon soğutması için her GaN tranzistörünün üzerine bir soğutucu yerleştirilmiştir. Her bir GaN tranzistör için geçerli olan eşdeğer termal devre Şekil 4.2’de gösterilmiştir. Eşdeğer devrede R_{EK} , GaN tranzistör eklem bağlantısı ile kılıfı arasındaki; R_{KS} , tranzistör kılıfı ile soğutucu arasındaki; R_{SO} , ise soğutucu ile ortam arasındaki termal direnç değerini ifade etmektedir. Kullanılan GaN tranzistörde, soğutucu terminali kaynak terminaline kısa devredir. Bu sebeple, tranzistör elektriksel olarak baskı devreye bağlı olan kaynak terminali üzerinden de ortama ısı transferi gerçekleştirmektedir. Bu durumu temsil etmesi amacı ile GaN tranzistör eklemi ile ortam arasında baskı devre arasındaki termal direnç de R_{BD} olarak gösterilmiştir. Tranzistör eklem sıcaklığı, T_E , ortam sıcaklığına, T_O bağlı olarak (4.1)’deki gibi ifade edilebilmektedir. P_L her bir GaN tranzistörün ısı kayıp gücünü temsil etmektedir. (4.2)’de gösterildiği üzere P_L tranzistör iletim ve anahtarlama kayıplarının toplamı olarak ifade edilebilmektedir.

$$T_E = T_O + [(R_{EK} + R_{KS} + R_{SO})//R_{BD}]P_L \quad (4.1)$$

$$P_L = P_{sw} + P_{cond} \quad (4.2)$$



Şekil 4.2. GaN tranzistör eşdeğer termal devresi

Çizelge 2.4'teki değerler (4.2)'de yerine koyulduğunda, 5-kVA evirgeç çıkış gücünde ve 50 kHz anahtarlama frekansında, her GaN tranzistör için güç kaybı, $P_L=15.2$ W olarak hesaplanmaktadır. Toplam termal direnci düşürmek adına GaN tranzistör ve soğutucu arasına termal pad uygulanacaktır. Tranzistör ve ısı pad veri sayfaları dikkate alındığında, $R_{EK}=0.3$ W/K ve $R_{KS}=0.2$ W/K olarak elde edilmektedir [30], [31].

R_{BD} termal direnci baskı devredeki elektriksel hatların yapısına, kullanılan toplam bakır miktarına ve via sayısına bağlı olduğu için analitik olarak hesaplanması mümkün olmamaktadır. Bu sebeple soğutucu seçimi bu termal direnç dikkate alınmadan yapılacaktır. Sonuç olarak, gerçekleştirilen baskı devre üzerinde burada hesaplanan sıcaklık artışından daha az bir artış olması beklenmektedir.

Kullanılan GaN tranzistörün dayanabildiği en yüksek eklem sıcaklığı 150 °C'dir. 25 °C güvenlik payı dikkate alınarak operasyonel eklem sıcaklığı $T_E = 125$ °C olarak belirlenebilmektedir. En yüksek ortam sıcaklığı ise $T_O=40$ °C kabul edilmektedir. Belirtilen sıcaklık ve termal direnç değerleri (4.1)'de yerine koyulduğunda, soğutucu termal direnci olan R_{SO} parametresi 5.1 W/K olarak hesaplanmaktadır. Soğutucu için ihtiyaç duyulan bu değer dikkate alınarak Fischer Elektronik firmasına ait, ICK S R40 X 50 tip numaralı soğutucu seçilmiştir. Bu soğutucu doğal hava soğutması altında 4.5 K/W ısı direnç değerine sahiptir [32]. Seçilen soğutucunun termal direnci ile $T_O=40$ °C koşulu için, (4.1) kullanılarak eklem sıcaklığı 116 °C olarak hesaplanmaktadır. Daha önce de ifade edildiği üzere, tranzistör ek olarak R_{BD} üzerinden de ısı aktarımı sağlayacağı için eklem sıcaklığı 116 °C'nin de altında kalmaktadır.

Son olarak, DC bara kondansatör değeri giriş ve çıkış gücü eşitliğinden belirlenmektedir. Dolayısıyla, giriş kondansatör değeri toplam görünür güç, S , AC çıkış frekansı, ω , DC giriş gerilimi ve V_{DC} cinsinden (4.3) [11] deki gibi hesaplanabilmektedir.

$$C = \frac{S}{2\omega V_{DC} \hat{V}_{ac}} \quad (4.3)$$

(4.3)'te V_{ac} , V_{DC} üzerindeki, çıkış frekansının iki katındaki dalgalanmanın tepeden tepeye değeridir. Bu tasarım için, $V_{ac} = 18.5$ V (370 V'un % 5'i) ve minimum kondansatör değeri 1.16 mF olarak hesaplanmıştır. Bu nedenle, $CI = 1.32$ mF'lik bir toplam giriş kondansatör değerine karşılık gelen DC bara kondansatör bankasını elde etmek için 450 V, 220 µF değere sahip elektrolitik kondansatörlerden (Rubycon, 450VXG220MEFCSN30X30) altı adet paralel olarak kullanılmıştır. Tek fazlı evirgeç girişindeki elektrolitik kondansatör bankasına

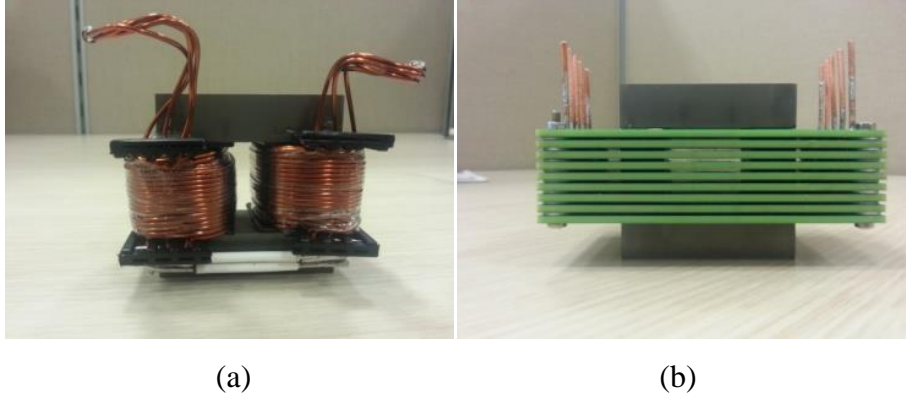
paralel olacak şekilde, baskı devre kartı üzerinde GaN tranzistörlere çok yakın olarak yüksek frekanslı seramik kondansatörler (EPCOS, B58031I5105M2) kullanılmıştır. Böylelikle, giriş gerilim hattı yüksek hızlı anahtarlama kabiliyeti olan GaN tranzistör için hızlı şekilde akım verebilme kabiliyeti kazanmıştır.

4.2 Yüksek akımlı çok katmanlı baskı devre kartı ile tasarlanmış çıkış filtre bobini

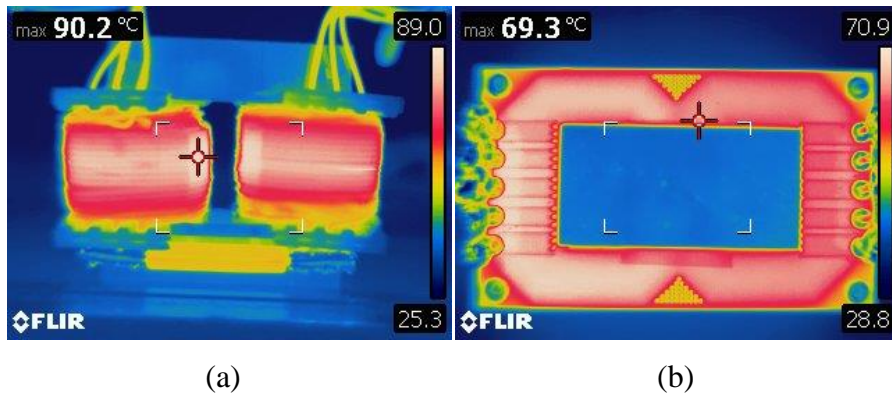
AC çıkış için tasarlana çok katmanlı yüksek akımlı baskı devre filtre bobini, yüksek bakır yoğunluğunu elde etmek için çıkış pimleri vasıtasıyla paralel bağlanan dokuz adet çok katmanlı baskı devre ile gerçekleştirilmiştir. Bu çok katmanlı yüksek akımlı baskı devre manyetik tasarımın ısıl performansı, 300 μH - 21.2 A RMS değerine sahip çıkış için, aynı manyetik çekirdeği kullanan tel sarım bobin tasarımıyla karşılaştırılmıştır. Çok katmanlı yüksek akımlı baskı devre ile tasarlanan bobin ve tel sarım bobin Şekil 4.3'te gösterilmektedir. Her iki bobinin ölçülen parametreleri karşılaştırmalı olarak da Çizelge 4.1'de verilmektedir. Bobinlerin DC dirençleri miliohm metre ile, endüktans değerleri ise bir LCR metre ile ölçülmüştür. Hem çok katmanlı baskı devreyi hem de tel sarım tasarım yaklaşımlarını kullanarak, benzer endüktans değerleri elde edilmiştir. Bununla birlikte, tel sarım bobin tasarımı ile, daha düşük bir eşdeğer DC direnç elde edilmiş ve böylece daha düşük güç kayıpları elde edilebilmiştir. Bobinlerin ısıl dengeye ulaşması amacı ile 20 dakikalık bir süre boyunca her iki bobine 30 A DC sabit akım verilmiş ve her iki sargı tasarımının sıcaklık artışı gözlenmiştir.

Çizelge 4.1. Bobin karşılaştırma tablosu

Tip \ Parametre	Direnç (m Ω)	Endüktans (μH)	ΔT ($^{\circ}\text{C}$)
Tel sarım bobin	14.0	301	66.2
Baskı devre bobin	23.5	324	45.3



Şekil 4.3. (a) Tel sarım bobin, (b) Çok katmanlı yüksek akımlı baskı devreli bobin



Şekil 4.4. 20'inci dakikadaki ısı görüntüleri (a) Tel sarım bobin ön görünüm, (b) Çok katmanlı yüksek akımlı baskı devreli bobin üst görünüm

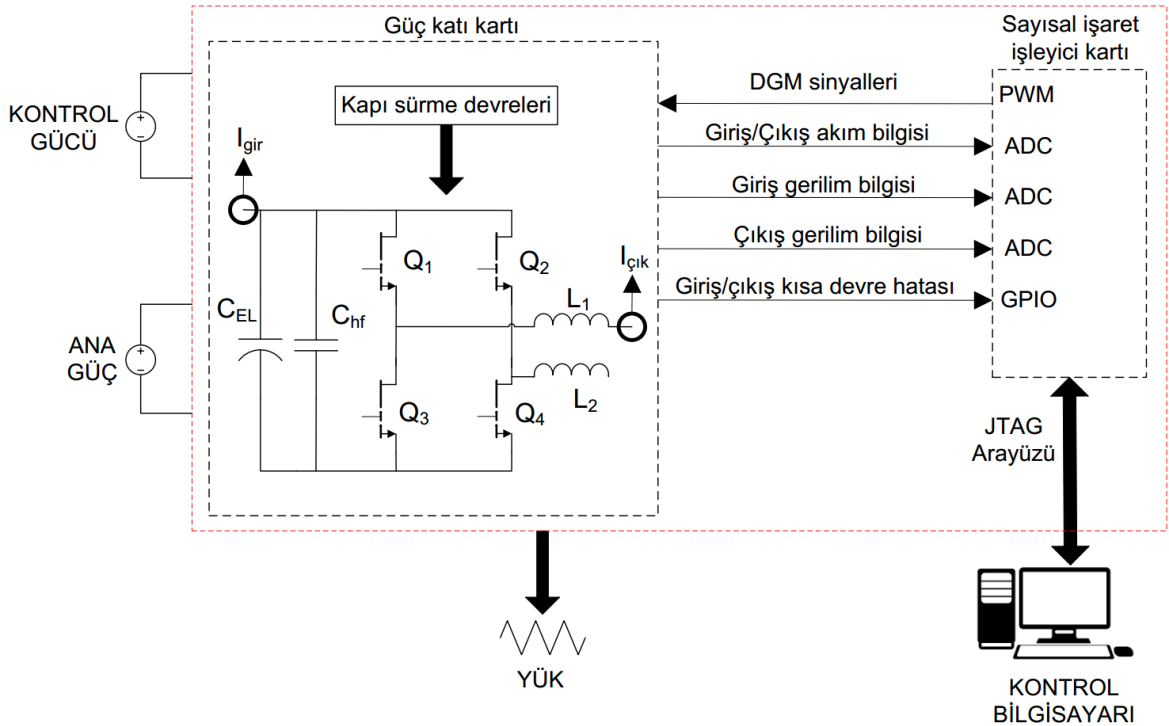
20 dakika sonra her iki bobin neredeyse sabit bir sıcaklığa ulaşmış ve sıcaklık dağılımlarını gözlemlemek için ısı görüntüleri alınmıştır. Maksimum sıcaklık değerlerinin ölçülebilmesi adına, tel sarım bobin için yan açıdan, çok katmanlı yüksek akımlı baskı devre bobini ise üst açıdan görüntülenmiştir. Şekil 4.4'te görüldüğü üzere $T_{amb} = 24 \text{ } ^\circ \text{C}$ ortam sıcaklığında tel sarım bobin $T_{bob} = 90 \text{ } ^\circ \text{C}$ maksimum sıcaklığa ulaşırken, çok katmanlı baskı devre ile tasarlanan bobin sıcaklığı sadece $69.3 \text{ } ^\circ \text{C}$ 'ye ulaşmaktadır. Paralel bağlı baskı devreler arasındaki artan yüzey alanı ve hava kanalları nedeniyle, çok katmanlı baskı devre bobininin daha düşük ısı dirence sahip olması beklenmektedir. Deneysel doğrulama, çok katmanlı, yüksek akımlı baskı devre manyetik tasarım yöntemi kullanıldığında sargıların sıcaklık artışının tel sarım bobin tasarımına göre % 32 oranında azaltılabildiği göstermiştir. Çok katmanlı baskı devre sargısı daha yüksek güç kaybı değerine sahip olsa bile, bu yöntem ile daha düşük sıcaklık artışı elde edilebildiği görülmüştür. En kötü ortam sıcaklığı koşulu ve en yüksek çalışma sıcaklığı değerleri düşünüldüğünde, tel sarım bobin için fanlı hava

soğutması gerekecektir. Çok katmanlı baskı devre bobin tasarımında ise doğal hava soğutması yeterlidir. Bu nedenle, önerilen çok katmanlı baskı devre manyetik tasarım yaklaşımı kullanılarak, soğutucu ve fan ihtiyacı azaltılmış, sistem karmaşıklığı daha aza indirgenmiş, böylece güvenilirlik ve modülerlik artırılmıştır.

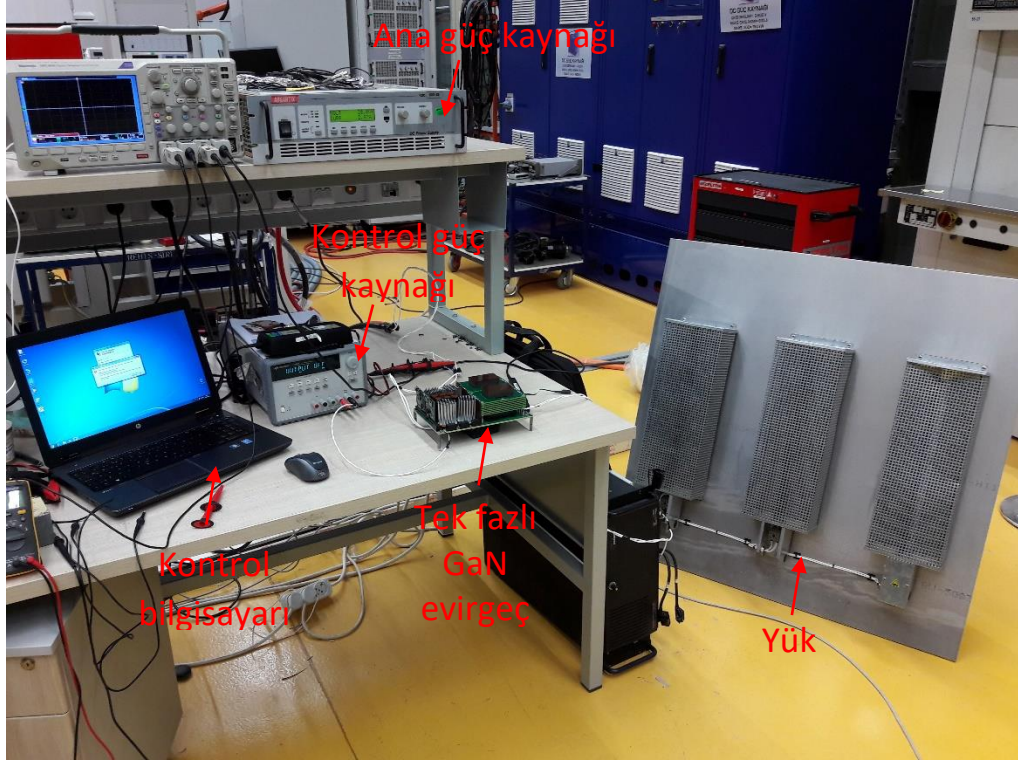
5. DENEYSEL SONUÇLAR

Geliştirilen tek fazlı evirgecin detaylı blok şeması da Şekil 5.1’de gösterilmektedir. Evirgeç sayısal işaret işleyici kontrol kartı ve güç katı kartı olmak üzere iki ana bileşenden oluşmaktadır. Evirgeç ana güç ve kontrol gücü olmak üzere iki farklı beslemeye ihtiyaç duymaktadır.

Ana güç bağlantısına 400Va kadar olan gerilimler bağlanabilmektedir. Kontrol gücü terminallerine de 24 V gerilim uygulanması gerekmektedir. Tek fazlı evirgeç sayısal işaret işleyici kartı üzerinden JTAG arayüzü üzerinden programlanmakta ve kontrol sinyalleri uygulanmaktadır. Deneysel ölçüm düzeneği Şekil 5.2’de gösterilmektedir. Deney düzeneneğinde Tektronix DPO 3034 osiloskop, Tektronix TCP202 ve 500 MHz frekans bandına sahip izole olmayan probalar kullanılmıştır. Bölüm 3’te verilen benzetim verileri ile tutarlı sonuçlar elde edilmiştir. Uygulanan evirgecin teknik özellikleri Çizelge 2.2’de verilmiştir. Bu tablodaki bilgilere ek olarak, GaN tranzistörlerinde güç kaybını ve AC çıkış akım dalga formundaki harmonik kaynaklı bozulmayı en aza indirmek için ölü zaman değeri 100 ns olarak ayarlanmıştır.



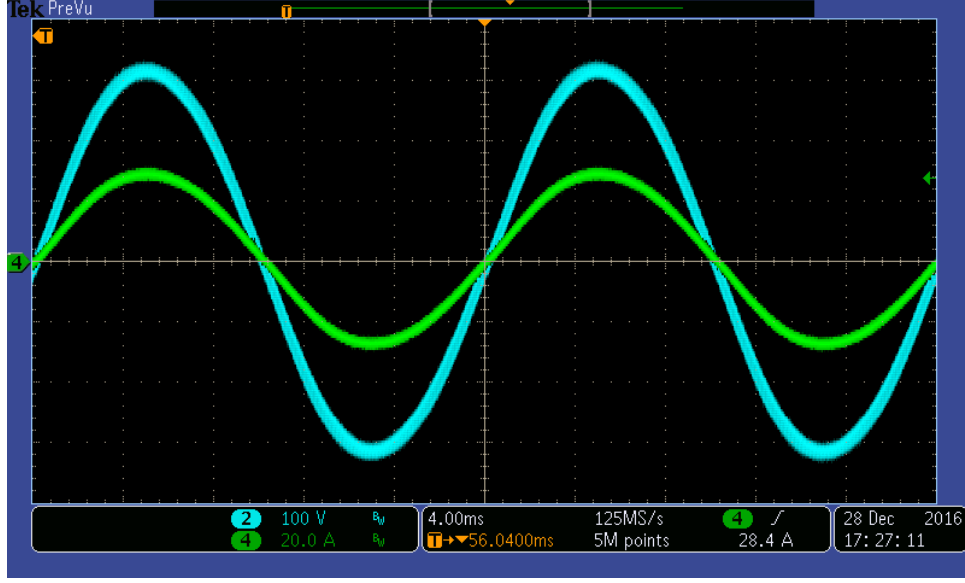
Şekil 5.1. Tek fazlı evirgeç detaylı blok şeması



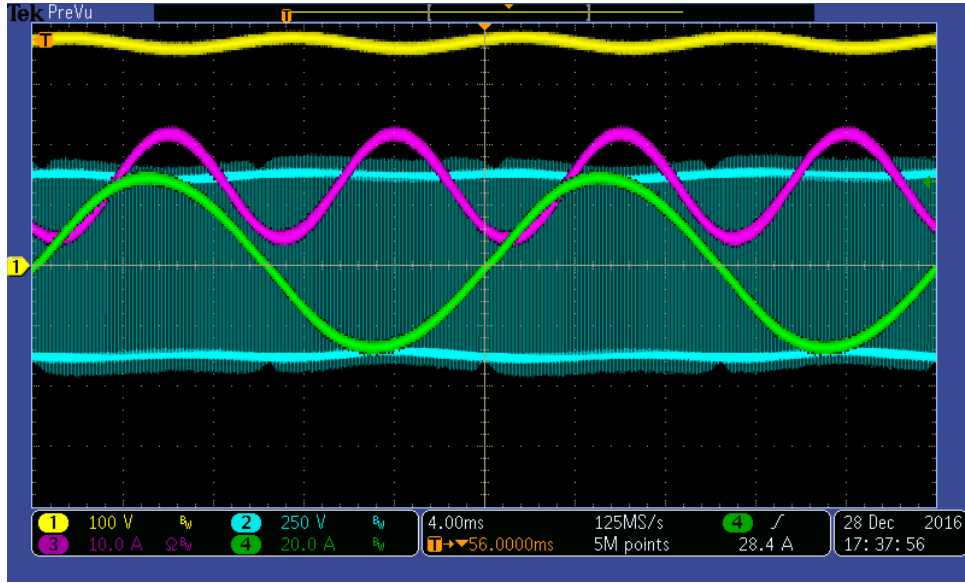
Şekil 5.2. Deney düzeneği

Evirgecin tam yükteki AC çıkış akımı ve gerilim dalga şekilleri Şekil 5.3'te gösterilmektedir. Ayrıca, bu çalışma koşulu altında tek fazlı evirgecin akım THD değeri % 0.85 olarak ölçülmüştür. Bu değer, faz akımı için oldukça düşük bir değerdir ve oldukça düşük harmonik içerikli bir faz akımına karşılık gelmektedir.

Tek fazlı evirgecin DC giriş gerilimi ve akımı da, Şekil 5.4'te gösterildiği gibi AC çıkış gerilimi ve akımı ile birlikte sunulmuştur. Bu dalga şekillerinden görüldüğü gibi, DC giriş akımı üzerinde, çıkış temel frekansının (100 Hz) iki katında bir salınım mevcuttur. DC giriş akımındaki bu salınımlarından dolayı, DC giriş geriliminde bir gerilim dalgalanması gözlemlenmektedir. Doğru seçilen DC bara kondansatör değeri ile gerilim salınımlarının operasyonel olarak kabul edilebilir seviyelerde tutulduğu da (salınımların tepesi $370 V_{DC}$ 'nin % 5'inden azdır.) grafiklerden görülebilen diğer önemli bir noktadır.

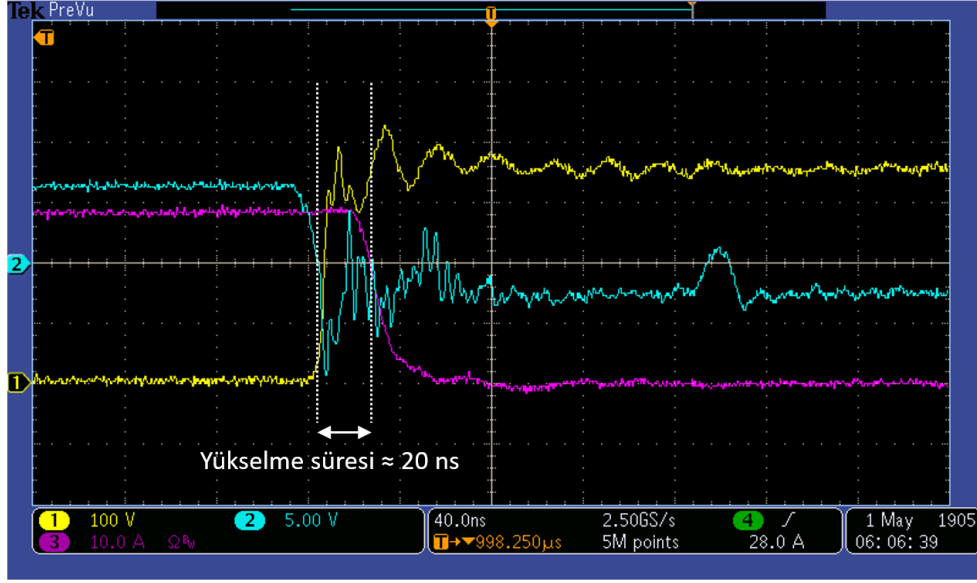


Şekil 5.3. Tam yük altında evirgeç AC çıkış gerilim ve akım dalga şekilleri (CH2: Çıkış gerilimi, CH4: Çıkış akımı)

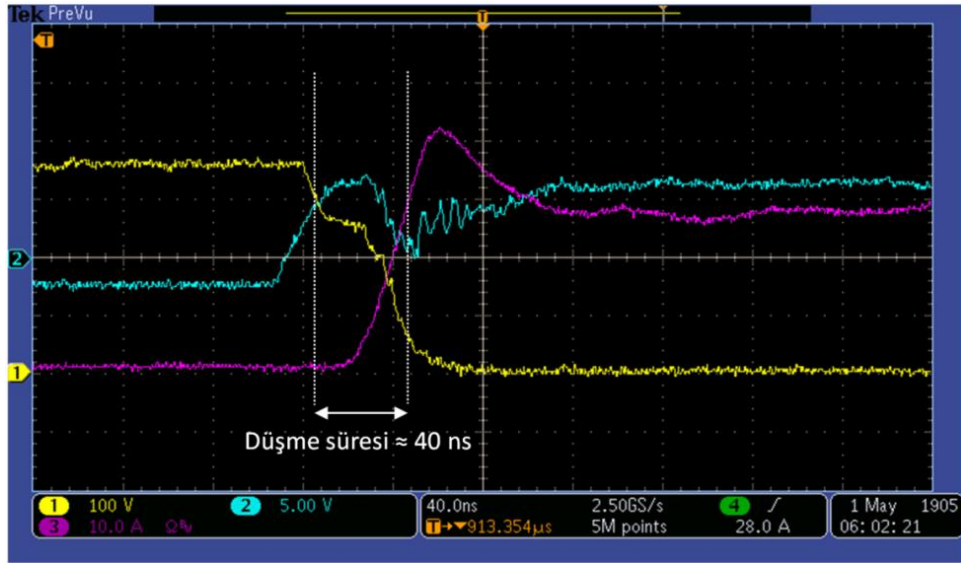


Şekil 5.4. Tam yük altında evirgeç DC giriş ve AC çıkış gerilim ve akım dalga şekilleri (CH1: Giriş gerilimi, CH2: Fazlar arası gerilim, CH3: Giriş akımı, and CH4: Çıkış akımı)

GaN a-mod tranzistörünün anahtarlama dalga şekilleri de, tranzistörün yüksek anahtarlama hızını göstermek ve tranzistör kayıplarını hesaplamak için gözlemlenmiştir. Tranzistörün iletimden çıkma ve iletime girme anahtarlama dalga biçimleri sırasıyla Şekil 5.5 ve Şekil 5.6'da sunulmuştur. Bu dalga şekillerinden görüldüğü gibi, iletime girme sırasındaki savak-

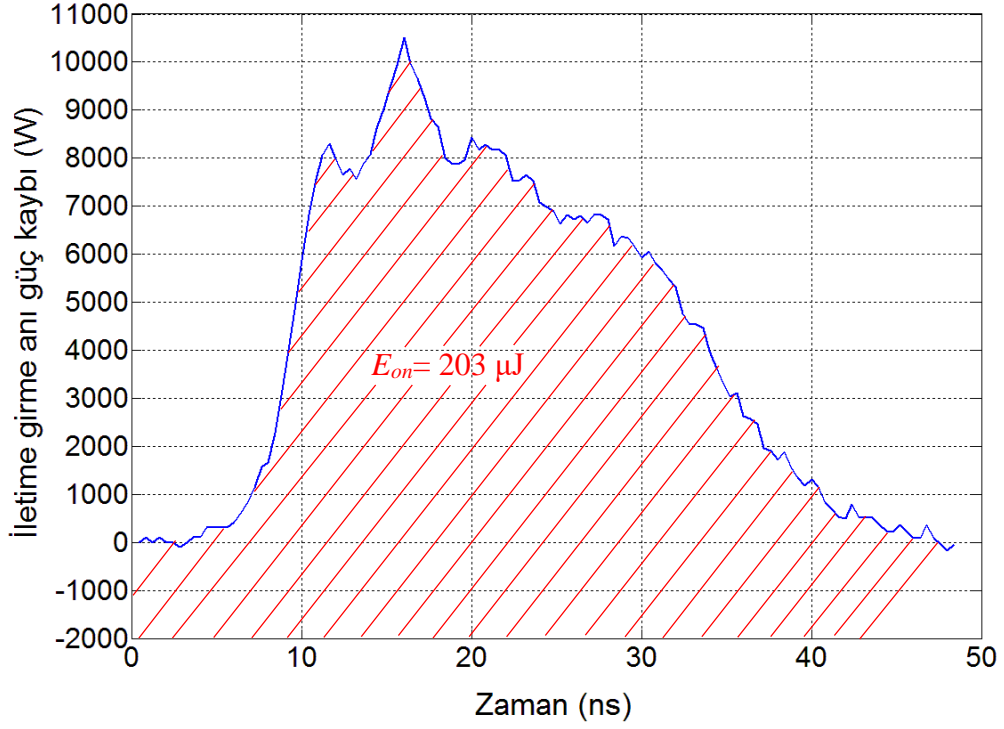


Şekil 5.5. Tam yükte GaN tranzistör iletimden çıkma şekilleri (CH1: Savak-kaynak gerilimi, CH2: Kapı-kaynak gerilimi, CH3: Savak akımı)



Şekil 5.6. Tam yükte GaN tranzistör iletime girme dalga şekilleri (CH1: Savak-kaynak gerilimi, CH2: Kapı-kaynak gerilimi, CH3: Savak akımı)

kaynak gerilimi düşme süresi 40 ns, iletimden çıkma sırasındaki savak- kaynak gerilim yükselme süresi ise 20 ns civarında ölçülmüştür. Düşme ve yükselme sürelerindeki bu fark, asimetrik kapı sürme devre yapısından kaynaklanmaktadır. Tranzistörü iletime alma işlemi, Miller etkisi nedeniyle iletimde olmayan tranzistörün dv/dt ve parazitik kondansatörler



Şekil 5.8. İletime giriş anı güç kaybı grafiği

(5.1) kullanılarak, $f_{sw} = 50$ kHz ve $f_s = 50$ Hz için AC çıkış akımının her çevrimindeki k-darbeleri için ilettime alma ve iletimden çıkma kayıpları toplanmakta ve toplam kayıp $P_{sw} = 8.5$ W olarak elde edilmektedir.

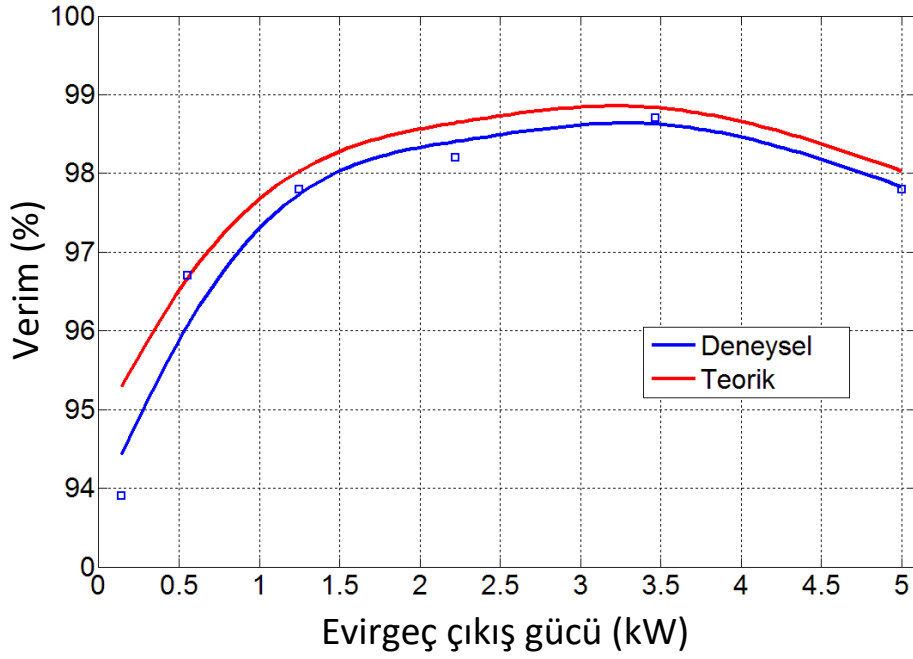
$$P_{SW} = \sum_{k=0}^{k=f_{sw}/(2f_s)} (E_{on} + E_{off}) f_{sw} \sin(wk/f_{sw}) \quad (5.1)$$

Bir GaN transistor için ortaya çıkan güç kaybı kırılımı Çizelge 5.1'de gösterildiği gibi 6.9 W olarak elde edilmiştir. Çizelge 2.4'te verilen analitik hesaplamalar ile deneysel olarak uygulanan evirgecin iletim kaybı değerindeki küçük farkın, sıcaklık başta olmak üzere çalışma koşullarına bağlı olarak GaN tranzistörünün kanal direncinde, R_{Dson} , meydana gelen değişimden kaynaklandığı değerlendirilmektedir. Böylece, RMS akım ve iletim güç kaybı ifadelerinin bir doğrulanması gerçekleştirilmiştir.

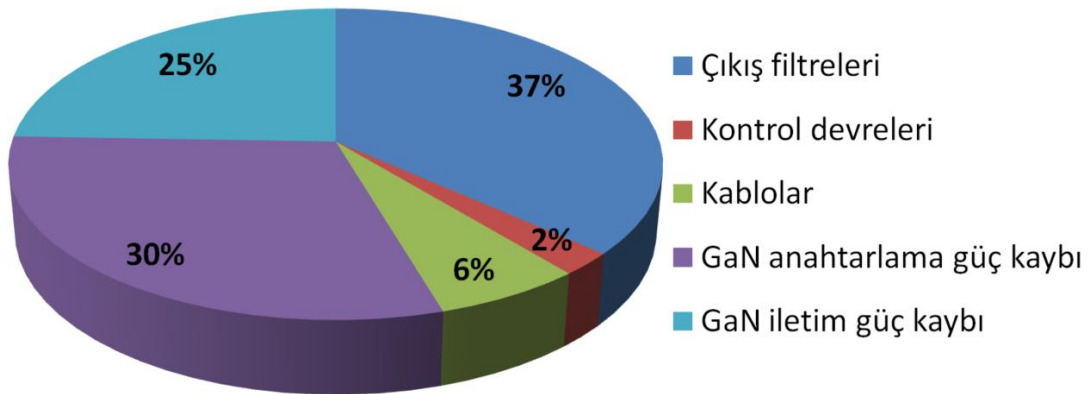
Çizelge 5.1. Uygulanan evirgeçte GaN tranzistör güç kaybı kırılımı

Tranzistor	Anahtarlama güç kaybı	İletim güç kaybı	Toplam güç kaybı
GS66516T	8.5 W	6.9 W	15.4 W

Deneysel olarak uygulanan evirgeç, farklı yük çalışma koşulları altında çalıştırılmış ve bu koşullar altında elde edilen verim değerleri Şekil 5.9'da gösterildiği gibi teorik değerlerle karşılaştırmalı olarak çizdirilmiştir. Tam yük çalışma koşulunda, evirgecin verim değeri %97.8 olarak ölçülmüştür. Bu değer de 5-kVA çıkış gücünde toplam 112.5 W'lık bir güç kaybına karşılık gelmektedir. Tam yük çalışma koşulu altında kayıp dağılımının grafiksel bir gösterimi de Şekil 5.10'da sunulmuştur.



Şekil 5.9. Evirgeç çıkış gücü ve verim grafiği

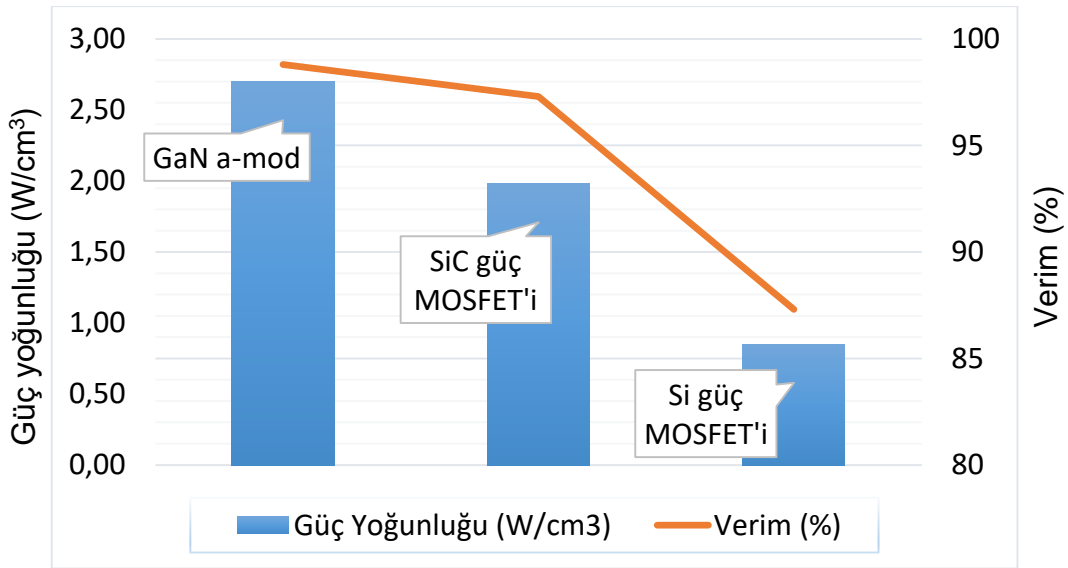


Şekil 5.10. Tam yük altına evirgeç güç kaybı dağılımı

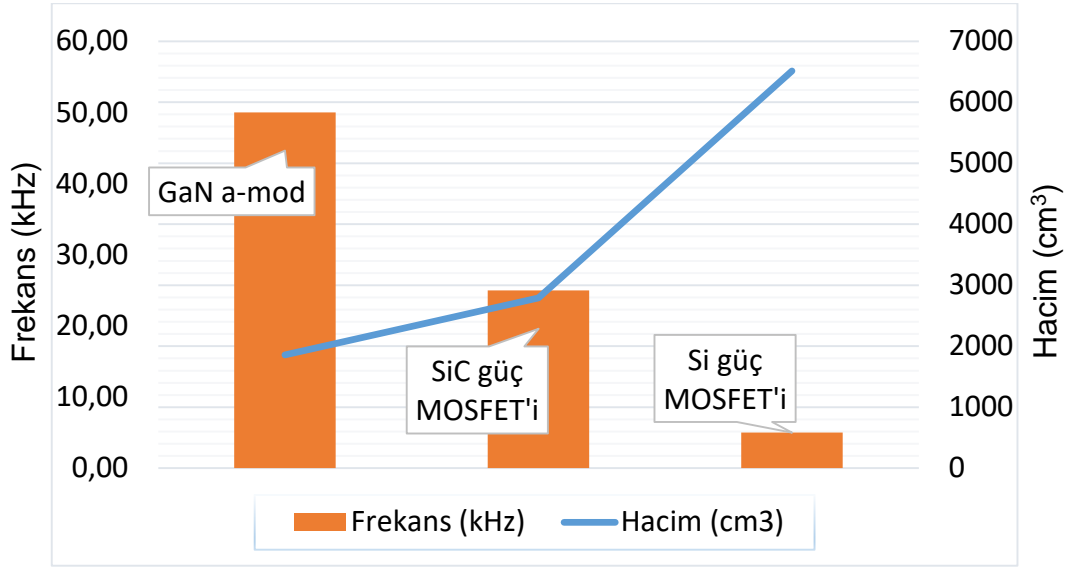
6. DEĞERLENDİRME

Tez çalışması kapsamında tasarlanan 5-kVA tek fazlı GaN evirgeç ile 2.7 W/cm^3 güç yoğunluğu (1857 cm^3) değerine ulaşılmıştır. Çizelge 2.4 tekrar gözden geçirildiğinde, boyut açısından en yakın alternatif SiC güç MOSFET'i kullanıldığında olabilmektedir. Aynı anahtarlama frekansı ve aynı güçte bir tek fazlı evirgeç uygulamasının SiC güç MOSFET'i ile gerçekleştirildiği durumda, ortaya çıkan ısının doğal (konveksiyon) hava soğutması ile ortamdaki uzaklaştırılması mümkün olmamaktadır. Cebri hava soğutması kullanılacağından, öngörülen soğutucunun (Örn, Fischer Elektronik LAM 4K (150mm)) boyutları daha büyük olarak ortaya çıkmaktadır. Bu durumda ortaya çıkacak cebri hava soğutmalı evirgecin toplam hacminin 2520 cm^3 ($28 \text{ cm} \times 15 \text{ cm} \times 6 \text{ cm}$) olacağı öngörülmektedir. Bu hacim değeri de 1.98 W/cm^3 güç yoğunluğu değerine karşılık gelmektedir. Benzer şekilde Si güç MOSFET tranzistörlü tasarım da sadece cebri hava soğutma ile mümkün olmaktadır. Her üç tranzistörün aynı anahtarlama frekansı (50 kHz) için öngörülen karşılaştırmalı güç yoğunluğu ve verim grafikleri Şekil 6.1'de sunulmuştur. Görüldüğü üzere, hem verim hem de güç yoğunluğu açısından GaN a-mod tranzistör en iyi sonucu vermektedir.

Aday tranzistörler ile tasarlanacak eviriciler için farklı bir karşılaştırma durumu da aynı tranzistör güç kaybı koşulu içindir. Bu durumda, aynı tranzistör güç kaybı değerlerini yakalamak için SiC güç MOSFET ve Si güç MOSFET tranzistörlerinin daha düşük frekansta anahtarlama gerekmektedir.



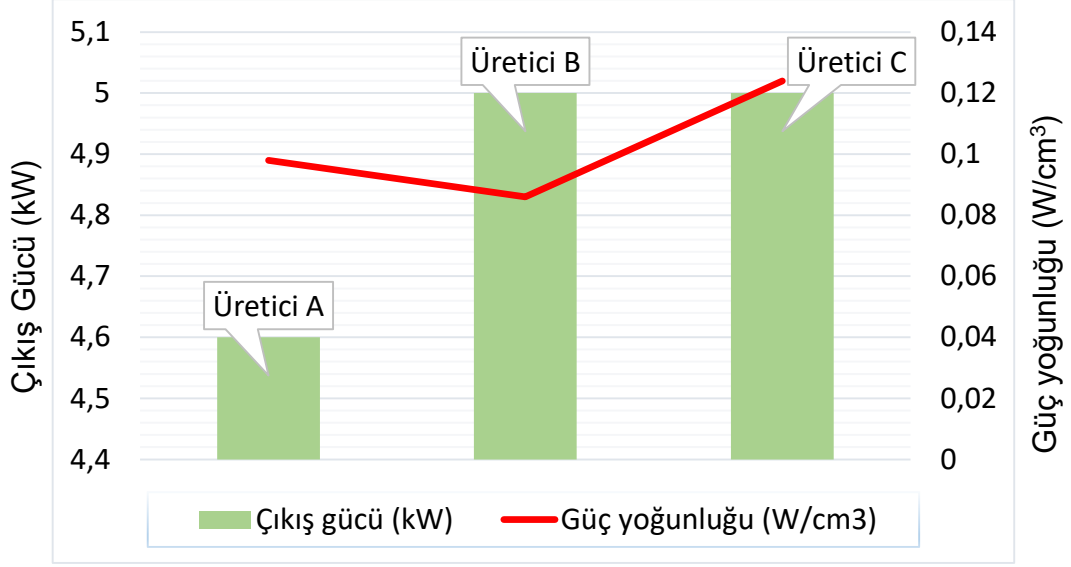
Şekil 6.1. Aynı anahtarlama frekansı için farklı aday tranzistörle yapılan evirgeç tasarımlarının karşılaştırması



Şekil 6.2. Aynı transistör güç kaybı değeri için farklı aday transistörle yapılan evirgeç tasarımlarının karşılaştırması

Bu durum da özellikle çıkış filtre bobini ve giriş kondansatörü gibi enerji depolama bileşenlerinin değerlerinde, dolayısıyla boyutlarında artışa sebep olmaktadır. Her üç transistörün aynı verim koşulu altında (Toplam 62 W) öngörülen frekans ve boyut değerleri Şekil 6.2’de gösterilmiştir. Bu koşullar altında da GaN a-mod transistörü boyut açısından ön plana çıkmaktadır.

Benzer şekilde bu güç yoğunluğu değerinin nicel karşılaştırmasının daha net yapılabilmesi adına yine benzer güç değerine sahip fotovoltaik uygulamalarda kullanılan, ticari tek fazlı evirgeçlerin çıkış gücü ve güç yoğunluğu parametreleri Şekil 6.3’te gösterilmiştir. Ticari ürünler tek fazlı evirgeç yapısının yanı sıra koruma devreleri, EMI/EMC koruma filtreleri gibi yapılar da içerebilmektedir. Söz konusu operasyonel diğer alt bileşenlerin boyutlarının, evirgeç boyutu kadar oluğu varsayıldığında dahi, çalışma kapsamında tasarlanan tek fazlı evirgecin, mevcut hali ile ticari ürünlere göre on kattan daha fazla bir güç yoğunluğu değerine sahip olduğu ortaya çıkmaktadır. Bu kapsamda, çalışmanın kompakt tasarım kriteri bağlamında hedefine ulaştığı değerlendirilmektedir.



Şekil 6.3. Ticari tek fazlı evirgeç parametreleri

Güç yoğunluğu, çıkış gücü, hacim gibi parametrelerin yanı sıra, maliyet de farklı teknolojilere sahip tranzistörlerle tasarlanan evirgeçler için önemli bir değerlendirme parametresidir. Güncel durumda, sadece tranzistör maliyeti düşünüldüğünde GaN a-mod tranzistör ve SiC tranzistör, Si güç MOSFET'ine göre dezavantajlı durumdadır. Ancak, toplam evirgeç maliyeti dikkate alındığında özellikle GaN ile tasarlanan evirgeç, aşağıda belirtilen maddelerde maliyet düşüşü sağladığından Si güç MOSFET'i ile tasarlanan evirgeç ile karşılaştırılabilir hale gelmektedir [33].

- GaN tranzistör ile ısı kayıp azalmakta bu da daha küçük ve düşük maliyetli soğutucu kullanımına imkan sağlamaktadır.
- Aynı tranzistör ısı kaybı için daha yüksek anahtarlama frekansı elde edildiği için filtre enerji depolama bileşenleri boyutları küçülmekte ve bu durumda filtreleme maliyeti azalmaktadır.
- Soğutucu ve enerji depolama bileşenlerinin daha düşük boyutlu olmasına bağlı olarak, daha küçük ve az maliyetli mekanik kutu ve yapılar kullanılabilir.

Aynı anahtarlama frekansı (50 kHz) ve aynı tranzistör güç kaybı (62 W) kriterleri için ve üç farklı tranzistör teknolojisi ile tasarlanan tek fazlı evirgeçlerin, öngörülen göreceli maliyet karşılaştırmaları sırası ile Çizelge 6.1 ve Çizelge 6.2'de gösterilmektedir. Her iki kriter açısından toplam maliyet hesaplandığında da, GaN a-mod tranzistörlü evirgeç alternatiflerine göre ön plana çıkmaktadır.

Çizelge 6.1. Aynı anahtarlama frekansı (50 kHz) için maliyet karşılaştırması

Tranzistör	Tranzistör maliyeti (birim)	Filtre enerji depolama bileşenleri maliyet (birim)	Soğutucu bileşenleri maliyeti (birim)	Mekanik kutu maliyeti (birim)	Toplam maliyet (birim)
Si güç MOSFET'i	0.05	0.01	0.06	1.0	1.12
SiC güç MOSFET'i	0.09	0.01	0.03	0.8	0.93
GaN a-mod	0.25	0.01	0.01	0.5	0.77

Çizelge 6.2. Aynı tranzistör güç kaybı (62 W) için maliyet karşılaştırması

Tranzistör	Tranzistör maliyeti (birim)	Filtre enerji depolama bileşenleri maliyet (birim)	Soğutucu bileşenleri maliyeti (birim)	Mekanik kutu maliyeti (birim)	Toplam maliyet (birim)
Si güç MOSFET'i	0.05	0.1	0.03	1.0	1.18
SiC güç MOSFET'i	0.09	0.05	0.03	0.7	0.87
GaN a-mod	0.25	0.01	0.01	0.5	0.77

7. SONUÇLAR

Bu çalışmada, yüksek güç yoğunluğu, yüksek verimli, evirgeç tasarımı için sistematik bir yaklaşım önerilmiş ve bu yaklaşım ile 5-kVA tek fazlı GaN evirgeç tasarlanmış ve başarılı bir şekilde uygulanmıştır. Bu amaçla, önce optimum tranzistör ve en yüksek anahtarlama frekansı ikilisi belirlenmiştir. Bu süreçte zaman alıcı bilgisayar benzetimleri yerine, tranzistör kayıplarının analitik hesaplanmasına dayanan, hedef hacim ve verim değerini esas alan sistematik bir tasarım metodolojisi önerilmiştir. Bu metodoloji kapsamında, tranzistörler iletim kayıpları için analitik bir ilişki türetmiştir. Analitik ifadeler kullanılarak farklı teknolojilere sahip GaN a-mod, Si güç MOSFET'i ve SiC güç MOSFET'i aday güç tranzistörlerinin frekans ve ısı kayıp açısından niceliksel bir karşılaştırılması gerçekleştirilip, GaN a-mod tranzistörün optimum tasarım için en uygun tranzistör olduğu görülmüştür.

Ayrıca çalışmada, geleneksel tel sarım manyetik tasarım tekniklerine kıyasla, çıkış filtre bobinlerinin daha iyi soğutulması, kolay imalatı ve standardizasyonunu sağlayan yeni bir paralel bağlı çok katmanlı, yüksek akımlı baskı devre manyetik tasarım konsepti önerilmiştir. Bu yaklaşımda çok katmanlı baskı devreler deri ve yakınlık etkileri göz önüne alınarak, optimum sargı tasarımı için paralel bağlanmaktadır. Tasarlanan bu sargılar daha sonra, uygulamaya özel olarak, yüksek akımlı, yüksek frekanslı bobin oluşturmak üzere yeterli sayıdaki çekirdek blokları ile oluşturulan çekirdek ile bir araya getirilmektedir.

Önerilen yaklaşım, 2.7 W/cm^3 (44.3 W/in^3) güç yoğunluğuna sahip 230 V AC çıkış geriliminde çalışan, doğal konveksiyon soğutmalı, 5-kVA'lık tek fazlı evirgeç üzerinde doğrulanmış ve tam yükte % 98 verim değeri elde edilmiştir. Güncel durumda literatürde 2.5-kVA güç üzerinde GaN tranzistör tabanlı bir evirgeç rapor edilmemiştir. Tasarlanan evirgeç 10 katmanlı bir baskı devre tasarımı üzerinde uygulanmıştır. Tasarlanan evirgeçteki toplam güç kaybının % 55'i GaN tranzistörlerden, % 37'si çıkış filtresinden kaynaklandığı görülmüştür. Toplam evirgeç hacminin yarısından fazlasının çıkış filtreleri tarafından, yaklaşık üçte birinin de GaN tranzistörleri ve soğutucuları tarafından kullandığı tespit edilmiştir. Önerilen çok katmanlı, yüksek akımlı baskı devre yaklaşımı ile sargılar 16 katmanlı baskı devreler paralel şekilde bağlanarak uygulanmış, böylece bobin tasarımında sıcaklık artışının % 32 oranında azaltıldığı deneysel olarak doğrulanmıştır. Bu sebeple önerilen manyetik tasarım konsepti için doğal konveksiyon soğutmasının yeterli olduğu, aynı uygulamada hedeflenen güç yoğunluğunu karşılamak için tel sarım bir bobin tasarımı yaklaşımında hava soğutması gerekeceği görülmüştür.

Gerçekleştirilen bu tez kapsamında 5-kVA tek fazlı GaN evirgeç tasarımı gerçekleştirilmiştir. Tek fazlı evirgeçlerin gerek fotovoltaik sistemlerde gerekse kesintisiz güç kaynakların da yaygın kullanımı vardır. Gelecek çalışma olarak tasarlanan GaN evirgecin bu sistemlere yönelik bir uygulamasının yapılabileceği değerlendirilmektedir.

KAYNAKLAR

- [1] Xue, Y., Divya, K. C., Griepentrog, G., Liviu, M., Suresh, S., Manjrekar, M., Towards next generation photovoltaic inverters, *2011 IEEE Energy Conversion Congress and Exposition*, pp.2467-2474, Phoenix, AZ, **2011**.
- [2] Seki, Y., Hosen, T., Yamazoe, M., The current status and future outlook for power semiconductors, *FUJI Electric Review*, vol.56, no.2, pp.47-50, **2010**.
- [3] Anonim, Little Box Challenge (2014), <https://www.littleboxchallenge.com> (Şubat, **2017**).
- [4] Zhao, C., *et al.*, Design and Implementation of a GaN-Based, 100-kHz, 102-W/in³ Single-Phase Inverter, *IEEE Journal of Emerging Selected Topics on Power Electronics*, vol. 4, no. 3, pp. 824-840, **2016**.
- [5] Lei, Y., *et al.*, A 2 kW, single-phase, 7-level, GaN inverter with an active energy buffer achieving 216 W/in³ power density and 97.6% peak efficiency, *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 1512-1519, Long Beach, CA, **2016**.
- [6] Ebmpapst, Compact fans for AC, DC and EC, Version 2016-01, http://www.ebmpapst.com/media/content/infocentercenter/downloads_10/catalogs/compactfansen2011/Compact_fans_for_AC_and_DC_2016_01_US.pdf, (Aralık **2017**)
- [7] Zhang, L., Born, R., Zhao, X., Lai, J. S., A high efficiency inverter design for Google little box challenge, *Wide Bandgap Power Devices and Applications (WiPDA), 2015 IEEE 3rd Workshop on*, pp. 319-322, Blacksburg, VA, **2015**.
- [8] Morsy, A. S., Bayern, M., Enjeti, P., High power density single phase inverter using GaN FETS and active power decoupling for Google little box challenge, *Wide Bandgap Power Devices and Applications (WiPDA), 2015 IEEE 3rd Workshop on*, pp. 323-327, Blacksburg, VA, **2015**.
- [9] Gurpınar, E., Castellazzi, A., Single-Phase T-Type Inverter Performance Benchmark Using Si IGBTs, SiC MOSFETs, and GaN HEMTs, *IEEE Transactions on Power Electronics*, vol. 31, no. 10, pp. 7148-7160, **2016**.
- [10] Morsy, A. S., Enjeti, P. N., Comparison of Active Power Decoupling Methods for High-Power-Density Single-Phase Inverters Using Wide-Bandgap FETs for Google Little Box Challenge, *IEEE Journal of Emerging Selected Topics on Power Electronics*, vol. 4, no. 3, pp. 790-798, **2016**.

- [11] Hu, H., Harb, S., Kutkut, N., Batarseh, I., Shen, Z. J., A Review of Power Decoupling Techniques for Microinverters With Three Different Decoupling Capacitor Locations in PV Systems, *IEEE Transactions on Power Electronics*, vol. 28, no. 6, pp. 2711-2726, **2013**.
- [12] López, Ó., *et al.*, Eliminating Ground Current in a Transformerless Photovoltaic Application, *IEEE Transactions on Energy Conversion*, vol. 25, no. 1, pp. 140-147, **2010**.
- [13] Barater, D., Lorenzani, E., Concari, C., Franceschini, G., Buticchi, G., Recent advances in single-phase transformerless photovoltaic inverters, *IET Renewable Power Generation*, vol. 10, no. 2, pp. 260-273, **2016**.
- [14] Gonzalez, R., Lopez, J., Sanchis, P., Marroyo, L., Transformerless Inverter for Single-Phase Photovoltaic Systems, *IEEE Transactions on Power Electronics*, vol. 22, no. 2, pp. 693-697, **2007**.
- [15] Yang, B., Li, W., Gu, Y., Cui, W., He, X., Improved Transformerless Inverter With Common-Mode Leakage Current Elimination for a Photovoltaic Grid-Connected Power System, *IEEE Transactions on Power Electronics*, vol. 27, no. 2, pp. 752-762, **2012**.
- [16] Kerekes, T., Teodorescu, R., Rodriguez, P., Vazquez, G., Aldabas, E., A New High-Efficiency Single-Phase Transformerless PV Inverter Topology, *IEEE Transactions on Industrial Electronics*, vol. 58, no. 1, pp. 184-191, **2011**.
- [17] Ji, B., Wang, J., Zhao, J., High-Efficiency Single-Phase Transformerless PV H6 Inverter With Hybrid Modulation Method, *IEEE Transactions on Industrial Electronics*, vol. 60, no. 5, pp. 2104-2115, **2013**.
- [18] Freddy, T. K. S., Rahim, N. A., Hew, W. P., Che, H. S., Comparison and Analysis of Single-Phase Transformerless Grid-Connected PV Inverters, *IEEE Transactions on Power Electronics*, vol. 29, no. 10, pp. 5358-5369, **2014**.
- [19] Araujo, S. V., Zacharias, P., Mallwitz, R., Highly Efficient Single-Phase Transformerless Inverters for Grid-Connected Photovoltaic Systems, *IEEE Transactions on Industrial Electronics*, vol. 57, no. 9, pp. 3118-3128, **2010**.
- [20] Teodorescu, T., Liserre, M., Rodriguez, P., *Grid Converters For Photovoltaic And Wind Power Systems*, IEEE, **2011**.

- [21] Mohan, N., Undeland, T. M., Robbins, W. P., *Power Electronics: Converters, Applications and Design*, 3rd edition, John Wiley and Sons Inc., **2003**.
- [22] Salmon, J., Knight, A. M., Ewanchuk, J., Single-Phase Multilevel PWM Inverter Topologies Using Coupled Inductors, *IEEE Transactions on Power Electronics*, vol. 24, no. 5, pp. 1259-1266, **2009**.
- [23] Recht, F., Huang, Z., Wu, Y., Characteristics of Transphorm GaN Power Switches, Application Note AN-0002, Revision 2.0.0, <http://www.transphormusa.com/document/characteristics-transphorm-gan-power-fets/>, (Aralık **2017**).
- [24] Nijende, H., Frohleke, N., Bocker, J., Optimized size design of integrated magnetic components using area product approach, *European Conference on Power Electronics and Applications*, pp. 10 pp.-P.10, Dresden, **2005**.
- [25] Anonim, 2015 Magnetics Powder Core Catalog, www.mag-inc.com/.../2015-Magnetics-Powder-Core-Catalog.pdf (Aralık **2017**).
- [26] IEC 61010-1: 2010 Safety requirements for electrical equipment for measurement, control, and laboratory use - Part 1: General requirements, **2010**.
- [27] Iyer, K. V., Robbins, W. P., Mohan, N., Design and comparison of high frequency transformers using foil and round windings, *International Power Electronics Conference*, pp. 3037-3043, Hiroshima, **2014**.
- [28] Hu, J., Sullivan, C. R., AC resistance of planar power inductors and the quasi distributed gap technique, *IEEE Transactions on Power Electronics*, vol. 16, no. 4, pp. 558-567, **2001**.
- [29] Gupta, A., Mazumder, S. K., GaN-FET based grid-connected solar microinverter: Some design insights, *2017 IEEE 5th Workshop on Wide Bandgap Power Devices and Applications (WiPDA)*, pp. 233-237, Albuquerque, NM, USA, **2017**.
- [30] Anonim, GaN Systems, Top-side cooled 650 V e-mode GaN transistor preliminary datasheet, <http://www.gansystems.com/datasheets/GS66516T%20DS%20Rev%20171101.pdf>, (Aralık, **2017**).
- [31] Anonim, Laird, Tflex 600 Series Thermal Gap Filler, assets.lairdtech.com/home/brandworld/files/THR-DS-TFlex-600_07_2_14.pdf, (Aralık, **2017**).

- [32] Anonim, Fischer Elektronik, Pin heatsinks, ICKS R40 X 50, [http://www.fischer-elektronik.de/web_fischer/en_GB/heatsinks/B03/Pin%20heatsinks/PR/ICKSR40x50/\\$productCard/dimensionParameters/index.xhtml](http://www.fischer-elektronik.de/web_fischer/en_GB/heatsinks/B03/Pin%20heatsinks/PR/ICKSR40x50/$productCard/dimensionParameters/index.xhtml), (Aralık, **2017**).
- [33] Witham, J., GaN Systems, Designing with GaN, <http://www.gansystems.com/articles/System%20Level%20Advantages%20of%20Designing%20with%20GaN.pdf>, (Aralık, **2017**).

EKLER

EK-1 TÜRKÇE-İNGİLİZCE TERİMLER SÖZLÜĞÜ

İki kutuplu : Bipolar

Darbe genişlik modülasyonu: Pulse width modulation

Savak : Drain

Kapı : Gate

Kaynak : Source

Eklem : Junction

Kılıf : Case

EK-2 TEK FAZLI EVİRGEÇ DEVRE ŞEMASI

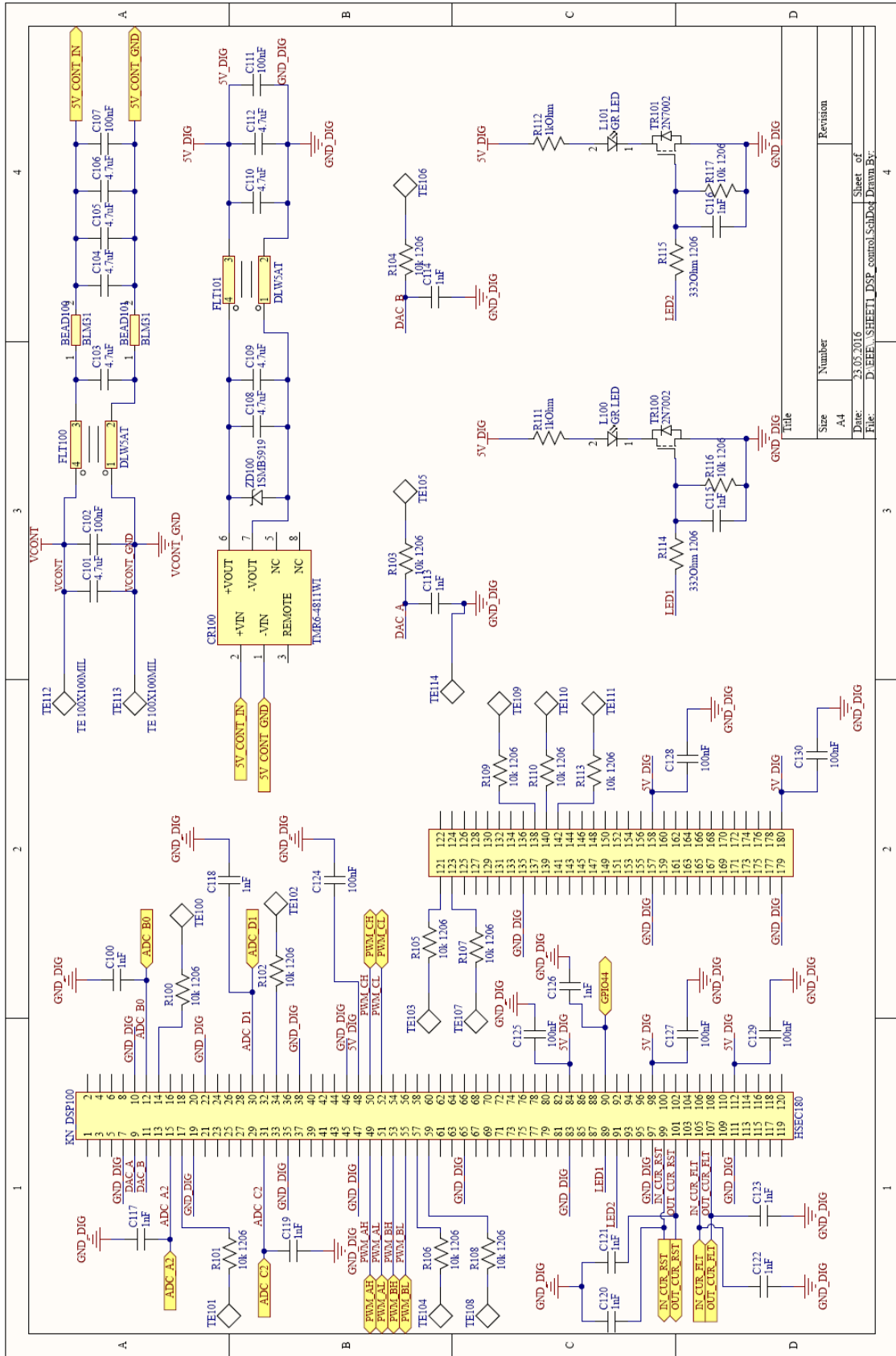
Şekil 1’de tek fazlı evirgeç devre şemasındaki ilk sayfa gösterilmektedir. Bu sayfa evirgecin, üzerine bir konnektör ile bağlanan ve sayısal işaret işleyici, DSP (Digital signal processor), içeren kontrol kartı ile olan arayüzünü göstermektedir. DSP Kontrol kartı için gerekli güç 5V çıkış gerilim değerine sahip regüle bir güç kaynağı ile üretilmektedir. Bu güç kaynağının gücü ise pi tipte filtreler ve ortak mod filtresi üzerinden verilmektedir.

DC güç giriş devreleri Şekil 2’de gösterilmektedir. Bu devreler giriş gücünü ölçmek için gerekli akım sensörü ve filtreleme için kullanılan kondansatör bankasından oluşmaktadır. Kondansatör bankasında ise hem yüksek hem de düşük frekanslar düşünülerek elektrolitik ve seramik kondansatörler birlikte kullanılmıştır.

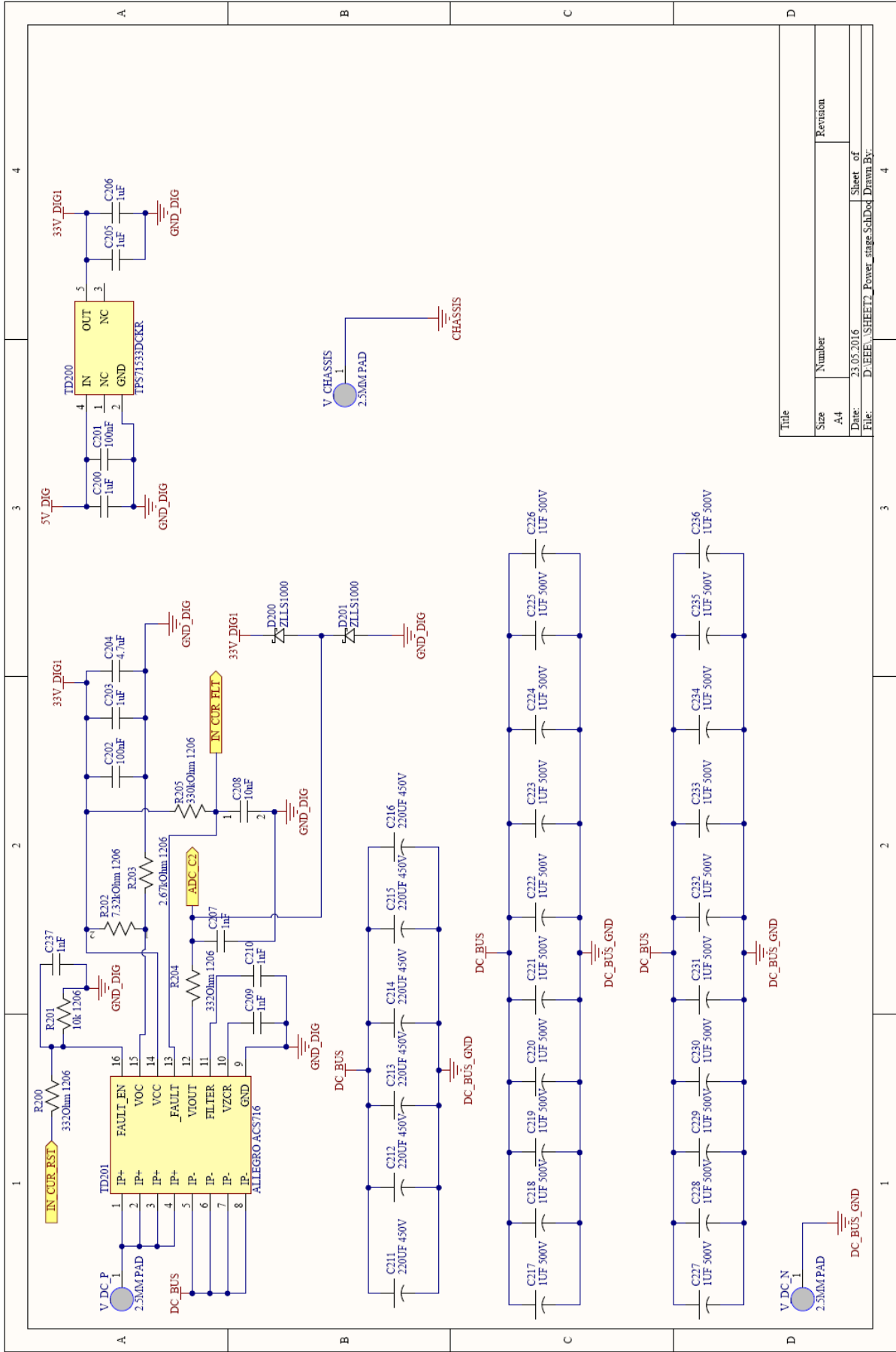
Tek fazlı evirgecin güç katını oluşturan ana bileşenler ise Şekil 3’te gösterilmektedir. Tam köprü devresi için gerekli olan dört adet GaN tranzistörün yanı sıra HERIC topolojisi ile yapılabilecek olası çalışmalar için de faz bağlantıları arasına arka arkaya bağlı olacak şekilde iki adet daha GaN tranzistör bağlanmıştır. AC çıkışta ihtiyaç duyulan L tipi bobin değeri her iki faza eşit şekilde bölünecek şekilde bağlanmıştır. AC çıkış akımını algılamak amacı ile yine DC girişte kullanılan akım sensörü kullanılmış. Ortak modlu gürültüleri bastırmak amacı ile de yük terminallerine bağlanmadan önce ortak mod filtresi kullanılmıştır.

Güç katında kullanılan GaN tranzistörle için kullanılan kapı sürme devreleri de Şekil 4’te gösterilmektedir. Kapı sürme devresi izole DC-DC çevirici, gerilim regülatör devreleri, ortak mod filtreleri ve kapı sürme entegesi devrelerinden oluşmaktadır. GaN tranzistörün problemsiz anahtarlanması için kesim modunda eşdeğer empedansı düşük bir kapı sürme entegre devresi tercih edilmiştir. Buna ek olarak kapı sürme entegre devresinin birbirinden bağımsız şarj ve deşarj direnç terminallerine sahip olmasına dikkat edilmiştir. Böylece GaN tranzistör açılma ve kapanma süreleri ihtiyaç doğrultusunda birbirinden bağımsız şekilde ayarlanabilmektedir. Kapı sürme devresinin gürültüye olan bağımlılığını artırmak adına kapı tranzistör iletim ve kesim modu için kapı sürme gerilimleri sırasıyla +6.5V ve -2V olarak ayarlanmıştır. Böylelikle, GaN tranzistör kesim modunda iletime geçmek için gerekli olan eşik seviyesi geriliminden bir miktar daha uzaklaştırılmıştır. Şekil 4’te sadece bir GaN tranzistör için kullanılan devre yapıları gösterilmiştir. Her bir tranzistör için bu devre yapıları tekrar kullanılmıştır. Tek fazlı evirgecin kalan diğer devrelerini ise Şekil 5’te gösterilen DC giriş ve AC çıkışta kullanılan gerilim okuma yapıları oluşturmaktadır. Baskı devre üzerinden daha az yer kaplaması sebebi AC gerilim okuma yapısı gerilim tepe okuma ve gerilim

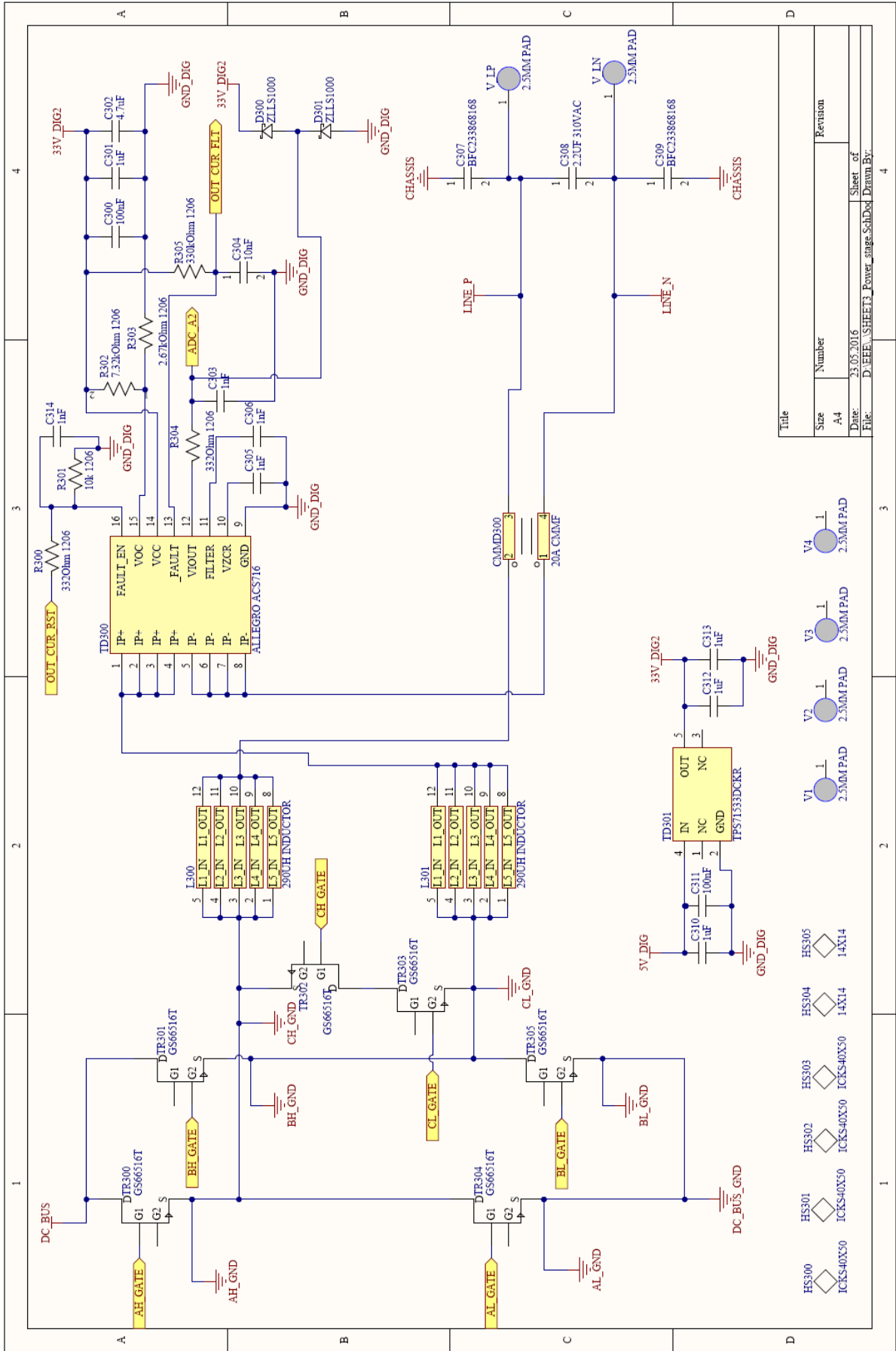
polarite okuma olarak iki ayrı alt devre olarak oluşturulmuştur. DC gerilimi ise doğrudan gerilim bölümü ve toprak izolasyonu aşamalarından sonra algılanmak üzere DSP içerisinde bulunan analog sayısal çeviricilere gönderilmektedir.



Şekil 1. DSP kontrol kartı arayüzü



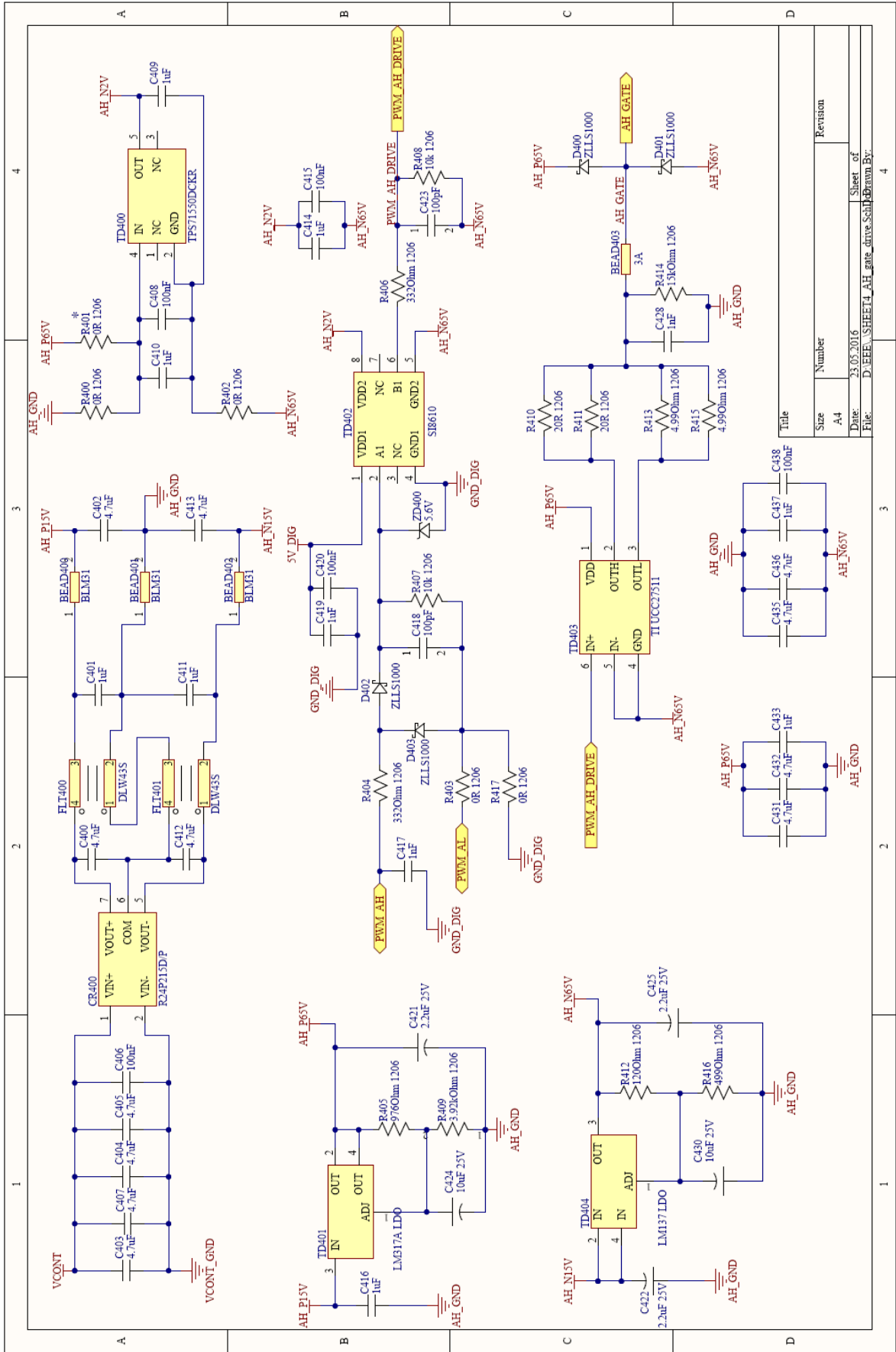
Şekil 2. DC güç giriş devreleri



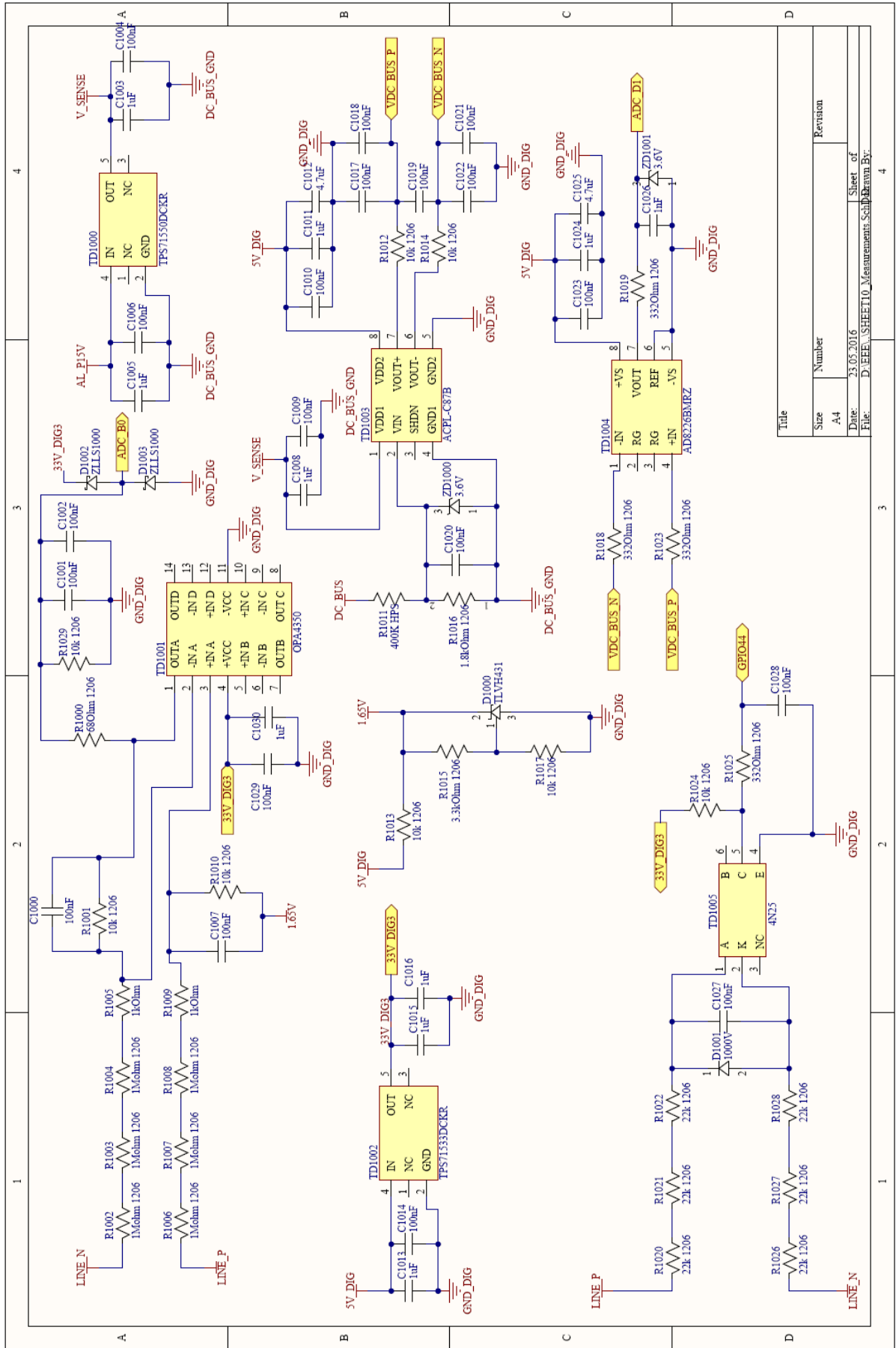
Title	
Size	Number
A4	
Date:	Revision
25.05.2016	
File:	Sheet of
D:\EEE\...SHEET3_Power_Etage_SchDoc	4



Şekil 3. Güç katı devreleri



Şekil 4. Kapı sürme devre yapıları



Title	
Size	Number
Date:	23.05.2016
File:	D:\EEE\1_SHEET10_Measurements_Sch\Drawn By:
	Revision

Şekil 5. Gerilim okuma arayüzleri

ÖZGEÇMİŞ

Kimlik Bilgileri

Adı Soyadı : Hüseyin MEŞE

Doğum Yeri : Çorlu

Medeni Hali : Evli

E-posta : hmese@aselsan.com.tr

Adres : ASELSAN A.Ş. Macunköy Tesisleri, 06370 Yenimahalle-Ankara

Eğitim

Lise : T.C. Ziraat Bankası Balıkesir Fen Lisesi, BALIKESİR, 2004.

Lisans : Orta Doğu Teknik Üniversitesi Elektrik ve Elektronik Mühendisliği Bölümü,
ANKARA, 2009

Yüksek Lisans: Orta Doğu Teknik Üniversitesi Elektrik ve Elektronik Mühendisliği
Bölümü,
ANKARA, 2012

Doktora : Hacettepe Üniversitesi Elektrik ve Elektronik Mühendisliği Bölümü,
ANKARA

Yabancı Dil ve Düzeyi

İngilizce : Çok İyi

İs Deneyimi

2008- 2017 : ASELSAN A.Ş., Analog Tasarım Mühendisi, ANKARA

Deneyim Alanları

Elektrik makinaları, Motor sürücüler, Güç Elektronikleri

Tezden Üretilmiş Projeler ve Bütçesi

Hacettepe BAP Hızlı Destek, Proje No: FHD-2016-10910, 19143.27 TL

Tezden Üretilmiş Yayınlar

Meşe, Hüseyin; Çadırcı, Işık: “ Natural-air-cooled 5-kVA single-phase GaN inverter with paralleled multilayer PCB magnetics”, IET *The Journal of Engineering* (Accepted, 06.12.2017- DOI: 10.1049/joe.2017.0355)

Tezden Üretilmiş Tebliğ ve/veya Poster Sunumu ile Katıldığı Toplantılar

-



HACETTEPE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
YÜKSEK LİSANS/DOKTORA TEZ ÇALIŞMASI ORJİNALLİK RAPORU

HACETTEPE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK VE ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI BAŞKANLIĞI'NA

Tarih: 03/01/2018

Tez Başlığı : Çok Katmanlı Baskı Devre Üzerinde Yüksek Akımlı Manyetik Devre Tasarımı ile Çok Yüksek Güç Yoğunluklu, Tek Fazlı GaN Evirgeç Tasarımı ve Gerçekleştirilmesi

Yukarıda başlığı gösterilen tez çalışmamın a) Kapak sayfası, b) Giriş, c) Ana bölümler ve d) Sonuç kısımlarından oluşan toplam 87 sayfalık kısmına ilişkin, 03/01/2018 tarihinde şahsım tarafından *Turnitin* adlı intihal tespit programından aşağıda belirtilen filtrelemeler uygulanarak alınmış olan orijinallik raporuna göre, tezimin benzerlik oranı % 2'dir.

Uygulanan filtrelemeler:

- 1- Kaynakça hariç
- 2- Alıntılar hariç
- 3- 5 kelimedenden daha az örtüşme içeren metin kısımları hariç

Hacettepe Üniversitesi Fen Bilimleri Enstitüsü Tez Çalışması Orjinallik Raporu Alınması ve Kullanılması Uygulama Esasları'nı inceledim ve bu Uygulama Esasları'nda belirtilen azami benzerlik oranlarına göre tez çalışmamın herhangi bir intihal içermediğini; aksinin tespit edileceği muhtemel durumda doğabilecek her türlü hukuki sorumluluğu kabul ettiğimi ve yukarıda vermiş olduğum bilgilerin doğru olduğunu beyan ederim.

Gereğini saygılarımla arz ederim.

Adı Soyadı: Hüseyin MEŞE
Öğrenci No: N13247510
Anabilim Dalı: Elektrik ve Elektronik Mühendisliği
Programı: Elektrik ve Elektronik Mühendisliği-Doktora
Statüsü: Y.Lisans Doktora Bütünleşik Dr.

Tarih ve İmza

03/01/2018

DANIŞMAN ONAYI

UYGUNDUR.

Prof. Dr. Işık ÇADIRCI

(Unvan, Ad Soyad, İmza)