

**AÇI ALGILAYICI SİNYALLERİNİN ÇÖZÜMLENMESİNE
VE YORUMLANMASINA YÖNELİK BİR TASARIM**

**A DESIGN FOR ANALYSIS AND INTERPRETATION OF
RESOLVER SIGNALS**

FİKRET ANIL KARABEYLİ

DOÇ. DR. ALİ ZİYA ALKAR
Tez Danışmanı

Hacettepe Üniversitesi
Lisansüstü Eğitim-Öğretim ve Sınav Yönetmeliğinin
Elektrik-Elektronik Mühendisliği Ana Bilim Dalı için Öngördüğü
YÜKSEK LİSANS TEZİ olarak hazırlanmıştır.

2015

FİKRET ANIL KARABEYLİ'nin hazırladığı “**AÇI ALGILAYICI SİNYALLERİNİN ÇÖZÜMLENMESİNE VE YORUMLANMASINA YÖNELİK BİR TASARIM**” adlı çalışma aşağıdaki jüri tarafından **ELEKTRİK VE ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI**'nda **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Prof. Dr. Selçuk GEÇİM

Başkan

.....

Doç. Dr. Ali Ziya ALKAR

Danışman

.....

Yrd. Doç. Dr. Mehmet DEMİRER

Üye

.....

Yrd. Doç. Dr. Umut SEZEN

Üye

.....

Yrd. Doç. Dr. Harun ARTUNER

Üye

.....

Bu tez Hacettepe Üniversitesi Fen Bilimleri Enstitüsü tarafından **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Prof. Dr. Fatma SEVİN DÜZ

Fen Bilimleri Enstitüsü Müdürü

ETİK

Hacettepe Üniversitesi Fen Bilimleri Enstitüsü, tez yazım kurallarına uygun olarak hazırladığım bu tez çalışmada,

- tez içindeki bütün bilgi ve belgeleri akademik kurallar çerçevesinde elde ettiğimi,
- görsel, işitsel ve yazılı tüm bilgi ve sonuçları bilimsel ahlak kurallarına uygun olarak sunduğumu,
- başkalarının eserlerinden yararlanılması durumunda ilgili eserlere bilimsel normlara uygun olarak atıfta bulunduğumu,
- atıfta bulunduğum eserlerin tümünü kaynak olarak gösterdiğimi,
- kullanılan verilerde herhangi bir değişiklik yapmadığımı,
- ve bu tezin herhangi bir bölümünü bu üniversite veya başka bir üniversitede başka bir tez çalışması olarak sunmadığımı

beyan ederim.

16/01/2015

Fikret Anıl KARABEYLİ

ÖZET

AÇI ALGILAYICI SİNYALLERİNİN ÇÖZÜMLENMESİNE VE YORUMLANMASINA YÖNELİK BİR TASARIM

Fikret Anıl KARABEYLİ

Yüksek Lisans, Elektrik ve Elektronik Mühendisliği Bölümü

Tez Danışmanı: Doç. Dr. Ali Ziya ALKAR

Ocak 2015, 89 sayfa

Açısal pozisyon bilgisi geri bildirimli motor kontrol sistemleri için önemli bir ihtiyaçtır. Kontrol edilen motor ya da nesnenin ihtiyaç duyduğu pozisyon geri beslemesini sağlamak için kullanılan araçlardan biri açı algılayıcıdır. Açı algılayıcı özellikle zorlu dış etkenlerin bulunduğu (titreşim, sıcaklık, mekanik şok, toz, vb.), yüksek hızda çalışan ve yüksek çözünürlük istenen çalışma alanlarında tercih sebebidir.

Bu çalışma, açı algılayıcı sinyallerinin çözümlenip açısal pozisyon, hız ve devir sayısı bilgilerinin elde edilmesi için sayısal tabanlı ileri beslemeli yeni bir yöntem önermektedir. Geliştirilen tasarım her açı algılayıcı ile uyumlu hale getirilebilir nitelikte, gürültüye karşı dayanıklı, yüksek hızları takip etme kapasitesine sahip ve yüksek çözünürlüktedir.

Anahtar kelimeler: Açı algılayıcı, açı algılayıcıdan sayısala dönüştürme, alan programlanabilir kapı dizisi tabanlı açı algılayıcı, açı algılayıcı ile pozisyon geri besleme.

ABSTRACT

A DESIGN FOR ANALYSIS AND INTERPRETATION OF RESOLVER SIGNALS

Fikret Anıl KARABEYLİ

**Master of Science, Department of Electrical and Electronics
Engineering**

Supervisor: Assoc. Prof. Ali Ziya ALKAR

January 2015, 89 pages

Angular position measurement feedback is a must for motor control systems. One of the devices that is used for these control systems is resolver. Resolvers are resistant to harsh environmental conditions, have high accuracy and resolution. Therefore they are widely used in military systems.

In this study; a new feed forward, FPGA based method for analyzing and interpreting resolver signals to calculate angular position, speed and revolution is proposed. Design is compatible with every resolver type, resistant to noise, can be used for high speed applications and have high accuracy and resolution.

Keywords: Resolver to digital converter, RDC, FPGA based RDC, open-loop RDC method, feed-forward RDC method.

TEŐEKKÜR

Tüm alıőma sűreci boyunca birikim ve deneyimleriyle beni yűnlendiren ve destekleyen sayın danıőman hocam Do. Dr. Ali Ziya Alkar'a; tez alıőmama olan yakın ilgi ve katkıları iin sayın hocam Yrd. Do. Dr. Umut Sezen'e; űğrenim hayatım ve űzellikle tez dűnemim boyunca bana her konuda sonsuz destek veren ve bűtűn baőarılarımda en bűyűk pay sahibi sevgili aileme; alıőmamın her aőamasında fikirlerini paylaőarak bana yol gűsteren alıőma arkadaőlarım Serdar Uygur'a ve Volkan Karaca'ya; saėladıėı tűm olanaklar iin TűBİTAK SAGE'ye sonsuz teőekkűrlerimi sunarım.

İÇİNDEKİLER

Sayfa

ÖZET.....	i
ABSTRACT	ii
TEŞEKKÜR.....	iii
İÇİNDEKİLER.....	iv
TABLolar	v
ŞEKİLLER.....	vi
KISALTMALAR.....	x
SÖZLÜK DİZİNİ.....	xi
1. GİRİŞ.....	1
2. LİTERATÜR TARAMASI.....	4
3. GERÇEKLEŞTİRİLEN TASARIM	12
3.1. Açık algılayıcı ve çalışma prensibi.....	12
3.2. Tasarım genel yapısı ve tasarımı oluşturan ana bloklar	13
3.2.1. Genel yapı ve blok şema	13
3.2.2. Açık algılayıcı modeli.....	15
3.2.3. Açık algılayıcı tetikleme sinyali	17
3.2.4. Sayısal tasarım giriş ve çıkış blokları	18
3.2.5. Sayısal FIR filtre	19
3.2.6. İşaret algılama, düzeltme ve veri formatı ayarlama bloğu.....	25
3.2.7. Küçük sinyal eleme bloğu	27
3.2.8. CORDIC bloğu.....	30
3.2.9. Pozisyon bilgisi ortalama alma ve hız hesaplama bloğu.....	33
3.2.10. Pozisyon bilgisi kontrol, tahmin ve devir algılama bloğu	43
3.2.11. Tasarımda kullanılan program, programlama dili, benzetim ortamı ve donanım.....	53
4. BENZETİM SONUÇLARI.....	55
5. DEĞERLENDİRMELER	82
KAYNAKLAR.....	85
ÖZGEÇMİŞ	89

TABLULAR

	<u>Sayfa</u>
Tablo 2.1 – Formül ifadeleri.....	4
Tablo 3.1– Tetikleme sinyali tablosu yazmaç yapısı ve değerleri.....	17
Tablo 3.2 – Açık algılayıcı sinyalleri sayısal ortama giriş ve çıkış yazmaçları	18
Tablo 3.3 – Tasarlanan sayısal FIR filtrenin özellikleri	20
Tablo 3.4 - İşaret algılama, düzeltme ve veri formatı ayarlama bloğu giriş ve çıkış yazmaçları yapısı ve değerleri.....	27
Tablo 3.5 – Devir hızına göre oluşan açı değişimi tablosu	37
Tablo 3.6 – Hıza göre hesaplama hataları tablosu	42
Tablo 3.7 - Pozisyon bilgisi yazmaç yapısı ve değerleri	44
Tablo 3.8 – Hız bilgisi yazmaç yapısı ve değerleri.....	45
Tablo 3.9 – Devir sayacı yazmaç yapısı ve değerleri	46
Tablo 3.10 – Pozisyon bilgisi kontrol, tahmin ve devir algılama bloğu sinyalleri tablosu.....	47
Tablo 4.1 – Benzetim sonuçları tablosu	80
Tablo 4.2 – Performans karşılaştırma tablosu	81

ŞEKİLLER

Sayfa

Şekil 3.1 – Açı algılayıcı kesit görüntüsü	12
Şekil 3.2 – Açı algılayıcı giriş ve çıkış sinyalleri.....	13
Şekil 3.3 – Sistem ve FPGA tasarımı blok şeması	14
Şekil 3.4 – Açı algılayıcı matematiksel modeli.....	15
Şekil 3.5 – Açı algılayıcı modellemesi ve benzetim şeması	16
Şekil 3.6 – Açı algılayıcı modeli giriş ve çıkış sinyalleri	16
Şekil 3.7 – Frekansa göre kazanç değişim grafiği	21
Şekil 3.8 - Frekansa göre faz değişim grafiği.....	21
Şekil 3.9 - Zamana göre dürtü tepkisi büyüklüğü grafiği.....	22
Şekil 3.10 – Zamana göre basamak değişimi tepkisi grafiği.....	22
Şekil 3.11 – Sayısal filtre kullanımının sonuca etkisi test şeması	24
Şekil 3.12 – 45 derecede sabit duran bir motor için sayısal filtrenin hataya etkisi benzetim sonucu	24
Şekil 3.13 – İşaret algılama, düzeltme ve veri formatı ayarlama bloğu giriş-çıkış sinyalleri	26
Şekil 3.14 – İşaret algılama, düzeltme ve veri formatı ayarlama bloğu.....	26
Şekil 3.15 - İşaret algılama, düzeltme ve veri formatı ayarlama bloğu benzetim sonucu.....	27
Şekil 3.16 – Küçük sinyal eleme bloğunun sonuca etkisi test şeması	29
Şekil 3.17 - Küçük sinyal eleme bloğunun hataya etkisi benzetim sonucu	29
Şekil 3.18 - Küçük sinyal eleme bloğunun hataya etkisi benzetim sonucu yakınlaştırılmış hali.....	30
Şekil 3.19 – CORDIC performansı test blok şeması.....	32
Şekil 3.20 – 45 derece pozisyon girdisi için CORDIC ve Simulink hataları karşılaştırması benzetim sonucu	33

Şekil 3.21 – Pozisyon ortalama alma ve hız hesaplama bloğu giriş-çıkış sinyalleri	34
Şekil 3.22 – Pozisyon ortalama alma ve hız hesaplama bloğu benzetim blok şeması	35
Şekil 3.23 – 0 derecelik pozisyon girdisi için ortalama alma öncesi ve sonrası pozisyon hataları benzetim sonucu	36
Şekil 3.24 - 45 derecelik pozisyon girdisi için ortalama alma öncesi ve sonrası pozisyon hataları benzetim sonucu	36
Şekil 3.25 - 300 devir/dk (0,068 derece/38µs) hızı ile değişen açı girdisi varken hesaplanan hız bilgisi benzetim sonucu	39
Şekil 3.26 - 1000 devir/dk (0,23 derece/38µs) hızı ile değişen açı girdisi varken hesaplanan hız bilgisi benzetim sonucu	40
Şekil 3.27 - 5000 devir/dk (1,14 derece/38µs) hızı ile değişen açı girdisi varken hesaplanan hız bilgisi benzetim sonucu	41
Şekil 3.28 - 10000 devir/dk (2,28 derece/38µs) hızı ile değişen açı girdisi varken hesaplanan hız bilgisi benzetim sonucu	42
Şekil 3.29 – Pozisyon bilgisi kontrol, tahmin ve devir algılama bloğu giriş-çıkış sinyalleri	43
Şekil 3.30 – Pozisyon bilgisi kontrol, tahmin ve devir algılama bloğu kod akış şeması	48
Şekil 3.31 – 10000 devir/dakika hızı ile değişen açısal pozisyon için hesaplanan ortalama açı ve açı tahmini benzetim sonucu.....	49
Şekil 3.32 – Pozitif yönlü devir algılama benzetim sonucu	50
Şekil 3.33 – Negatif yönlü devir algılama benzetim sonucu	51
Şekil 3.34 – Hatalı ortalama açı bilgisi oluşma durumu benzetim sonucu	52
Şekil 4.1 – Benzetimlerin yapıldığı sistem blok şeması	55
Şekil 4.2 – 0 derece açı girdisi için açı tahmini ve hata benzetim sonucu	56
Şekil 4.3 – 0,2 derece açı girdisi için açı tahmini ve hata benzetim sonucu	57
Şekil 4.4 - 5 derece açı girdisi için açı tahmini ve hata benzetim sonucu	58

Şekil 4.5 – 45 derece açı girdisi için açı tahmini ve hata benzetim sonucu	59
Şekil 4.6 - 90 açı girdisi için açı tahmini ve hata benzetim sonucu	60
Şekil 4.7 – 50 devir/dakika hızlı açı girdisi ve açı tahmini benzetim sonucu	61
Şekil 4.8 - 50 devir/dakika hızlı açı girdisi varken açı tahmini hatası benzetim sonucu	62
Şekil 4.9 - 500 devir/dakika hızlı açı girdisi ve açı tahmini benzetim sonucu	63
Şekil 4.10 - 500 devir/dakika hızlı açı girdisi varken açı tahmini hatası benzetim sonucu	64
Şekil 4.11 - 1000 devir/dakika hızlı açı girdisi ve açı tahmini benzetim sonucu	65
Şekil 4.12 - 1000 devir/dakika hızlı açı girdisi varken açı tahmini hatası ve açısal hız benzetim sonucu	66
Şekil 4.13 - 10000 devir/dakika hızlı açı girdisi ve açı tahmini benzetim sonucu ..	67
Şekil 4.14 - 10000 devir/dakika hızlı açı girdisi varken açı tahmini hatası ve açısal hız benzetim sonucu	68
Şekil 4.15 – 70Hz, 360 derece genliğinde sinüs açı girdisi ve açı tahmini benzetim sonucu	69
Şekil 4.16 - 70Hz, 360 derece genliğinde sinüs açı girdisi varken hesaplanan açı tahmini hatası benzetim sonucu	70
Şekil 4.17 - 150Hz, 180 derece genliğinde sinüs açı girdisi ve açı tahmini benzetim sonucu	71
Şekil 4.18 - 150Hz, 180 derece genliğinde sinüs açı girdisi varken hesaplanan açı tahmini hatası benzetim sonucu	72
Şekil 4.19 - 500Hz, 20 derece genliğinde sinüs açı girdisi ve açı tahmini benzetim sonucu	73
Şekil 4.20 - 500Hz, 20 derece genliğinde sinüs açı girdisi varken hesaplanan açı tahmini hatası benzetim sonucu	74
Şekil 4.21 – 0-180 derece adım açı değişimi girdisi ve açı tahmini benzetim sonucu	75

Şekil 4.22 – 0-10 derece adım açısı değişimi girdisi ve açı tahmini benzetim sonucu	76
Şekil 4.23 – 0-1 derece adım açısı değişimi girdisi ve açı tahmini benzetim sonucu	77
Şekil 4.24 – Yüksek gürültü ve 0 derece açı girdisi için açı tahmini ve hata benzetim sonucu.....	78
Şekil 4.25 - Yüksek gürültü ve 45 derece açı girdisi için açı tahmini ve hata benzetim sonucu.....	79

KISALTMALAR

ADC	: Analogdan sayısala çevirici (Analog to digital converter)
ATO	: Açı takip eden gözlemci (Angle tracking observer)
CORDIC	: Koordinat döndüren sayısal bilgisayar (Coordinate rotation digital computer)
DAC	: Sayısaldan analoğa çevirici (Digital to analog converter)
DSP	: Sayısal sinyal işlemcisi (Digital signal processor)
LTI	: Zamandan bağımsız doğrusal (Linear time invariant)
LUT	: Sayısal tablo (Look up table)
PLL	: Faz kilitleme döngüsü (Phase locked loop)
RDC	: Açı algılayıcıdan sayısala çevirici (Resolver to digital converter)
VCO	: Voltaj kontrollü osilatör (Voltage controlled oscillator)

SÖZLÜK DİZİNİ

Açı çözümleyici	: Encoder
Açı algılayıcı	: Resolver
Faz karşılaştırıcı	: Phase comparator
Manyetik alan sensörü	: Hall sensor
Sözde doğrusal	: Pseudo linear

1. GİRİŞ

Uçak ve füze kanatları, kamera kullanılan arayıcı başlıklar, araç tekerlekleri, robot teknolojileri gibi pek çok alanda hareket motorlar aracılığı ile sağlanmaktadır. Elektronik olarak kontrolün sağlandığı motor sistemleri, kontrolün sağlanabilmesi için açısal pozisyon geri bildirimine ihtiyaç duymaktadırlar. Bu bilgiyi sağlamak için mekanik pozisyon bilgisini elektroniğe çeviren sensörler kullanılmaktadır. Kullanılacak sensör ve bu sensörden bilgi alma yöntemi yapılacak işin isterlerine göre belirlenir. Sıcaklık, titreşim, mekanik şok, nem, toz gibi çevresel etkenler; kullanım ömrü; sağlanacak kontrolün hızı ve istenilen çözünürlük gibi pek çok faktör göz önünde bulundurularak sensör seçimi yapılır. Günümüzde kullanılan en popüler sensör çeşitleri potansiyometre, manyetik alan sensörü, arttırmalı veya kesin açı çözücü ve açı algılayıcıdır [1].

Potansiyometre üzerinde sabit, kesik çember şeklinde bir iletken bulundurur. Dönme yeteneği olan kısımda ise duruş açısına göre çemberle temas eden bir dokunaç vardır. Duruş açısına göre dokunaç ile çemberin bir ucu arasındaki direnç doğrusal olarak değişmektedir. Çemberin bir ucundan voltaj uygulandığı zaman dokunan kısımdan okunan voltaj değeri duruş açısıyla orantılıdır [2].

Manyetik alan sensörü manyetik alan prensibine dayalı bir sensör çeşididir. En basit halinde biri mıknatısın pozitif diğeri de negatif kutbu olmak üzere iki yarım çember birleştirilip bir tam çember oluşturulur ve rotora sabitlenir. Mıknatısa yakın bir noktaya da sabit bir manyetik alan sensörü yerleştirilir. Rotorun duruş açısına göre oluşan manyetik alan sensör tarafından algılanır ve rotor pozisyonu ile ilgili bilgi alınmış olur. İstenilen çözünürlük ve hassasiyete göre farklı sayılarda sensör ve daha çok kutup sayısına sahip mıknatıslar kullanılır. Çıktıları çoğunlukla sayısaldır [1].

Optik kodlayıcı sensörü üç ana parçadan oluşur. Bu parçalar mat ve opak bölümlerden oluşan bir disk, ışık kaynağı ve ışık sensörüdür. Diskin bir tarafına ışık kaynağı diğer tarafına da ışık sensörü yerleştirir. Disk döndükçe ışığın sensöre ulaşıp ulaşmamasına göre elde edilen bilgi yorumlanarak açı bilgisi elde edilir. Arttırıcı optik kodlayıcılar başlangıç pozisyonunu sıfır olarak kabul ederler ve hareket sırasında oluşan geçişleri sayarlar. Kesin optik kodlayıcılar ise elde edilmek istenen çözünürlüğe göre daha yüksek sayılarda disk kullanırlar. Bu şekilde her

açının kendine has bir kodu oluşmuş olur ve üç yüz altmış derece içinde hangi pozisyondan başlanıldığı bilinebilir. Çıkışları sayısaldır [3].

Açı algılayıcı manyetik alan prensibi ile çalışan bir açısal pozisyon sensörüdür. Yapısı motoru andırır ve hareketli bir transformatöre benzetilir. Rotora bağlı bir sarım ve statora bağlı, birbirine göre doksan derecelik açıyla duran iki sarımdan oluşur. Rotora bağlı olan sarıma değişken bir voltaj uygulandığında statora bağlı sarımlar farklı oranlarda indüklenirler ve üzerlerinde oluşan voltajlar çözümlenerek açısal pozisyon bilgisi elde edilir. Tetikleme ve oluşan sinyaller analogdur. Bu konuda detaylı bilgi Bölüm 3.1’de verilmektedir.

Açı algılayıcılar titreşim, mekanik şok ve diğer dış etkenlere (sıcaklık, toz) karşı dayanıklı ve uzun ömürlüdürler. Açı bilgisi ölçüm hassasiyetleri çok yüksektir, elde edilecek bilgi çözünürlüğünü temel olarak sinyallerin okunma, çözümlenme ve işleme yöntemi belirler ve çok yüksek hızlarda çalışabilirler. Bu niteliklerinden dolayı özellikle askeri ve uzay teknolojilerinde, zorlu çalışma şartlarına sahip ve hassas bilgiye ihtiyaç duyan uygulamalarda sıkça tercih edilirler [3].

Açı algılayıcı kullanılan sistemlerde, açı algılayıcı bir sinyal ile tetiklenmeli ve oluşturduğu çıkış sinyalleri işlenerek açısal pozisyon bilgisi elde edilmelidir [4]. Bu işlemin gerçekleştirilmesinin literatür taraması bölümünde detaylı olarak açıklanan iki temel yöntemi vardır.

Birincisi kapalı döngülü sistemlerdir. Bu sistemler sürekli olarak açı algılayıcıdan elde edilen açı bilgisi ile hesaplanan arasındaki hatayı bulup sıfırlamaya ve elde ettikleri hız bilgisi ile gerçek zamanlı takip yapmaya çalışırlar. Sistemin üç zayıf noktası vardır. Birincisi, başlangıç anında rotor sifıra yakın bir açı değerinde değilse hatayı azaltarak doğru açığa ulaşmaları uzun zaman alır. İkincisi, ivmelenme anlarında hata beklenenin üzerine çıkar. Üçüncü zayıf noktası ise kapalı döngü sistemlerinin doğası gereği kararlı çalışabilecekleri bir bant genişliği aralıkları vardır ve yüksek hız veya ivmelenmelerde kararsızlaşarak kontrolü kaybedebilirler.

Açı algılayıcı sinyallerini çözümlenmede kullanılan diğer temel yöntem ise ark tanjant değeri elde etmeye yönelik ileri beslemeli sistemlerdir. Bu sistemler açı bilgisini elde ederken önceki elde edilen bilgilere bağlı kalmadıkları için kararsızlaşmazlar. Zayıf yönleri ise anlık gürültü kaynaklı hataları çok artabilir ve uygulama yöntemine göre bazıları hız hesaplamaya elverişli değildir. Hız hesaplayanlar arasında ise bu bilginin

ileri beslemeli olarak kullanılmasıyla yapılan gerek zamanlı pozisyon tahmini uygulamasına rastlanmamıştır. rneklemler arası geen sre ve hesaplama sreleri sebebi ile aısal hız ile hata doėru orantılı Őekilde artar. oėunlukla sayısal tablo (LUT) kullanarak aı deėeri elde ettikleri iin yksek hafızaya ihtiya duyarlar. Tablo kullanmayan analog yntemlerde ise öznrlk daha sınırlı ve lm hassasiyeti dıŐ etkilere daha aıktır. Bunlara ek olarak bahsedilen tasarımlar devir sayısını takip etmeye elveriŐli deėildir ya da bir neri sunulmamıştır.

Bu tezde, yukarıda bahsedilen yntemlerin zayıf ynlerinden kurtulup gl ynlerini bir araya toplayarak; grltye karŐı dayanıklı, hızlı sistemler iin elveriŐli, yksek öznrlkte, yksek hafıza ihtiyacı olmayan, hata payı dŐk, kararsızlaŐmayan, devir sayısını takip edilebilen, gerek zamanlı pozisyon ve hız bilgisini saėlayan bir aı algılayıcıdan sayısala evirici tasarımı elde edilmesi hedeflenmiştir.

Tez alıŐmasında Blm 2’de literatr taraması; Blm 3’de tezde nerilen yntem ve tasarım; Blm 4’te benzetim sonuları, son blmde de gerekleŐtirilen tasarımın performansının genel deėerlendirmesi ve literatrde rastlanan en baŐarılı sonuları elde eden tasarımlar ile karŐılaŐtırılması yer almaktadır.

2. LİTERATÜR TARAMASI

Açı algılayıcı sinyallerinin çözümlenerek açı bilgisinin elde edilmesi üzerinde yapılmış çok sayıda çalışma vardır. Analog, sayısal ve hibrit yapılı bu tasarımların kullandığı ve üzerinde geliştirmeler yapılan birkaç temel yöntem vardır.

Birincisi **kapalı döngü çalışan tasarımlardır**. Bunlar açı takip eden gözlemci (ATO) ve evre kenetleme döngüsü yapılarına dayalıdır. Bu tasarımların uyguladığı işlemin matematiksel olarak anlatımı basitçe aşağıda verilmiştir. Formüllerde kullanılan ifadeler Tablo 2.1’de belirtildiği gibidir.

Formül ifadeleri	
V_R	Açı algılayıcı tetikleme (referans) sinyali
TR	Açı algılayıcı aktarma oranı
θ	Açı algılayıcı rotoru açısız pozisyonu
θ_e	Elde edilen açı bilgisi
A	Açı algılayıcı tetikleme sinyalinin genliği
ω_t	Tetikleme sinyali açısız frekansı
ω_r	Rotor hareketi açısız frekansı
t	Zaman

Tablo 2.1 – Formül ifadeleri

$$V_R = A \times \sin(\omega_t \times t) \quad (1)$$

$$V_1 = TR \times V_R \times (\sin(\theta) + \omega_r / \omega_t \times \sin(\omega_t \times t) \times \cos(\theta)) \quad (2)$$

$$V_2 = TR \times V_R \times (\cos(\theta) - \omega_r / \omega_t \times \sin(\omega_t \times t) \times \sin(\theta)) \quad (3)$$

V_1 ve V_2 sinyalleri sırasıyla açı algılayıcının sinüs ve kosinüs çıkışlarıdır. Rotor hareketi açısız frekansı tetikleme sinyali açısız frekansına göre çok daha küçük olacağı için ω_r terimi sıfır kabul edilecek olursa sinyaller aşağıdaki gibi ifade edilebilir.

$$V_1 = TR \times V_R \times \sin(\theta) \quad (4)$$

$$V_2 = TR \times V_R \times \cos(\theta) \quad (5)$$

(1), (4) ve (5)'te verilen formüller açı algılayıcıların temel matematiksel formülleri olup tezin ilerideki bölümlerinde de sıklıkla tekrar edilmiş ve benzetim amaçlı açı algılayıcı modellenirken bu formüller esas alınmıştır.

Açı algılayıcı çıkışında okunan sinyaller, elde edilen açı bilgisinin sinüs ve kosinüs değerleriyle çarpılarak aşağıdaki sinyaller elde edilir:

$$V_3 = TR \times V_R \times \sin(\theta) \times \cos(\theta_e) \quad (6)$$

$$V_4 = TR \times V_R \times \cos(\theta) \times \sin(\theta_e) \quad (7)$$

Elde edilen bu iki değer birbirinden çıkarılırsa

$$V_5 = TR \times V_R \times \sin(\theta) \times \cos(\theta_e) - TR \times V_R \times \cos(\theta) \times \sin(\theta_e) \quad (8)$$

ifadesi elde edilir. Trigonometrik sadeleştirme uygulanırsa V_5 şu şekilde de yazılabilir:

$$V_5 = TR \times V_R \times \sin(\theta - \theta_e) \quad (9)$$

Elde edilen bu sinyalden TR ve V_R değerleri elenirse geriye gerçek açı ile hesaplanan açı arasındaki hata kalır. Bu değerler sürekli kapalı döngü sistemde güncelleneceği için hata açısının küçük değerler olacağı var sayılır. Küçük değerlerde sinüs değeri ile açı değeri birbirine çok yakındır. Bu bilgi kullanılarak;

$$\sin(\theta - \theta_e) = \theta - \theta_e \quad (10)$$

şeklinde bir basitleştirme yapılır. Elde edilen değer hatanın açı değeridir. Hata oransal integral kontrolcüsüne verilerek gerçek zamanlı açısal pozisyon hesaplaması yapılır. Elden edilen açının sinüs ve kosinüs değerleri hesaplanarak geri beslenir. Bu kapalı döngü sistem devamlı olarak hatayı elde eder ve azaltmaya çalışır.

Literatürdeki çoğu kapalı döngü tasarımın temeli yukarıda anlatılan trigonometrik işlemin uygulamasıdır. Bu yapı üzerine pek çok geliştirmeler ve uygulamalar yapılmıştır [5]-[19].

[5], hızlı takip yeteneği için faz karşılaştırıcı önermiştir. Taşıyıcı sinyal ve gürültüden kurtulmak için de iki filtreli bir filtre döngüsü kullanmıştır. [6], açı algılayıcıdan açı bilgisi elde edilirken oluşan faz kaymalarına odaklanmış, genel gözlemci yapılarını ve bu yapıların açı algılayıcıya uyarlanması üzerine çalışmış, faz kaymasının önemini vurgulamıştır. [7], açı algılayıcıdan sayısala çevrimi işlemci için uyarlamış

ve açı çözümleyici sonuçları ile karşılaştırmıştır. Yazılımsal yaklaşım ile sıcaklık ve devre elemanlarına bağlı değişkenlerden etkilenmediği için tasarım parametrelerinde kayma yaşanmayacağını vurgulamıştır. [8], açı algılayıcıdan elde edilen hız bilgisindeki gürültü etkisini azaltmaya yönelik bir sayısal filtre önermiştir. [9], açı takip eden gözlemci (ATO) tasarımlarının yüksek ivmelenen ve yüksek hızlı uygulamalar için kararsız olduğunu vurgulamış ve kapalı döngü zamandan bağımsız doğrusal (LTI) gözlemci ile dört dilim açı çözümleyiciyi kullanarak daha kararlı bir tasarım geliştirmiştir. [10], FPGA tabanlı delta-sigma teknolojisi analogdan sayısala çevirici kullanan bir tasarım geliştirmiştir. Bu şekilde daha kaliteli bir çevrim gerçekleştirilip diğer çevrimlerle elde edilene göre iki bit daha yüksek çözünürlükle açı bilgisi elde edilebileceğini belirtmiştir. [11], FPGA tabanlı sistemlerde kullanılan açı çözümüleme tekniklerini karşılaştırmıştır. [12], açı algılayıcı sinyallerini çözümlenmek için tümeşik bir devre tasarlamıştır. Tip iki adı verilen iki kez integralin alındığı açı takip döngüsü yapısını kullanmıştır. Takip edilecek açısal hıza göre 10 ile 16 bit arası çözünürlükle açı bilgisi vermektedir. 16 bit ile çalışılırken bant genişliği 100 ile 350 Hz arasında; takip edebileceği hız 9375 devir/dakika; ivmelenme hatası ortalama yarım derece; 10 derecelik açı darbesini yakalama süresi en fazla 40 ms'dir. [13] ve [14], tek bir FPGA kartı kullanarak motor sürücü tasarlamışlardır. Pozisyon geri beslemesi için tek bir analogdan sayısala çevirici ve açı takip eden gözlemci yapısını kullanmışlar ve motoru sürerek performansını test etmişlerdir. [15], klasik kapalı döngü yapılı tasarımı voltaj kontrollü osilatör (VCO), sayısalan analoga çevirici, sayaç ve tablo (LUT) kullanmadan gerçekleştirmek için bir yöntem önermiştir. Yöntem sayısal ya da analog olarak uygulanabilmektedir. [16], sinyallerin çözümlenmesi için frekans kaydırma tekniği ve özelleşmiş bir evre kenetleme döngüsü kullanmıştır. Tasarım yazılımsal olarak gerçekleştirilmiştir. [17]'de yazılımsal tabanlı açı takip eden gözlemci yöntemini modifiye ederek başlangıç açı tahminini iyileştirmeye yönelik ve hem yavaş hem de hızlı uygulamalara çalışabilecek bir yöntem önerilmiştir. [18]'de yazılım tabanlı açı takip eden gözlemci yöntemini modifiye edilmiştir. Başlangıç açısını iyileştirmek için okunan sinyalleri karşılaştırmaya dayalı bir algoritma kullanıp sonrasında evre kenetleme döngüsü kullanarak açı bilgisi hesaplanmıştır.

Kapalı döngü sistemlerde hesaplanan açının atlama yapmadan yumuşak bir şekilde değişmesi ve ivmelenmeler hariç gerçek zamanlı pozisyonu takip etmesi kapalı

döngü yapının kullanılmasında tercih sebebidir. Kapalı döngü sistemlerde hesaplanan açının gerçek açığı yakalaması için geçen bir oturma zamanı vardır. Gerçek açı ile hesaplanan açı arasındaki fark ne kadar büyükse oturma zamanı da doğru orantılı şekilde artar. Bu oturma zamanında kapalı döngünün çalışma frekansı ve kullanılan parametreler etkilidir. Çalışma frekansının hızlı olması hesaplanan açı bilgisinin anlık olarak doğru değeri fazla aşmasına, yavaş olması da yüksek hızlı sistemlerde kullanılamamasına sebep olur. Algoritmada kullanılan sinüs değeri çevriminden dolayı başlangıç açısının sıfıra yakın olmadığı durumlarda ya da ivmelenme sırasında örneklenen iki açı arasındaki fark yüksek olduğunda sistem doğru açığı çok uzun sürede yakalayabilmekte veya kararsızlaşabilmektedir.

Açı algılayıcı sinyallerinin çözümlenmesi için kullanılan diğer temel yöntem ark tanjant fonksiyonuna dayalı **ileri beslemeli sistemler**dir. Okunan sinyaller açı bilgisinin sinüs ve kosinüsü ile orantılı olduğu için bu sinyaller birbirine bölünerek tanjant değeri ve ark tanjanta çevrilerek açı bilgisi elde edilmektedir. İleri beslemeli yapıyı ele alan analog, sayısal ve hibrit yapıları çalışmaları vardır.

Analog yapı kullanılarak geliştirilen çözümler birkaç sinyalin karşılaştırılmasına dayalıdır. Bu sinyaller çoğunlukla açı algılayıcı çıkışları, tetikleme sinyali ya da tetikleme sinyali ile orantılı farklı tip sinyallerdir. Sinyal oranlarından elde edilen trigonometrik sonuçları doğrusallaştırarak açı bilgisi ile orantılı çıkış elde etmektedirler [19]-[27].

[20], doğrusallaştırma tekniği uygulayarak açı algılayıcıdan elde edilen sinyalleri kullanıp açı bilgisi ile orantılı bir sinyal üretmektedir. Üretilen değer açı ile doğru orantılıdır. Hata payı 0,12 derece olarak verilmiştir. [21], temel olarak [20]'de kullanılan tekniği kullanmıştır. Fark olarak açı bilgisi ile orantılı doğrusal sinyal yerine sözde doğrusal sinyal üretmektedir. Teorik hatası 0,011 derecedir. [22], sinüs ve kosinüs sinyallerinin sıfır değeri etrafındaki sözde doğrusallığını kullanarak yeni bir yöntem geliştirmiştir. Düşük maliyeti hedef almış ve 0,018 derece teorik hata ile sonuç elde etmiştir. [23] ve [24], açı algılayıcının tetikleme sinyali ile orantılı bir doğrusal sinyal üretip bu sinyal ile açı algılayıcının çıkış sinyallerini karşılaştırarak pozisyon bilgisini elde etmiştir. Üretilen çıkış sinyalinin genliği açı ile doğru orantılıdır. Tasarımın maliyeti düşüktür ve açı algılayıcı tetikleme sinyalindeki dalgalanmaya karşı hassas değildir. [25], analog olarak genelde kullanılan açı ile doğru orantılı voltaj üreten devrede geliştirmeler önermiş ve hata payını %0,195

olarak vermiştir. [26], açı algılayıcı tetikleme sinyali ile açı algılayıcının sinyallerini karşılaştırarak geri beslemesiz şekilde açı bilgisi elde etmektedir. Açı algılayıcı sinyallerinin örnekleme hızını tepe noktası yerine daha doğrusal olduğu noktada almayı önermiştir. [27], açı algılayıcı çıkış sinyallerinin mutlak değerli oranlarını kullanan tanjant – kotanjant yöntemini geliştirerek daha az hata ile sonuç elde etmeyi amaçlamıştır. 0,14 derece altında hata ile pozisyon bilgisini elde ettiğini belirtmiştir.

Analog yöntemler herhangi bir tablo ya da işlemciye ihtiyaç duymadan açı bilgisi sağlamaktadır. Basit devre elemanları ile yapılan bu tasarımlar düşük maliyetlidir. Analog yapıda oldukları için çok işlem zamanı kaybetmezler ve kapalı döngü çalışmadıkları için de kararsızlaşmazlar. Örnekleme zamanları arasındaki sürede oluşabilecek açı değişimini tahmin eden yapılar olmadığı için özellikle hızlı uygulamalarda gerçek açı değerlerinden çok uzaklaşabilirler. Genel olarak çözünürlükleri diğer yöntemler kadar yüksek değildir. Analog yapıda oldukları için gürültü, sıcaklık gibi dış etkenlerden sayısal tasarımlara kıyasla daha çok etkilenirler. Analog yöntemlerde devir algılanması üzerine de herhangi bir çalışmaya rastlanmamıştır.

İleri beslemeli ark tanjant değeri elde etmeye yönelik yazılımsal, FPGA tabanlı ya da hibrit yapı kullanan çalışmalar da mevcuttur [28]-[35].

[28] açı algılayıcı bilgisinin açık döngülü bir yapıyla sağlayan çalışmaların ilklerindedir ve sonrasında yapılan çalışmaların temelini oluşturmaktadır. Bu çalışma açı algılayıcının ihtiyaç duyduğu tetikleme sinyalini analog olarak üretmektedir. Açı algılayıcının çıkışları yükselticiden geçtikten sonra tetikleme sinyalinin pozitif noktalarında örneklenecek taşıyıcı sinyal olan tetikleme sinyalinden kurtarılmaktadır. Bu işlem sonrasında sinyaller düşük geçiren filtreden geçirilmekte ve sonrasında analogdan sayısal çevirici kullanılarak mikro işlemciye aktarılmaktadır. Sayısal olarak elde edilen sinyallerin işaretleri okunarak ve mutlak değeri alınmış büyüklükleri karşılaştırılarak 360 derecelik tam dairenin hangi çeyreğinde bulunduğu karar verilmektedir. Sonrasında okunan değerlerden küçük olanı büyük olana bölünerek tanjant değeri ve tablo kullanılarak 0 - 45 derece aralığında açı değeri bulunmuştur. Bulunan bu açıya daha önceden elde edilmiş daire dilimi bilgisi eklenerek son açı bilgisi ve açı bilgileri arasındaki farka bakılarak da hız bilgisi elde edilmektedir.

[29]'da aç ı algılayıcı sinyallerini analogdan sayısala çevirici aracılığ ıyla aç ı algılayıc ının tetikleme sinyalinin en yüksek oldu ğ u noktalarda ö rnekleyerek sayısal sinyal iş lemciş ine almakta ve bant geç iren filtreden geç irerek sinyal gürültü oranını arttırmaktadır. Bu sinyal yükseltilip ark tanjant hesaplama bloğ una verilerek tablo aracılığ ıyla aç ı değ eri hesaplanmaktadır. Ö rnekleme arası geç en süre ve filtre kaynaklı gecikmeleri telafi etmek için oransal integral (PI) kontrolc ü, sonsuz tepki cevapl ı (IIR) filtre ve integral alıcı kullanılarak bir kapalı dö ngü yapı kurulmuştur. Bu yapıdan dolayı kapalı dö ngünün ç alıřma bant geniřliğ ine göre elde edilen aç ı bilgisinin oturma zamanı, tepe noktası hatası ve ç özünürlüğ ü değ iřmektedir. En yüksek on dört bit ç özünürlük sađ lamakta, ç alıřılan bant geniřliğ ine göre aç ı bilgisi oturma zamanı 40 ms'lere kadar ç ıkabilmekte ve ani aç ı değ iřimlerinde yüzde yirmiye varan kısa süreli hatalar yapmaktadır.

[30], düşük maliyeti esas alan bir tasarım yapmaya odaklanmaktadır. Tasarımda analog düşük geç irgen filtre, analogdan sayısala çevirici ve elektriksel programlanabilir yalnızca okunabilir hafıza (EPROM) kullanılmaktadır. Aç ısal dönüřtürücü sistemin saat sinyalinin düşük geç irgen filtreden geç mesi ile tetiklenmektedir. Okunan sinyaller sayısala çevrildikten sonra değ erleri hafızanın adres bitleri olarak kullanılmaktadır. 8'er bitten oluřan iki sinyalin oluřturdu ğ u adrese göre kayıtlı tutulmakta olan 8 bitlik aç ı değ eri sonuç olarak iletilmektedir. Güçlü yönü düşük maliyetli olması, zayıf yönleri ise düşük ç özünürlüklü ve hızlı uygulamalarda kullanılamaz olmasıdır.

[31], sayısal sinyal iş lemciş i kullanmaya dayalı yazılımsal bir yöntem önermekte ve olabildiğ ince az donanım kullanmaya ç alıřmaktadır. Aç ı algılayıc ının tetikleme sinyalini iş lemciş e üretmekte, ç ıkıř sinyallerini ise iş lemciş e üretilen tetikleme sinyali ile tetiklenen ö rnekle ve sakla devresi ile yakalayıp analogdan sayısala çevirmektedir. Bu řekilde tetikleme sinyalinden ayrıřtırılmıř sinyalleri elde etmektedir. İş lemci bölümünde ise okunan sinyallerin iş aret ve büyüklüklerini karřılařtırarak aç ının hangi 45 derecelik dilimde oldu ğ una ve tanjant ya da kotanjant iş lemlerinden hangisi ile aç ı bilgisinin elde edeceğ ine karar verilmektedir. Okunan sinyal oranlarını 0 ile 1 arasında değ er verecek řekilde bölüp, bulunan 45 derecelik dilime göre tanjant veya kotanjant iş lemlerinden birini seç ip bu değ erlerinin oldukça dođrusal oldu ğ unu vurgulamaktadır. Aç ı değ erini hesaplamak için tablo kullanmakta ve son değ eri elde etmektedir. Ç alıřmanın güçlü yönleri yazılımsal oldu ğ u için

kullanılan açı algılayıcıya göre değişkenlerin kolay ayarlanabilir olması ve analog donanıma çok bağlı olmaması sebebi ile dış etkenlere karşı hassas olmayışıdır. Eksik olduğu yönleri ise gürültüye karşı bir önlem alınmaması ve işlem kaynaklı gecikme yer almamasına rağmen örneklemeler arası geçen zamandan ötürü hızlı uygulamalarda hesaplanan açı hatasının artmasıdır. Hız bilgisi de elde etmemektedir.

[32] yazılımsal yöntemde geliştirmeler önermektedir. Genel olarak yapılan uygulamalardan farklı olarak tetikleme sinyalinin en yüksek olduğu noktada örnekleme yapılması yerine bu noktaya bağlı kalınmadan tetikleme sinyalinin 12 katında örnekleme yapmaktadır. Çalışma bu şekilde tetikleme sinyali ile örneklenen sinyallerin senkronize örneklenmesi ihtiyacını ortadan kaldırmaktadır. Örnekleme tetikleme sinyalinden bağımsız olduğu için okunan sinyallerin hangi 90 derecelik dilimde olduğunun anlaşılması sorunu da okunan sinyallerin birbirinden çıkarılması ile çözülmektedir. Tetikleme sinyalinin periyodu boyunca örnekleme yaparak en büyük 8 örneğin kullanılmasını önermiştir. Diğer bir geliştirme önerisi de ark tanjant değerinin bulunması için gereken geniş hafızadan kurtulmak için tanjant değerini sinüs ya da kosinüse çevirerek daha küçük bir tablo ile açı değerini elde etmektir. Çalışmanın güçlü yönü açı algılayıcısının tetikleme sinyalinden bağımsız çalışması ve açı elde etmek için kullandığı hafızayı azaltmasıdır. Zayıf kaldığı yönleri ise hesaplama kaynaklı ve sık örnek alınmasına rağmen örnekler arası zamandan kaynaklı, gerçek zamanlı açı bilgisinden uzaklaşmasıdır. Aynı zamanda okunan sinyallerin küçüldüğü yerlerde sinyal-gürültü oranı azalmaktadır ve bu noktalarda yapılan işlemlerde sinyal kalitesini arttırmaya yönelik bir işlem yapılmamıştır ve matematiksel değerler ile hata bilgisi vermemiştir.

[33]'de yapılan çalışmada işlemci kullanarak gürültüye karşı etkili yeni bir yöntem önerilmektedir. Çalışma, açı algılayıcı sinyallerini frekans etki alanında incelemekte, bu şekilde ilgilenilen bandın dışındaki bütün gürültülerden kurtulduğunu ileri sürmektedir. Frekans etki alanındaki her iki sinyalin de en yüksek güçteki noktalarını alarak karşılaştırmakta ve tablo kullanarak açı bilgisini elde etmektedir. Okunan sinyalleri frekans etki alanında elde etmek için yüksek işlem yükü gerektirmektedir.

[34], gürültüyü filtreleme üzerinde durmaktadır. Farklı sayısal filtre tiplerini karşılaştırarak elde ettiği sonuçları sunmuş, sinyal kalitesini arttırmak ve daha yüksek çözünürlük için filtre tipleri önermiştir.

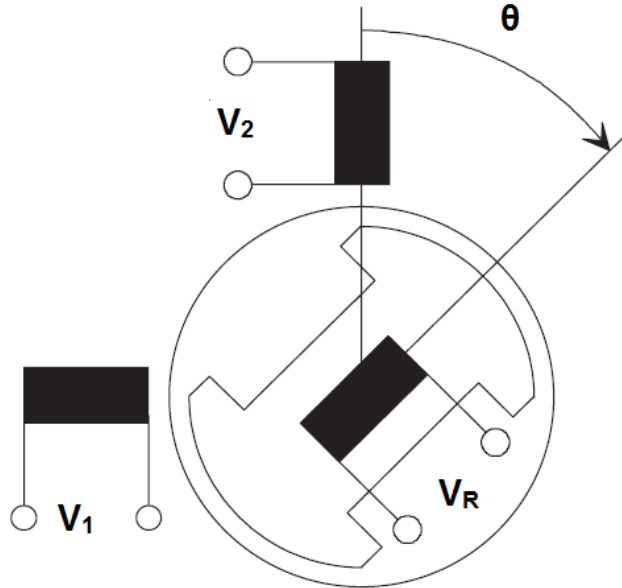
[35], açđ algılayıcıdan sayısal açđ bilgisi elde etme işlemini, açđ algılayıcıyı sinüs yerine darbe sinyali ile tetikleyerek elde etmeyi önermektedir. Bu şekilde okunan sinyaller ile tetikleme sinyali arasındaki zamanlama uyumunun daha kolay olacağını vurgulamaktadır. Sistemi MATLAB Simulink ortamında oluşturmuş ve test etmiştir. Sistem ve sinyaller ideal olarak tasarlanmıştır ve sadece matematiksel model test edilmiştir.

İleri beslemeli FPGA, işlemci ya da hibrit yapı kullanan tasarımlar açđ algılayıcı sinyallerini bir döngü içinde işlemedikleri için kararsızlaşmazlar. Açđ algılayıcı tetikleme sinyalini sayısal olarak üreten yapılar, kullanılacak açđ algılayıcıya göre kolay modifiye edilebilirler. Tanjant değerini açđya çevirmek için tablo kullandıkları için istenilen çözünürlüğe göre yüksek hafıza ihtiyaçları vardır ve arama algoritmasına göre bir gecikme yaşanır. Ayrıca örneklemeler arası geçen sürede hız kaynaklı oluşan açđ farkını ve hesaplama süresini kapalı döngü sistemler gibi gelecek tahmini ile telafi etmedikleri için hata payları büyür. Bu yüzden yüksek hızlı uygulamalar için elverişli değildir ve kullanılan tasarım yöntemine göre hız bilgisini hesaplayamamaktadırlar.

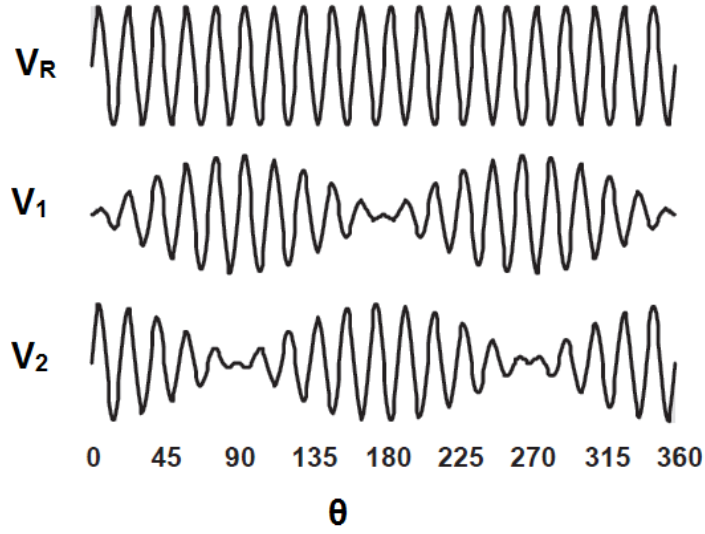
3. GERÇEKLEŞTİRİLEN TASARIM

3.1. AÇI ALGILAYICI VE ÇALIŞMA PRENSİBİ

Açı algılayıcı, açısal pozisyon bilgisini elde etme amacı ile kullanılan elektromekanik bir parçadır. Mekanik şok, titreşim, sıcaklık, toz gibi zorlayıcı dış etkenlere karşı oldukça dayanıklı, kullanım ömrü de oldukça uzundur. Yapısı motoru andırmaktadır. İç tarafında hareketli bir rotoru ve dış tarafında sabit duran statoru vardır. Rotoru, dönüşü ölçülmek istenen parçaya (genellikle kontrolü sağlanan motorun rotoruna, kanada ya da tekerleğe) bağlanır. Statoru ise dönüşten etkilenmeyen bir parçaya sabitlenir. Açı algılayıcı basitçe dönen bir transformatör olarak ifade edilebilir. Birincil sarımı rotor üzerinde ve dönüsel hareket yapabilen, iki adet ikincil sarımı ise stator üzerinde sabit duran bir transformatör olarak düşünülebilir. İkincil sarımlar birbirlerine göre doksan derecelik açıyla ve birincil sarımdan eşit uzaklıkta konumlandırılmıştır. Üretilen sinüzoidal açı algılayıcı tetikleme sinyali birinci sarıma verilir. Rotorun pozisyonuna ve aktarma oranına göre ikincil sarımlar farklı oranlarda indüklenirler. Bu indüklenme tetikleme sinyalinin sinüs ve kosinüsü ile orantılıdır ve 360 derecelik kapsamda pozisyon bilgisini taşır [4]. Açı algılayıcı mekanik kesit alanı modeli Şekil 3.1 ve giriş-çıkış sinyalleri Şekil 3.2'deki gibidir.



Şekil 3.1 – Açı algılayıcı kesit görüntüsü [29]



Şekil 3.2 – Açık algılayıcı giriş ve çıkış sinyalleri [29]

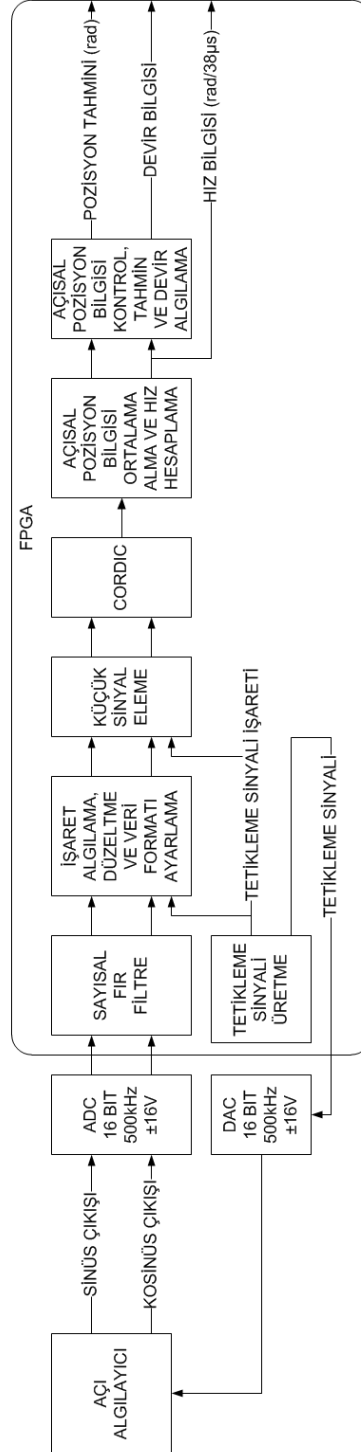
Sinyaller matematiksel olarak Bölüm 2’de verildiği gibi ifade edilir [4].

3.2. TASARIM GENEL YAPISI VE TASARIMI OLUŞTURAN ANA BLOKLAR

3.2.1. GENEL YAPI VE BLOK ŞEMA

Tasarım, açı algılayıcı için tetikleme sinyalini sayısal olarak üretir ve FPGA dışına iletir. Bu sinyal sayısalan analoga çevirici ve ihtiyaç olması durumunda yükseltici kullanılarak açı algılayıcıya iletilir. Açık algılayıcı çıkışları da analogdan sayısal çevirici kullanılarak FPGA içerisine aktarılır. Tasarım, FPGA içindeki işlem ve algoritmalar ile en iyi şekilde açı ve hız bilgisini elde etmeyi amaçlamıştır. Okunan sinyalin gürültüden arındırılması için FIR filtre, CORDIC (Koordinat bildiren sayısal bilgisayar) algoritmasının kullanıldığı CORDIC bloğu ile uyumu sağlamak için açı algılama, düzeltme ve veri formatı ayarlama bloğu, gürültünün sinyale ağır bastığı zaman dilimlerindeki yanlış bilgiyi engellemek için küçük sinyal eleme bloğu, okunan sinyallerin ark tanjant değerinin hesaplanarak radyan cinsinden açı bilgisini yüksek hafıza kullanmadan elde etmek için CORDIC bloğu, açı bilgisinin doğruluğunu arttırmak ve hız bilgisini elde etmek için açı ortalama alma ve açısal hız hesaplama

bloğu, motorun tam tur geçişini algılamak, hatalı bilgiyi elemek ve gerçek zamanlı açı tahmini bilgisini vermek için pozisyon kontrol, tahmin ve devir algılama bloğu kullanılmıştır. Sistem, sinyallerin akış şeması ve tasarımı oluşturan ana bloklar Şekil 3.3'te verilmiştir. Sistemde kullanılan bloklarda yapılan işlem ve algoritmalar hakkında detaylı bilgi ve açıklama sonraki bölümlerde aktarılmıştır.

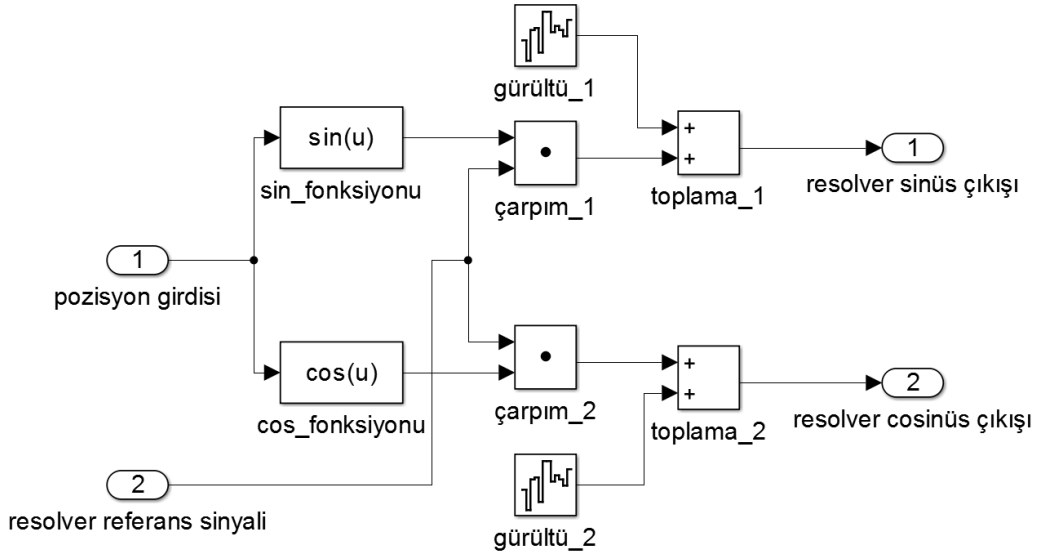


Şekil 3.3 – Sistem ve FPGA tasarımı blok şeması

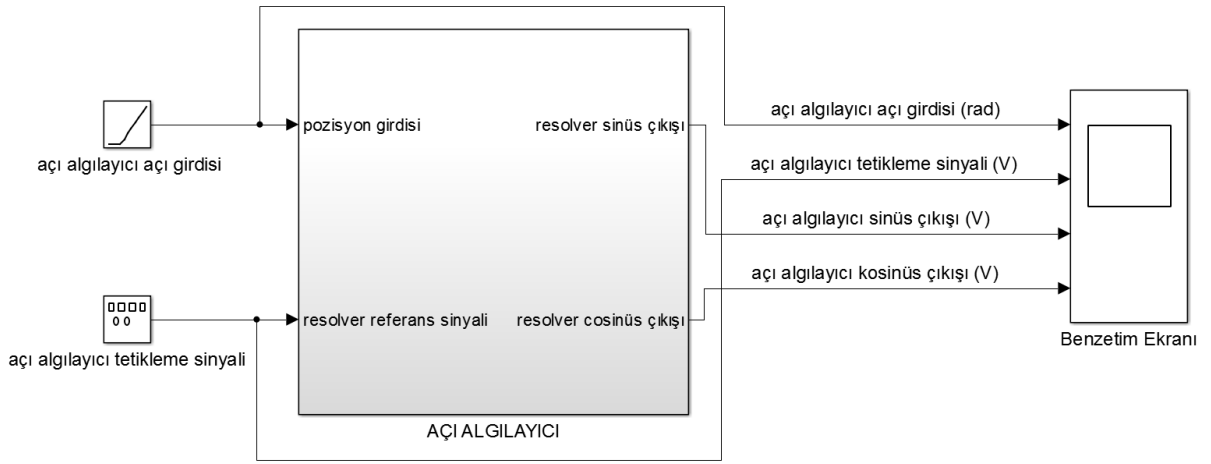
3.2.2. AÇI ALGILAYICI MODELİ

Tasarımın test edilebilmesi için açı algılayıcı gibi tetikleme sinyalini alan ve rotor açısına göre çıkış sinyallerini oluşturan bir modellemeye ihtiyaç vardır. Bu gerçekleştirme açısal pozisyon bilgisi ve tetikleme sinyalini alarak Bölüm 2’de belirtilen (1), (4) ve (5) numaralı formülleri uygulayıp açı algılayıcı çıkış sinyallerini taklit etmelidir.

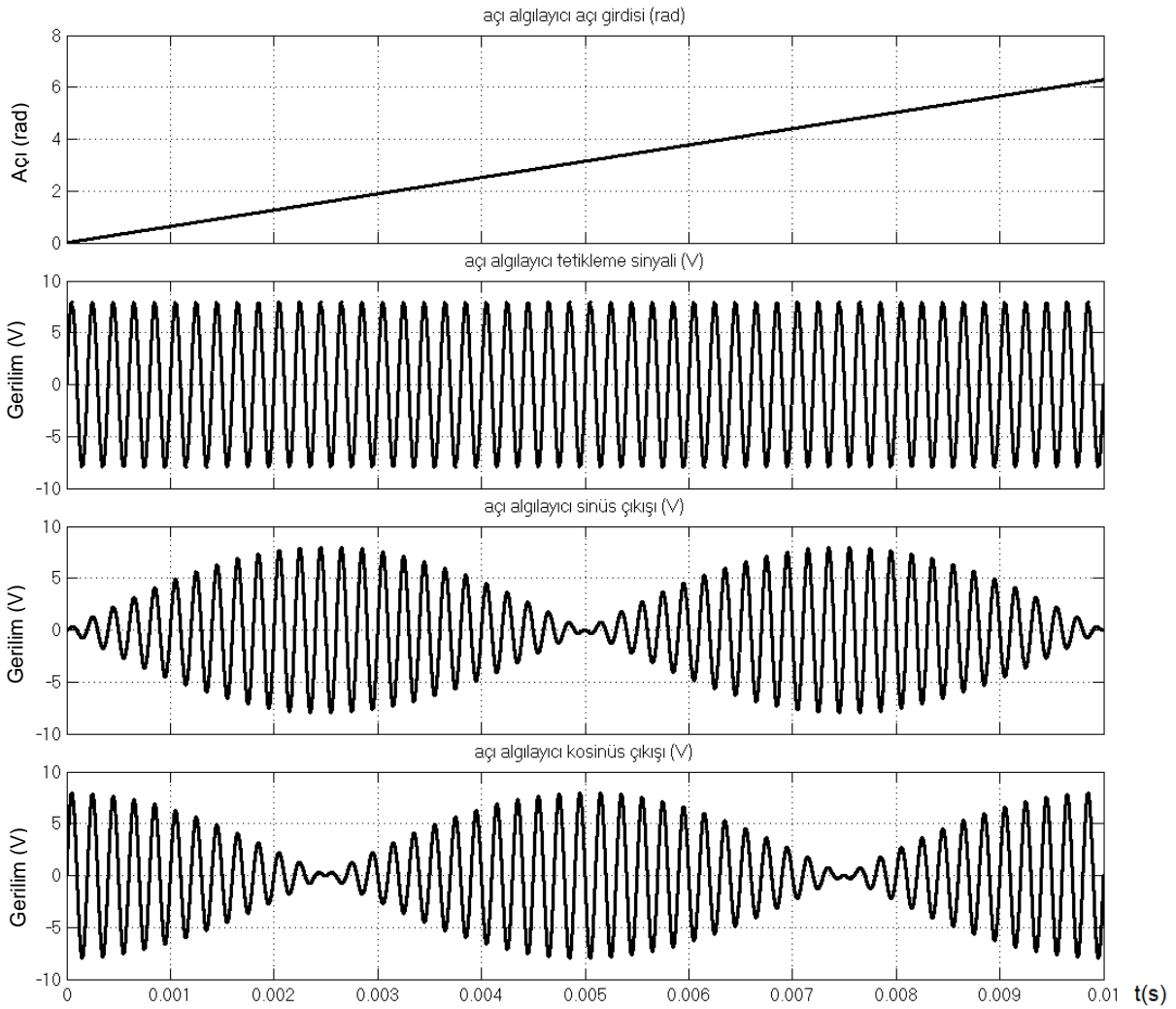
Gerçekleme modeli, Şekil 3.4’teki blok şemada gösterildiği gibi pozisyon bilgisini alarak $\sin(\gamma)$ ve $\cos(\gamma)$ sinyallerini oluşturmaktadır. Bu sinyalleri tetikleme sinyali ile çarparak açı algılayıcı çıkış sinyallerini oluşturmaktadır. Benzetimlere gerçeklik katmak ve tasarımın gürültüye karşı etkilerini de göstermek amacıyla çıkış sinyallerine gürültü eklenmiştir. Eklenen gürültü tepeden tepeye 3 mV genliğinde, 1 GHz bant genişliğine sahip beyaz gürültüdür (Şekil 3.4). Açı algılayıcı modeli bloğu, benzetim için bloğa verilen ve okunan sinyaller Şekil 3.5’te gösterilmiştir. Açı algılayıcıya verilen pozisyon, tetikleme sinyali ve elde edilen çıkış sinyalleri Şekil 3.6’da gösterilmiştir.



Şekil 3.4 – Açı algılayıcı matematiksel modeli



Şekil 3.5 – Açı algılayıcı modellemesi ve benzetim şeması



Şekil 3.6 – Açı algılayıcı modeli giriş ve çıkış sinyalleri

3.2.3. AÇI ALGILAYICI TETİKLEME SİNYALİ

Açı algılayıcının çalışması için tetikleme sinyaline ihtiyacı vardır. Tetikleme sinyali ikincil sarımları tetikleyerek çıkış sinyallerini oluşturmaktadır. Tetikleme sinyali isterleri kullanılacak açı algılayıcının yapısına göre farklılık göstermekle birlikte genellikle 50 Hz – 20 kHz frekansları aralığında, 5 V ile 30 V arası bir genliktedir. Gerçekleştirilen tasarımda tetikleme sinyali 5 kHz frekansında 16 V genliğinde bir sinüs sinyali olarak seçilmiştir. Sayısal olarak bu sinyalin oluşturulup sayısaldan analoğa çevirici entegre ile açı algılayıcıya verileceği düşünülerek tasarlanmıştır. Tasarım diğer frekans ve genlikler ile de uyumlu hale getirilebilecek yapıdadır.

Tetikleme sinyalinin oluşturulması için gerekli veri FPGA içinde tutulmaktadır. Sinyalin 500 kHz frekansında dışarıya verilmesi çözünürlük açısından uygun görülmüştür. 5 kHz'lik sinüs dalgası oluşturulabilmesi için 200 verilik 16 bit genişliğinde bir hafızaya ihtiyaç vardır. Her 2 μ s'de bir okunan veriler sıra ile FPGA dışına verilir. Son veriye gelindiğinde tekrardan başa dönülerek veri sıra ile FPGA dışına iletmeye devam edilir.

Bu tasarımda tetikleme sinyalinin sayısal olarak üretilmesi için sayaç ve hafıza alanı kullanılmıştır. Sayaç, sinüs dalgasının oluşturulması için gereken 200 değeri sırayla adreslemek için sıfırdan 199'a kadar saymaktadır. 199'a ulaştığında tekrar başa dönerek saymaya devam etmektedir. Bu sayaç hafızadan okunup iletilecek verinin adresini ifade etmektedir. Her adreste tutulan 16 bitlik bir değer vardır. Bu değerler sinüs oluşturmak için gerekli değerleri içermektedir. Soldan sağa doğru incelersek ilk bit işaret biti; iki, üç, dört ve beşinci bitler tam sayı bitleri, geri kalan bitler ise küsürat bitleridir. Adreslerdeki yazmaçların yapısı ve ifade ettikleri değerler Tablo 3.1'de verilmektedir. Adres sırası ile okunan değerler 500kHz ile okunduğunda 5kHz frekansında 16V genliğinde bir sinüs sinyali oluşturmaktadır.

	işaret biti	tam sayı bitleri (V)					küsürat bitleri (mV)									
bit numarası	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
değeri	işaret	8	4	2	1	500	250	125	62,500	31,250	15,625	7,813	3,906	1,953	0,977	0,488

Tablo 3.1– Tetikleme sinyali tablosu yazmaç yapısı ve değerleri

Sayısal alanda yapılan tetikleme sinyali oluşturma tasarımı yukarıda anlatıldığı gibidir. Gerçek bir uygulamanın yapılabilmesi için sayısaldan gelen sinyal 500 kHz 16 bitlik bir sayısaldan analoğa dönüştürücü ile analog olarak üretilmelidir. Açık algılayıcı tarafından istenen voltaj ve akım isterini sağlamak için yükseltici ve daha yumuşak geçişli bir sinüs dalgası elde etmek için de analog düşük geçiren filtre kullanılması faydalı olacaktır.

3.2.4. SAYISAL TASARIM GİRİŞ VE ÇIKIŞ BLOKLARI

Benzetim ortamı ile sayısal ortam arası geçişler özel giriş ve çıkış blokları ile sağlanır. Bu bloklar kullanılan tasarım ve benzetim programına özgü bloklardır. Basitçe FPGA'nın bacaklarını temsil ederler. Bu bloklar arasında olan her şey FPGA'nın içindedir ve bu aralıkta sadece FPGA içindeki yapıyı temsil eden özel bloklar kullanılabilir.

Sayısal tasarım ile benzetim ortamı arasında geçişi sağlayan on altı bitten oluşan altı adet yazmaç vardır. Bunlardan iki tanesi sayısala giriş, dört tanesi sayısaldan çıkış yazmaçlarıdır.

Tasarımda açık algılayıcı çıkış sinyallerinin analogdan sayısala çevrilerek FPGA'ya ilettiği var sayılmıştır. Bu çeviriciyi temsilen açık algılayıcı modelinin çıkışları 500 kHz örnekleme hızı ile [-16,16) voltaj aralığını işaretli, sabit noktası 11. bitin solunda olan toplam 16 bit ile ifade edilmiştir. Bu bilgi gerçeklemeler için kullanılır ve sayısal ortama en üst seviye girişi sağlar. Bilginin tutulduğu yazmaç, sayısal olarak ADC ara yüzü ile haberleşen modülün elde ettiği değer olarak düşünülebilir. Açık algılayıcıdan okunan iki sinyal için bu yazmaçtan iki adet vardır. Yazmaç yapısı ve bitlerin ifade ettiği voltaj değerleri Tablo 3.2'de verilmiştir.

	işaret biti	tam sayı bitleri (V)					küsürat bitleri (mV)									
bit numarası	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
değeri	işaret	8	4	2	1	500	250	125	62,500	31,250	15,625	7,813	3,906	1,953	0,977	0,488

Tablo 3.2 – Açık algılayıcı sinyalleri sayısal ortama giriş ve çıkış yazmaçları

Açı algılayıcının ihtiyaç duyduğu tetikleme sinyali tasarımda sayısal olarak üretilmektedir. Tetikleme sinyalinin sayısalan analoğa çevirici aracılığı ile analoğa çevrilerek açı algılayıcının sürüldüğü var sayılmış ve gerçekleştirme modeli bu yönde oluşturulmuştur. Analoga çevrilmek üzere hazırlanan bilgi bir yazmaçta tutulur. Bu yazmacın yapısı ve değerleri Tablo 3.2’de verildiği gibidir. Sayısal ortamdaki çıkış yazmacıdır ve sayısalan analoga çevirici devreye analog olarak üretilmek üzere iletilen değer olarak düşünülebilir.

Tasarımda yapılan işlemler sonucunda üç adet bilgi elde edilir. Bunlar gerçek zamanlı açısal pozisyon tahmini, açısal hız ve devir sayısıdır. Her değer 16 bitlik yazmaçlarda tutulur. Benzetim sonuçlarının değerlendirilebilmesi için bu değerler çıkış bloğu kullanılarak benzetim ekranına yansıtılmıştır. Yazmaçların yapıları ve ifade ettikleri büyüklükler değerlerin elde edildiği bloklarda açıklanmıştır.

3.2.5. SAYISAL FIR FİLTRE

Açı algılayıcı çıkışında okunan sinyallerin kalitesini arttırmak ve gürültüyü olabildiğince elemek için bir sayısal filtre kullanılmasına ihtiyaç duyulmuştur. Özellikle okunan sinyallerin değeri küçükken, yani sinyal/gürültü oranı düşükken filtreleme yapmamak elde edilen açı bilgisini oldukça kötü etkilemektedir.

Filtre tasarımında ihtiyaç duyulan parametreleri belirlemek için MATLAB programının “FDA tool” isimli tasarım aracı kullanılmıştır.

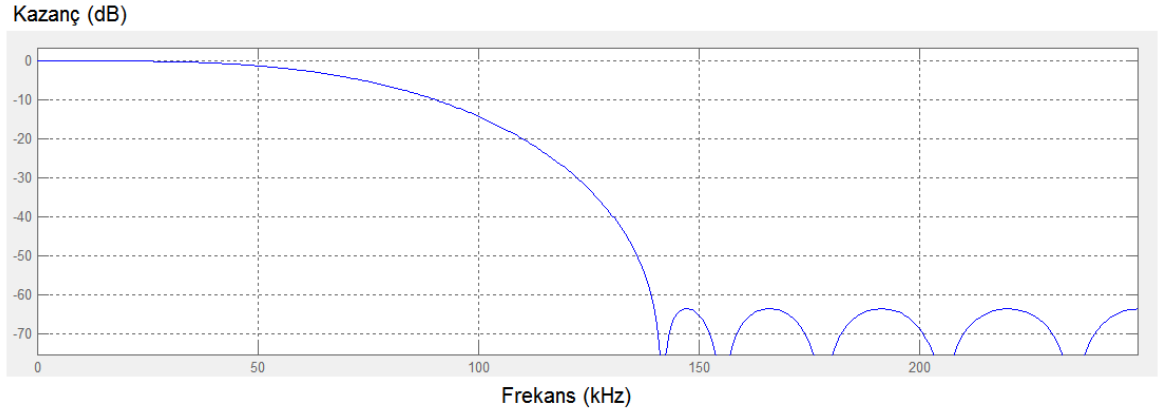
Açı algılayıcı çıkış sinyalleri motor ya da bağlı olunan parçanın dönüş hızına göre değişkenlik gösterse de okunan en yüksek frekans, tetikleme sinyalinin frekansında kabul edilebilir. Dış ortamdaki gelebilecek yüksek frekanslı gürültüyü engellemek için filtrenin düşük geçirgen olmasına karar verilmiştir.

Filtre tasarlanırken dikkat edilmesi gereken üç temel nokta vardı. Birincisi geçirdiği banttaki kazanç oranının olabildiğince sabit olmasıdır. Tasarımın sonunda elde edilmek istenen açı bilgisi, okunan iki sinyalin birbirine oranı ile elde edilmektedir. Bu yüzden geçirdiği banttaki kazanç oranı 0,001 dB değerini geçmeyecek şekilde seçilmiştir. İkinci önemli nokta filtrenin yarattığı gecikmedir. Filtrenin derecesi ve yarattığı gecikme birbiriyle doğru orantılıdır. Ancak gecikme de sistemi gerçek zamanlı pozisyon bilgisinden uzaklaştırmaktadır. Bu yüzden ikisi arasında bir denge sağlanmalıdır. Üçüncü önemli nokta ise okunan sinyalin bozulmaması için filtrenin

kesme frekansı en az tetikleme sinyali frekansının iki katı olmalıdır. Sistemdeki filtre tasarımı öncelikli olarak bu parametrelere dikkat edilerek yapılmıştır. Tasarlanan sayısal FIR filtrenin özellikleri Tablo 3.3’de verildiği gibidir. Filtreye ait önemli parametre ve performans grafikleri Şekil 3.7, Şekil 3.8, Şekil 3.9 ve Şekil 3.10’da verilmiştir.

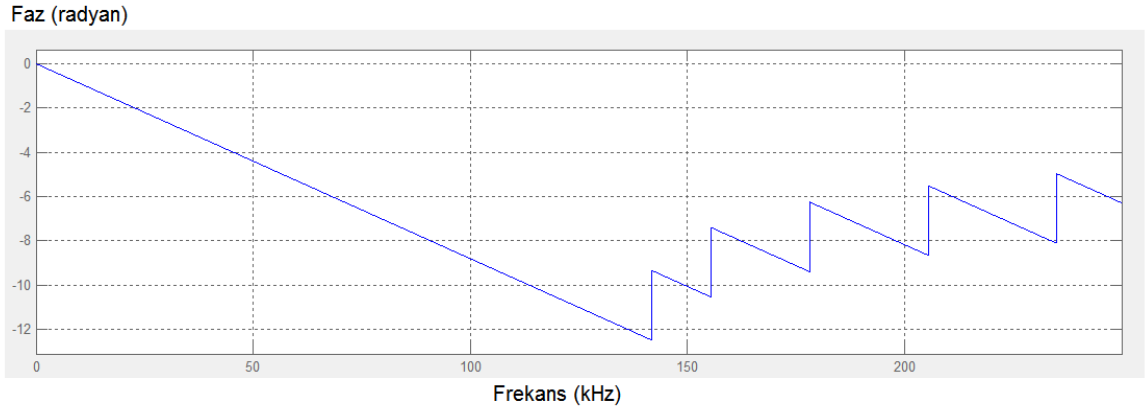
Filtre özellikleri	
Filtre tipi	Düşük Geçirgen
Örnekleme sıklığı	500 kHz
Geçirme Bandı	10 kHz
Geçirme Bandı Genliği	0,001 dB
Durdurma Bandı	140 kHz
Durdurma Bandı Genliği	60 dB
Filtre yapısı	FIR
Filtre uzunluğu	15
Kararlılık	Kararlı
Filtre katsayıları	0.0010706385891023462 -0.0029423675819401011 -0.017131959922577805 -0.025230878248754741 0.0139128879014294 0.12208668005962754 0.25230507990323259 0.31182156628534796 0.25230507990323259 0.12208668005962754 0.0139128879014294 -0.025230878248754741 -0.017131959922577805 -0.0029423675819401011 0.0010706385891023462

Tablo 3.3 – Tasarlanan sayısal FIR filtrenin özellikleri



Şekil 3.7 – Frekansa göre kazanç değişim grafiği

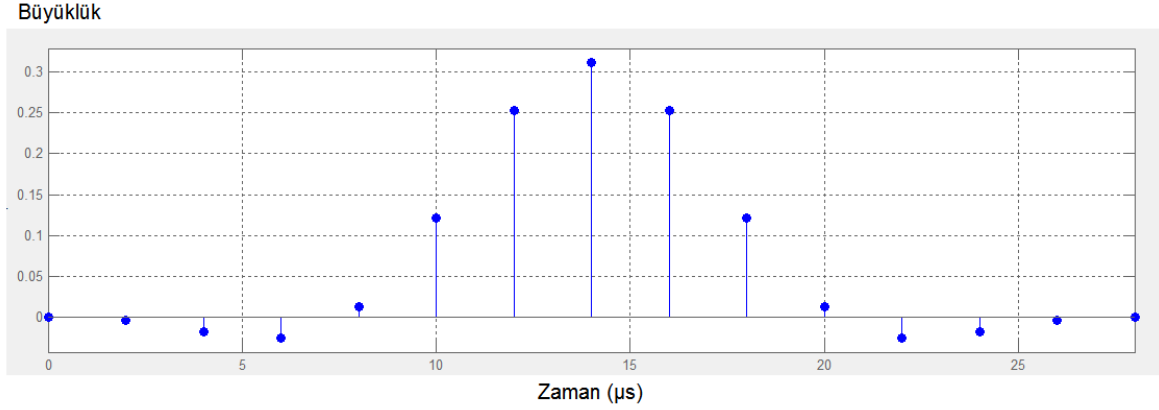
Şekil 3.7'de gösterilen grafik, filtrenin girişindeki sinyalin frekansına göre filtre çıkışına hangi kazanç oranı ile aktarılacağını göstermektedir. İstenildiği üzere giriş sinyali 10 kHz frekansına kadar en fazla 0,001 dB'lik bir kazanç oranı ile filtre dışına iletilmektedir. Giriş sinyalinin frekansı arttıkça çıkışta görülen sinyalin gücü düşmekte ve 140 kHz'e ulaştığında -60 dB'ye kadar düşürülmektedir. Daha yüksek frekanslarda ise sinyal kazanç oranı -60 dB ya da daha düşüktür.



Şekil 3.8 - Frekansa göre faz değişim grafiği

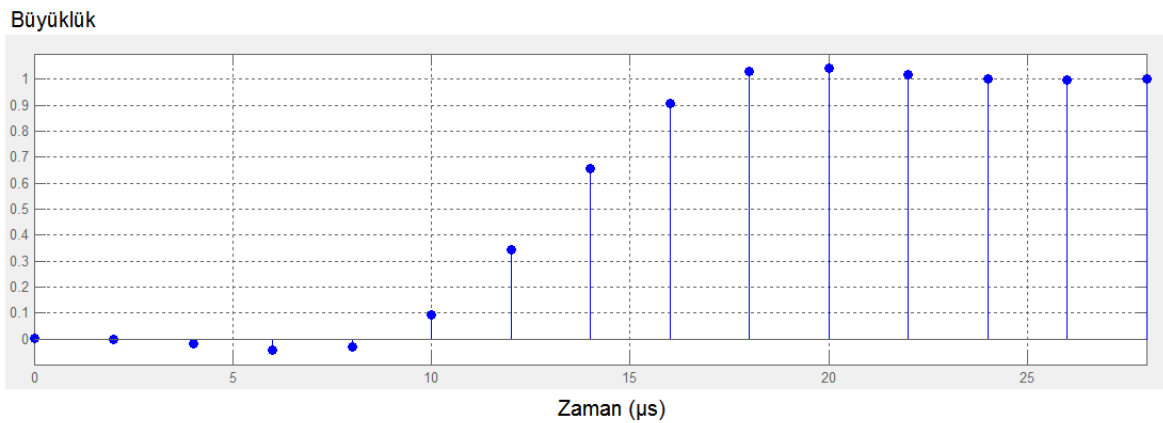
Şekil 3.8'de gösterilen grafik, sinyalin frekansına göre giriş ve çıkış arasında oluşan faz gecikmesini ifade etmektedir. Filtre dolayısı ile yaşanacak gecikme hakkında bilgi vermektedir. Tasarımda kullanılan tetikleme frekansı 5 kHz olduğu için,

gerçekleştirilen tasarımda filtrede yaşanacak faz kayması yaklaşık -0,43 radyan (25 derece) olmaktadır.



Şekil 3.9 - Zamana göre dürtü tepkisi büyüklüğü grafiği

Giriş sinyali olarak filtreye 1 birim büyüklüğünde anlık bir dürtü verildiği zaman filtrenin çıkışında yarattığı etki Şekil 3.9'daki gibidir. Dürtünün etkisi 28 µs sonrasında hesaplama girmemekte ve dolayısıyla yok olmaktadır. Hesaba katıldığı zaman zarfında ise en fazla dürtü genliğinin 0,32'si oranında çıkışı etkilemektedir.



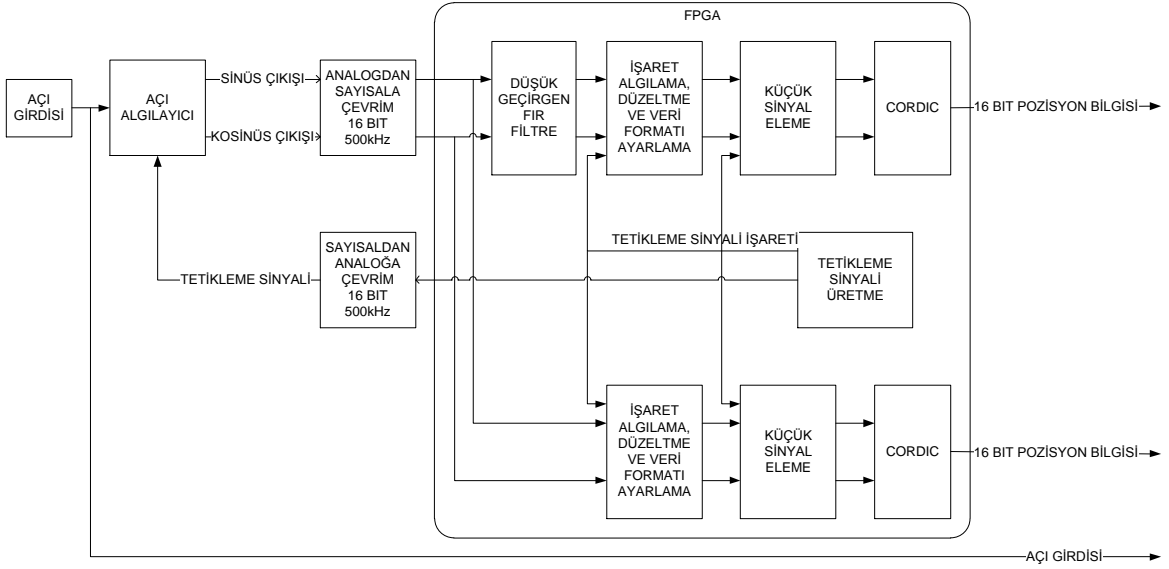
Şekil 3.10 - Zamana göre basamak değişimi tepkisi grafiği

Filtreye giriş sinyali olarak başlangıç anında 0 birimden 1 birime deęişim verildiğinde filtre çıkışındaki etki Şekil 3.10'da gösterilmektedir. 24. µs'de filtre çıkışındaki sinyal tam olarak oturmakta, giriş ile aynı değere ulaşmaktadır.

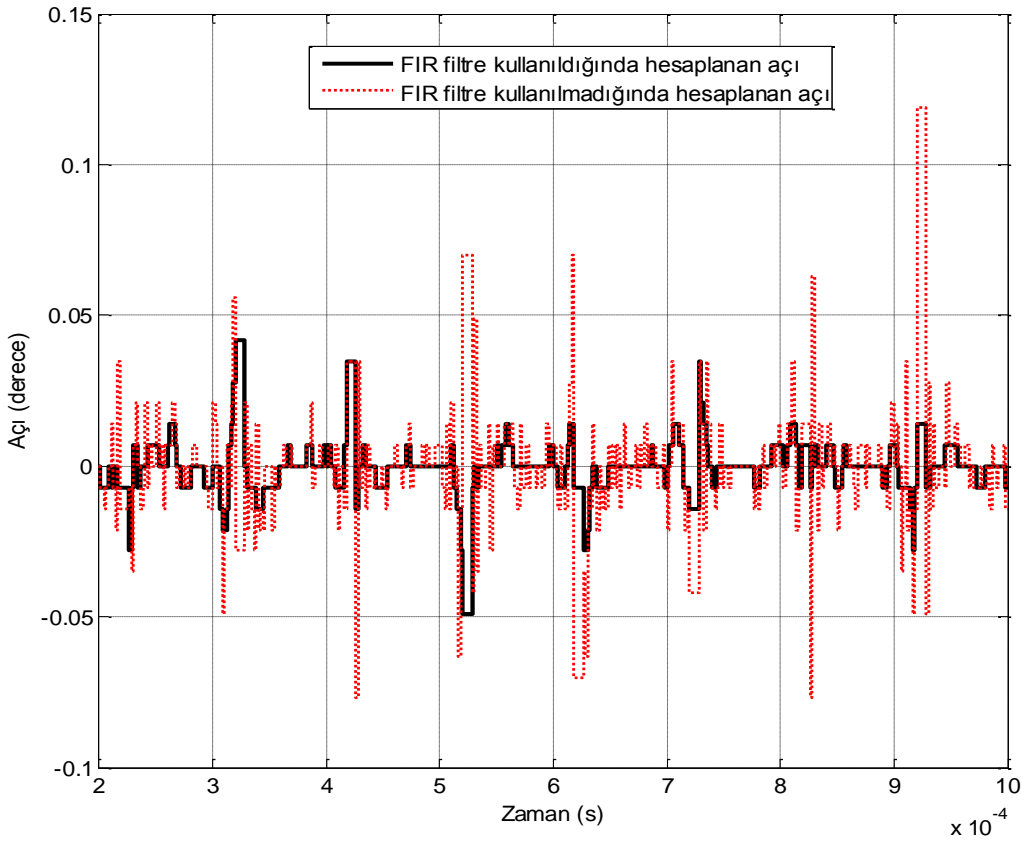
Tasarlanan filtrenin sayısal ortamda gerçekleşmesi için "System Generator" programının kütüphanesinde bulunan "FIR compiler 7.1" isimli donanım tasarımı kullanılmıştır. Bu bloğun kullanıcı ara yüzü ile ilgili parametreler girilerek istenilen filtre sayısal olarak gerçekleşmekte ve tasarlanan sisteme gömülmektedir.

Açı algılayıcı çıkış sinyallerinin analogdan sayısala çevrilmiş hali bu filtreye girmektedir. Bu yüzden giriş 11 küsarat bitli ve işaretli, toplam 16 bit olacak şekilde ayarlanmalıdır ve tasarlanan filtrenin katsayıları girilmelidir. Açı algılayıcıdan okunan iki farklı sinyal de filtreleneceği için filtre iki kanallı olarak seçilmelidir. Çözünürlüğe faydası olması açısından filtre çıkışı 18 bit (1 işaret, 5 tam sayı ve 12 küsarat biti) olarak belirlenmiştir. Filtrenin donanımsal olarak tasarlanması konusunda kullandığı donanımdan çok hızı ön planda tutması istenmiştir.

İdeal bir filtrede tasarlanan filtrenin giriş ve çıkış sinyalleri arasında beklenen gecikme 14 µs'dir ancak FPGA içindeki donanımsal yapı ve ek işlemlerden dolayı filtrenin giriş ile çıkışı arasında 18 µs'lik fark oluşmaktadır. FIR filtrenin performansı Şekil 3.11'de gösterilen yapı kullanılarak test edilmiştir. Filtre kullanmanın 45 derecelik açıda sabit duran bir rotor için tasarıma olan etkisi Şekil 3.12'de gösterilmiştir. Gelen sinyallerin genliği ve gürültü seviyesi ile orantılı olarak deęişmekle beraber hesaplanan pozisyon bilgisinde iyileşme sağlanmaktadır. Sonuçların daha belirgin olması için her iki açı algılayıcı çıkışına da 8mV genliğinde gürültü eklenmiştir.



Şekil 3.11 – Sayısal filtre kullanımının sonuca etkisi test şeması



Şekil 3.12 – 45 derecede sabit duran bir motor için sayısal filtrenin hataya etkisi benzetim sonucu

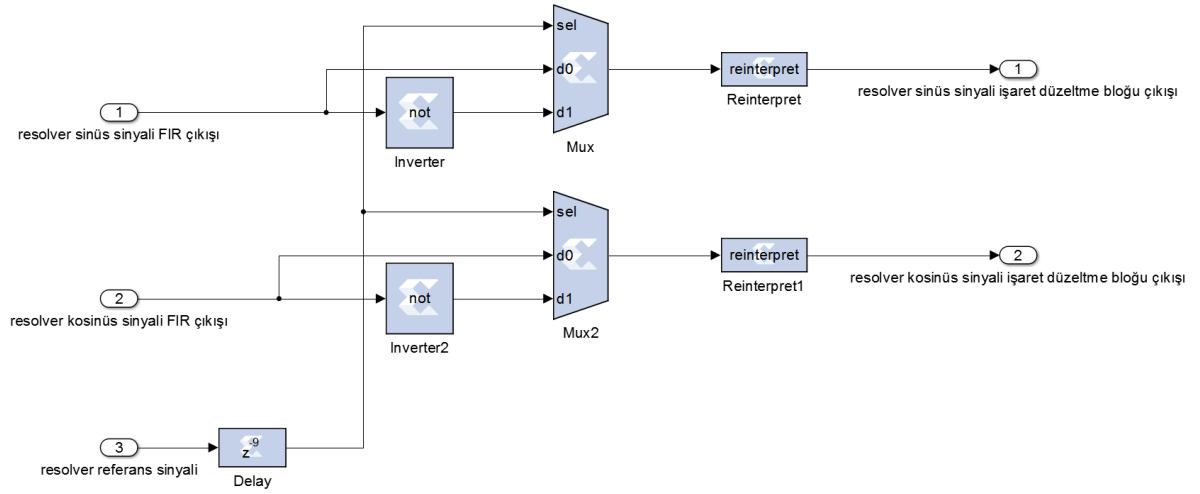
Şekil 3.12'den anlaşılacağı gibi FIR filtre, açı algılayıcıdan okunan verilerin kalitesini önemli oranda etkilemektedir. Özellikle açı algılayıcıdan okunan sinyallerin düşük olduğu bölgelerde filtre kullanılmadan hesaplanan açılarda anlık atlamalar oluşmaktadır. Filtre bu atlamaları önemli oranda bastırarak hesaplanan açının hatasını yüzde elliye varan oranlarla iyileştirmektedir.

3.2.6. İŞARET ALGILAMA, DÜZELTME VE VERİ FORMATI AYARLAMA BLOĞU

Açı algılayıcının çalışma prensibinden dolayı okunan sinyaller tetikleme sinyali ile yakından bağlantılıdır. Tasarım, okunan sinyallerin birbirlerine göre oranına dayalı bir sistem olduğu için tetikleme sinyalinin genliği sonucu pek fazla etkilememektedir. Ancak tetikleme sinyalinin işareti büyük önem taşır. Sinyallerin matematiksel ifadesi Bölüm 2'de (1), (2) ve (3) numaralı formüllerde aktarıldığı gibidir. TR (açı algılayıcı çevrim oranı) her zaman pozitifdir ancak $\sin(\gamma)$ ve $\cos(\gamma)$ değerleri rotorun bulunduğu çeyreğe göre işaret değiştirir. $\sin(\gamma)$ değeri γ açısı (0, 180) derece aralığındayken pozitif, (180, 360) derece aralığındayken ise negatiftir. $\cos(\gamma)$ değeri ise γ açısı (-90, 90) derece aralığındayken pozitif, (90, 270) derece aralığındayken ise negatiftir. CORDIC bloğu da bu bilgileri kullanarak açı bilgisini elde eder. Tetikleme sinyalinin işareti pozitifken bir sorun yoktur ancak negatif olması durumunda okunan her iki sinyal de eksi ile çarpılmış olur. Bu da açının yanlış çeyreklik açı diliminde hesaplanmasına sebep olur. Bu sorunun çözülmesi için işaret algılama, düzeltme ve veri formatı ayarlama bloğu kullanılmıştır. Blok tetikleme sinyalinin işaretini takip edip negatif olduğu yerlerde okunan sinyallerin işaretini tersine çevirerek yanlış işaret ile işleme devam edilmesini engellemektedir. Bu çarpma işleminde dikkat edilmesi gereken nokta ise çarpım işleminin doğru zamanda yapılmasıdır. Erken ya da geç yapılması büyük hatalar yaratır. Zamanlamayı ayarlamak için sinyalin sayısal ortamdaki basılması ile geri okunarak bu bloğa kadar ulaşması arasındaki zaman hesaplanmalıdır. Bu yol üzerinde sayısal analog çevirici, kullanılıyor ise analog düşük geçiren filtre ve yükseltici, açı algılayıcı, analogdan sayısal çevirici ve FIR filtre bulunmaktadır. Bu işlemlerin yarattığı toplam gecikme hesaplanarak yapılması gereken çarpma işlemi ile senkronizasyon sağlanmalıdır. Bu bloğun giriş çıkış sinyalleri ve yapılan işlem sırası ile Şekil 3.13 ve Şekil 3.14'te gösterildiği gibidir.



Şekil 3.13 – İşaret algılama, düzeltme ve veri formatı ayarlama bloğu giriş-çıkış sinyalleri



Şekil 3.14 – İşaret algılama, düzeltme ve veri formatı ayarlama bloğu

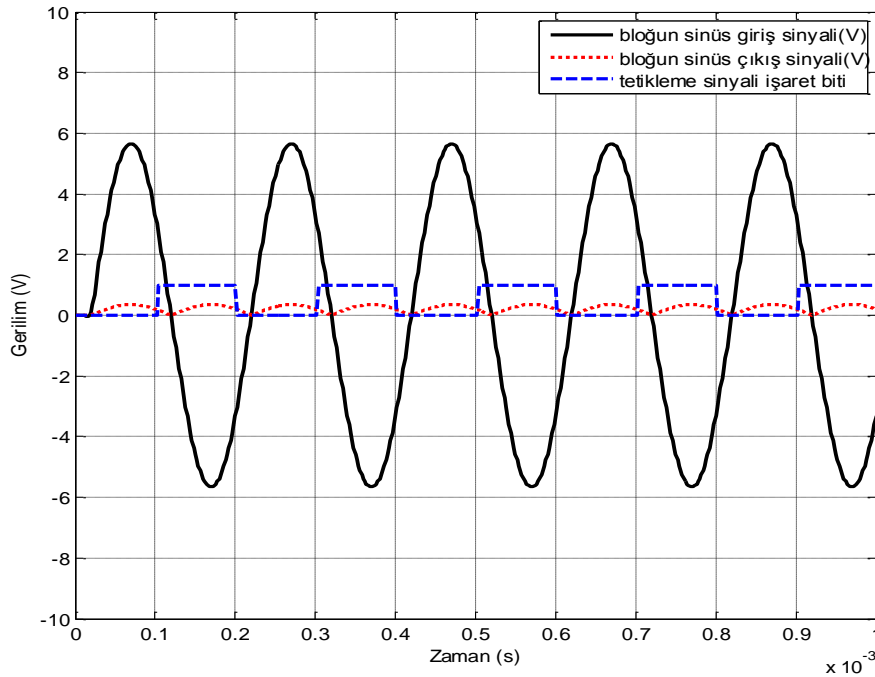
Bu bloğa giren sinyaller, FIR filtrenin çıkışındaki sinyaller ve açı algılayıcıya gönderilen tetikleme sinyalinin işaret bitidir. Yukarıda açıklanan gecikme tetikleme sinyaline yansıtılmıştır. Gerçeklenen tasarım için bu gecikme 18 μ s'dir. Açı algılayıcı tetikleme sinyali pozitifken okunan bit sıfır, negatifken birdir. Bu göz önünde bulundurularak '0' olması durumunda açı algılayıcıdan gelen sinyaller aynen iletilmiş, '1' olması durumunda ise sinyaller ikinin tamamlayıcıları yöntemine göre ters çevrilerek iletilmiştir. Bu blokta son yapılan işlem ise veri formatının ayarlanmasıdır. Bloğa giren sinyaller 1 işaret, 5 tam sayı ve 12 küsurat bitinden oluşmaktadır. Ancak CORDIC bloğu giriş sinyallerini -1 ve 1 aralığında istemektedir. İsteri sağlamak için alınan verinin 12. bitinin solunda olan sanal virgöl 16. bitinin soluna kaydırılmıştır. Bu işlem ile (-8,8) aralığında okunan sinyal 8'e bölünerek (-1,1) aralığına taşınmış olmaktadır. Yapılan işlem öncesi ve sonrası bloğun giriş ile çıkış yazmacının yapısı ve bitlerin ifade ettiği değerler Tablo 3.4'te verilmiştir. Bu

şekilde bölme işlemine gerek kalmadan, FPGA içerisinde kapı kullanmadan, gecikme yaratılmadan ve bilgide kayıp yaşanmadan ister sağlanmıştır.

		YAZMAÇ BITLERİ DEĞERLERİ																	
Bit numarası		18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
GİRİŞ sinyali	işaret	16	8	4	2	1	0,5	0,25	0,125	0,0625	0,03125	0,01563	0,00781	0,00391	0,00195	0,00098	0,00049	0,00024	
ÇIKIŞ sinyali	işaret	1	0,5	0,25	0,125	0,0625	0,03125	0,01563	0,00781	0,00391	0,00195	0,00098	0,00049	0,00024	0,00012	0,00006	0,00003	0,00002	

Tablo 3.4 - İşaret algılama, düzeltme ve veri formatı ayarlama bloğu giriş ve çıkış yazmaçları yapısı ve değerleri

Bloğa giren açı algılayıcı sinüs çıkış sinyali, açı algılayıcı tetikleme sinyali ve bloğun sinüs çıkış sinyali Şekil 3.15'te gösterilmiştir. Benzetim 45 derece açıda sabit duran bir açı girdisi kullanılarak yapılmıştır.



Şekil 3.15 - İşaret algılama, düzeltme ve veri formatı ayarlama bloğu benzetim sonucu

Şekil 3.15'te görüldüğü üzere tetikleme sinyalinin negatif olduğu algılandıktan ve yeteri süre (18 μ s) beklendikten sonra bloğa giren sinyal tetikleme sinyalinin işaretiyle çarpılmaktadır. Sonrasında 3 bitlik sanal virgülü sola kaydırma işlemi yapılarak okunan sinyalin değeri 8'e bölümdükten sonra blok çıkışına iletilmektedir.

3.2.7. KÜÇÜK SİNYAL ELEME BLOĞU

İşaret algılama, düzeltme ve veri formatı ayarlama bloğundan çıkan iki sinyal bu bloğa girer. Bu sinyallerin matematiksel ifadesi aşağıdaki gibidir:

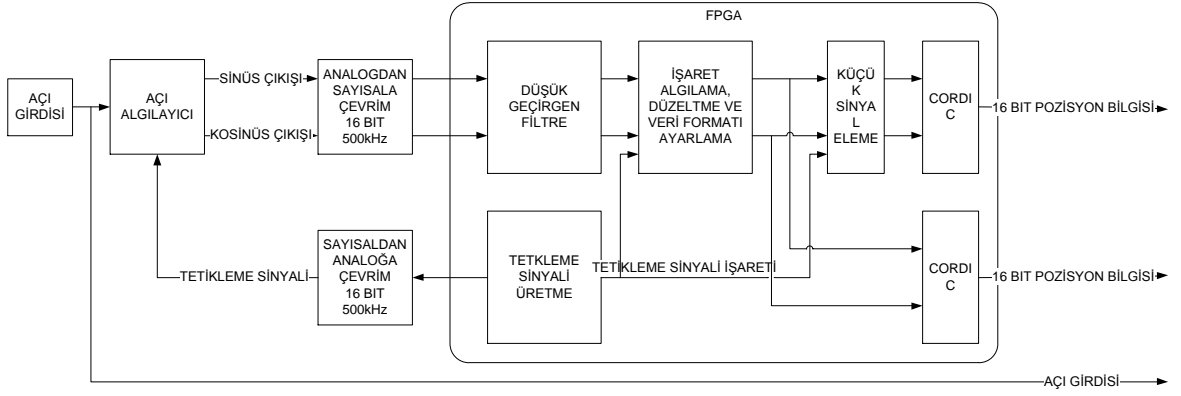
$$V_1 = TR \times |V_R| \times \sin(\theta) / 8 \quad (11)$$

$$V_2 = TR \times |V_R| \times \cos(\theta) / 8 \quad (12)$$

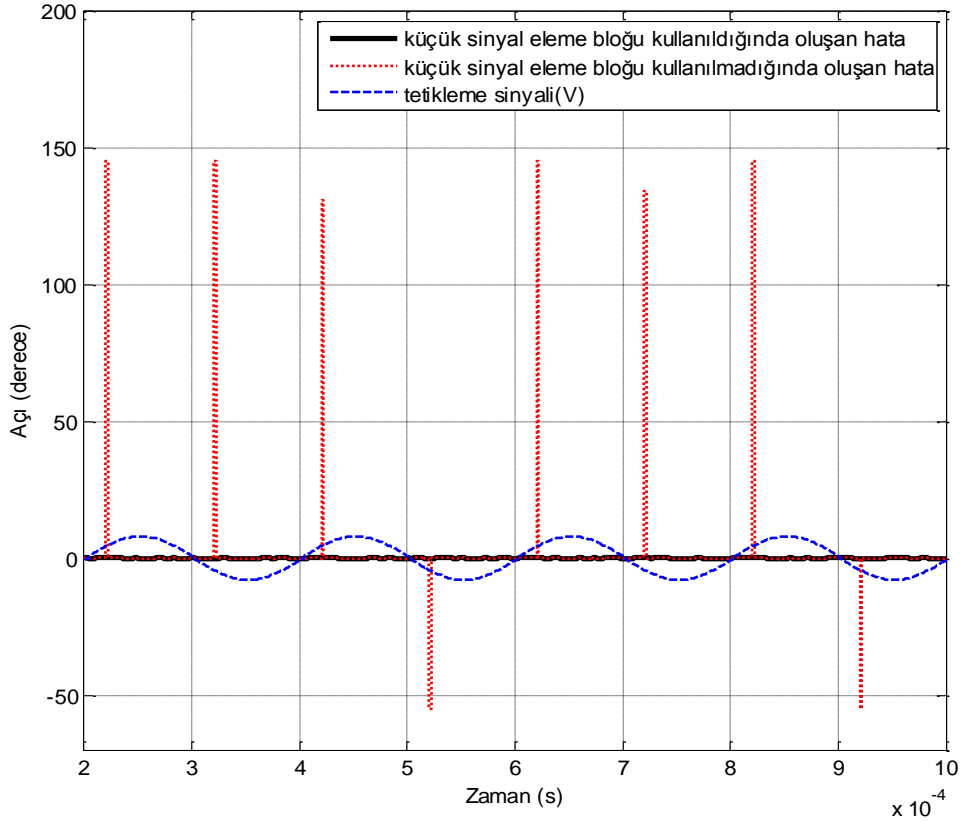
Formül 9 ve 10'dan da anlaşılacağı gibi tetikleme sinyalinin küçük olduğu yerlerde bu iki sinyal de küçük olmaktadır. Bu iki sinyal bir sonraki blok olan CORDIC bloğunun giriş sinyalleridir ve açı bilgisinin oluşturulması için bu sinyaller kullanılır. Ancak sinyal/gürültü oranının azaldığı ve bu sinyallerin çok küçük değerler aldığı bölgelerde açı hesaplanmasında büyük hatalar çıkabilir. Küçük sinyal eleme bloğunun amacı hatanın çok arttığı bölümlerdeki sinyalleri ihmal ederek doğru sonuçlardan uzaklaşılmasını engellemektir.

Küçük sinyallerin elenmesi için iki temel bilgiye ihtiyaç vardır. Birincisi tetikleme sinyalinin işaret değiştirme zamanı ikincisi ise tetikleme sinyalinin sayısal dışına gönderilmesi ile bu bloğa ulaşıncaya kadarki zamandır. Tetikleme sinyalinin işaret değişimi bu sinyal zaten sayısal olarak üretildiği için kolaylıkla bilinebilir. İkinci ihtiyaç duyulan zaman ise bu tasarım için 18 µs'dir. Bu blok tetikleme sinyalinin işaret geçişini algıladığı zaman bir sayaç başlatır. Sayaç sayısal bloğun çalışma saati olan 10 ns'de bir arttırılır ve 180 µs'lik bekleme zamanı için 18000 saat vuruşu sayılır. Pozisyonun gerçek zaman takibinden çok uzaklaşmaması için veri olabildiğince az süre bloklanmalıdır. Yapılan tasarım için açı algılayıcıdan okunan veri, toplam sürenin %92'sinde kullanılıp tetikleme sinyalinin sıfırı kestiği bölge etrafındaki %8'lik zaman diliminde ihmal edilmiştir. 5 kHz'lik bir sinüs sinyali her 100 µs'de bir sıfırı kesmektedir. Yüzde sekizin ihmal edilmesi, sıfır kesişiminin 4 µs önce ve sonrasını ihmal etmek demektir. Bunu sağlamak için başlatılan sayaç 14000'e ulaştığında blok çıkışındaki veri güncellenmez. Sayaç 22000'e ulaşana kadar veri güncellenmemeye devam edilir. 22000'e ulaştığı zaman bloğa ulaşan veriler tekrardan bir sonraki bloğa iletmeye devam edilir. Sayaç sıfırlanır ve bir sonraki işaret değiştirme anı beklenir. Bu işlemler bütün çalışma süresi boyunca uygulanır.

Modülde yapılan sinyal bloklama işinin sonuca olan etkisini göstermek için gerçekleştirilen yapıldığı test blok şeması ve gerçekleştirme sonuçları sırası ile Şekil 3.16 ve Şekil 3.17'de gösterilmiştir.



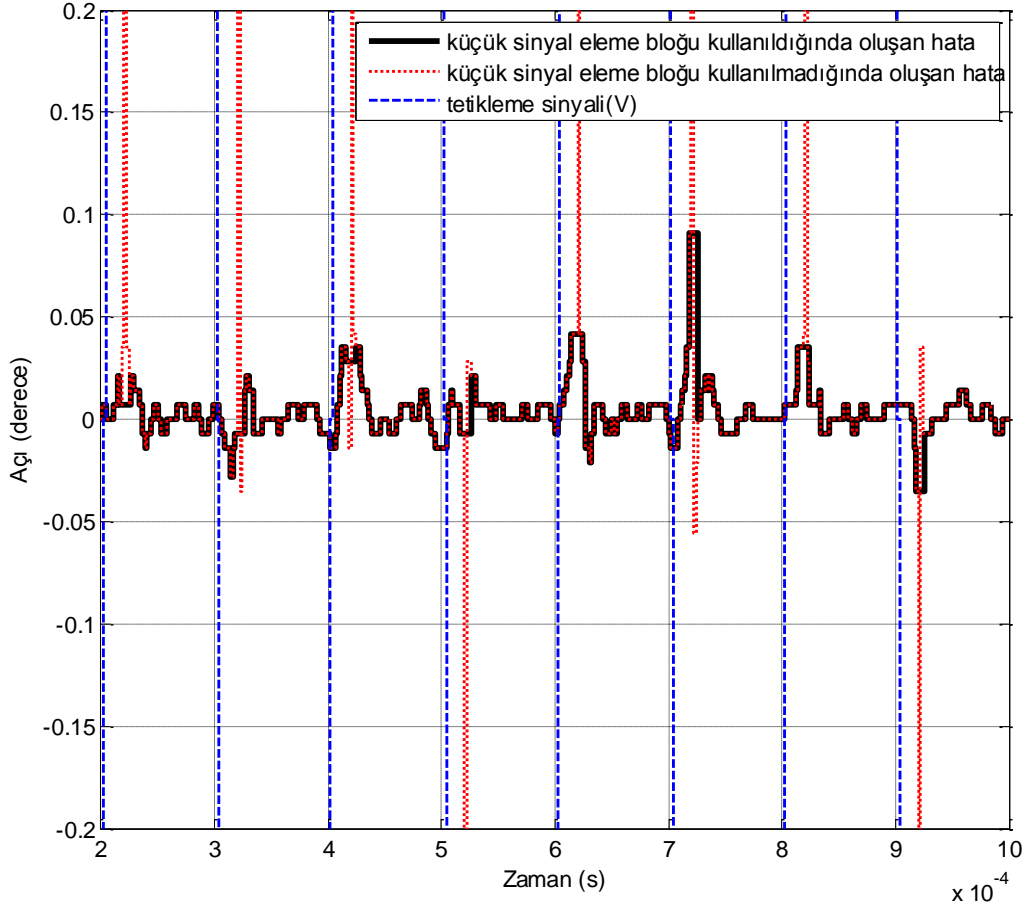
Şekil 3.16 – Küçük sinyal eleme bloğunun sonuca etkisi test şeması



Şekil 3.17 - Küçük sinyal eleme bloğunun hataya etkisi benzetim sonucu

Şekil 3.17'de görüldüğü gibi düşük sinyal eleme bloğu kullanılmadığı zaman CORDIC bloğu çıkışında hesaplanan açı hatası çok yükselmektedir. Bunun sebebi okunan sinyallerin küçüldüğü zaman dilimlerinde gürültünün sinyale ağır basması

ve rastgele denilebilecek açı sonuçları elde edilmesidir. Küçük sinyal eleme bloğu kullanıldığında ise bu büyük hataların engellendiği görülmektedir. Sonuçların daha açık görülmesi için Şekil 3.17'nin yakınlaştırılmış hali Şekil 3.18'de gösterilmiştir.



Şekil 3.18 - Küçük sinyal eleme bloğunun hataya etkisi benzetim sonucu yakınlaştırılmış hali

Şekil 3.18'de görüldüğü gibi tetikleme sinyalinin sıfırını kestiği andan yaklaşık 18µs sonra, küçük sinyal eleme bloğunun kullanılmadığı durumda hesaplanan açı bilgisinde büyük sıçramalar olmaktadır. Bu sıçramalar, blokta gerçekleştirilen işlemler ile kesilerek bir sonraki bloğa yanlış bilginin iletilmesi engellenmektedir.

3.2.8. CORDIC BLOĞU

CORDIC bloğunun amacı, okunan iki sinyal değerinin kullanılarak açı bilgisinin elde edilmesidir. Bloğun girişindeki sinyaller tetikleme sinyalinin büyüklüğü ile dönüşüm

oranı, $\sin(\gamma)$ ve $\cos(\gamma)$ değerlerinin çarpımıdır. Bu bilgiler kullanılarak γ sembolü ile ifade edilen açı bilgisini elde etmek için trigonometrik bir işlem uygulanmalıdır. Okunan sinyallerin Bölüm 2’de verilen (4) ve (5) numaralı formüller olduğu düşünülürse;

$$V_1 / V_2 = (TR \times A \times \sin(\omega t) \times \sin(\theta)) / (V_2 = TR \times A \times \sin(\omega t) \times \cos(\theta)) \quad (13)$$

işlemine göre tetikleme sinyali ve dönüşüm oranından bağımsız bir değer elde edilir. Gerekli sadeleşmeler yapıldığında elde edilen sonuç aşağıdaki gibidir.

$$V_1 / V_2 = \sin(\theta) / \cos(\theta) = \tan(\theta) \quad (14)$$

θ ile ifade edilen açı bilgisi ark tanjant (V_1 / V_2) formülü kullanılarak elde edilebilir.

$$\theta = \text{ark tanjant} (V_1 / V_2) \quad (15)$$

Bu trigonometrik işlemin sayısal ortamda gerçekleştirilip açı bilgisinin elde edilmesi için CORDIC ismi verilen özelleştirilmiş algoritmalar vardır. Tasarımda bu işlemin gerçekleştirilmesi için “System Generator” programının kütüphanesinde bulunan CORDIC 6.0 isimli modül kullanılmıştır.

CORDIC algoritması çeşitli trigonometrik işlemi yapma kapasitesine sahiptir. Bunlardan biri de kullanacağımız ark tanjant trigonometrik işlemidir. Bloğun kullanıcı ara yüzü ile yapması istenilen işlem, giriş ve çıkış veri uzunluğu, algoritmanın oluşturulma mimarisi (seri ya da paralel), boru hattı modu çıkış bilgisinin birimi ve kullanılacak yuvarlama yöntemi seçilebilmektedir.

Yapılmak istenen işlem olarak ark tanjant seçildiği zaman bloğun girişi olan veriler alınarak algoritma çalıştırılır ve istenen açı bilgisi çıktı olarak elde edilir.

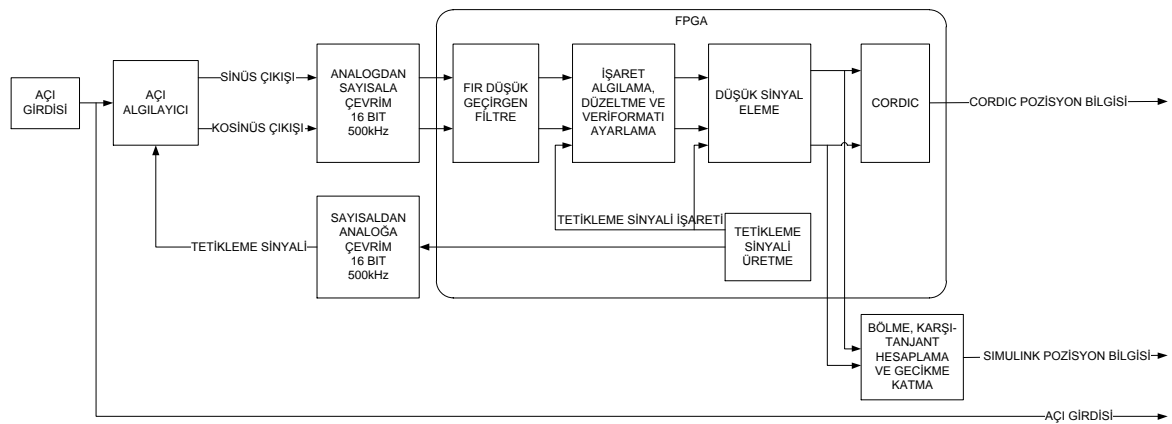
Bloğun girişi 18 bit olarak seçilir. Bu değer -1 ile +1 aralığında olmalıdır. Bir önceki bloğun veri formatı ayarlama bölümünde bu ister sağlanmış. Çıkış formatı olarak ise 16 bit seçilmiştir. Bu 16 bitin 1 biti işaret, 2 biti tam sayı, diğer bitleri ise küsurat bitleridir. Bu şekilde ayarlandığı zaman elde edilen bilginin çözünürlüğü 0,007 derecededir.

Algoritma mimarisi seri ya da paralel olarak seçilebilir. Bu FPGA içinde kullanılacak alan ve hızın belirlenmesini sağlar. 16 bitlik verinin paralel olarak hesaplanıp bir sonraki bloğa iletilmesi için paralel yapı kullanılmıştır.

Boru hattı modu yapılacak işlemin hızı ve kullanılacak kapı sayısı açısından dengede tutulması için dengeli mod olarak seçilmiştir. Bu mod ile gereksiz sayıda kapı kullanılmadan ve hızlı şekilde işlemler gerçekleştirilmektedir.

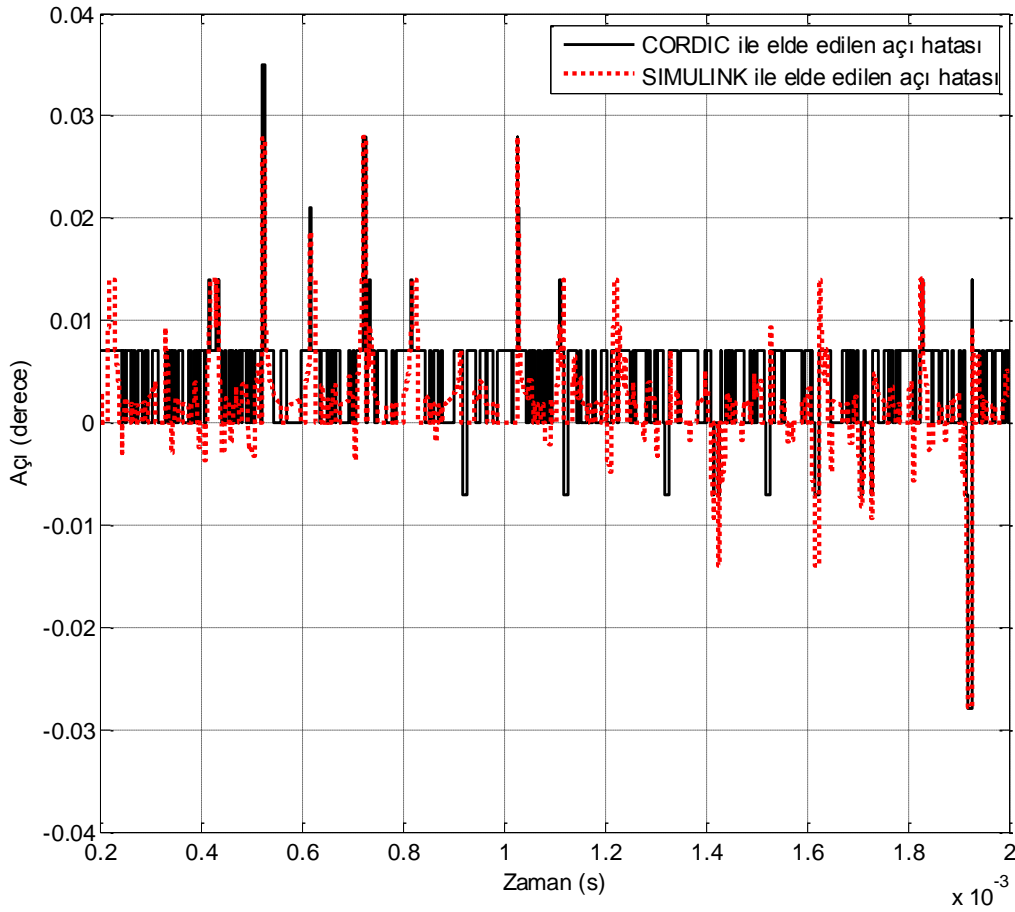
Çıkış bilgisi birimi radyan olarak ve 16 bitten sonrası yok sayılacak şekilde ayarlanmıştır.

CORDIC algoritmasının elde ettiği değer ile SIMULINK programının elde ettiği değerler Şekil 3.19'da gösterilen test yapısı kullanılarak karşılaştırılmış ve sonuçlar Şekil 3.20'de gösterildiği gibi elde edilmiştir.



Şekil 3.19 – CORDIC performansı test blok şeması

Şekil 3.19'daki sistem kullanılarak, aynı girdiler için CORDIC ve SIMULINK hesaplarından üretilen açı bilgilerinin farkları karşılaştırılmıştır.



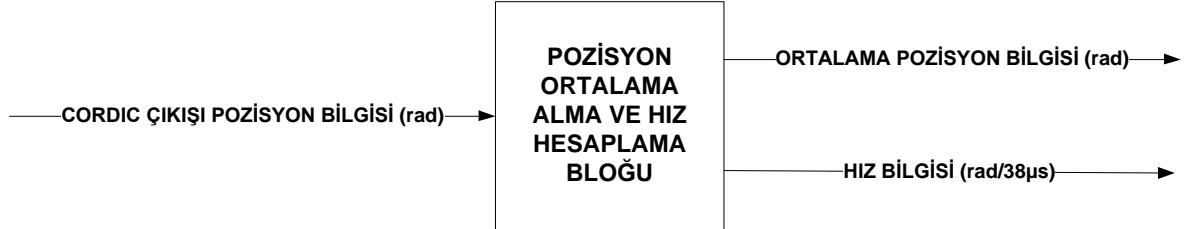
Şekil 3.20 – 45 derece pozisyon girdisi için CORDIC ve Simulink hataları karşılaştırması benzetim sonucu

Test, 45 derecelik sabit açı girdisi verilerek gerçekleştirilmiştir. Şekil 3.20’de görüldüğü gibi CORDIC bloğunun çıkışı ideal hesaptan en fazla 0,007 derece kadar uzaklaşmıştır. Bu da CORDIC bloğu çıkışında kullanılan 16 bit çözünürlüğe eşittir. Algoritma ile 16 bit çözünürlüklü sinüs ve kosinüs tabloları kullanılmadan istenilen hassasiyette trigonometrik işlem gerçekleştirilmiştir.

3.2.9. POZİSYON BİLGİSİ ORTALAMA ALMA VE HIZ HESAPLAMA BLOĞU

Bu bloğun amacı pozisyon bilgisinin doğruluğunu arttırmak ve rotorun dönüş hız bilgisini hesaplamaktır. CORDIC çıkışındaki pozisyon bilgisi anlık gürültüye ve okuduğu sinyalin genliğine göre atlamalar yapar. Bu anlık atlamaları

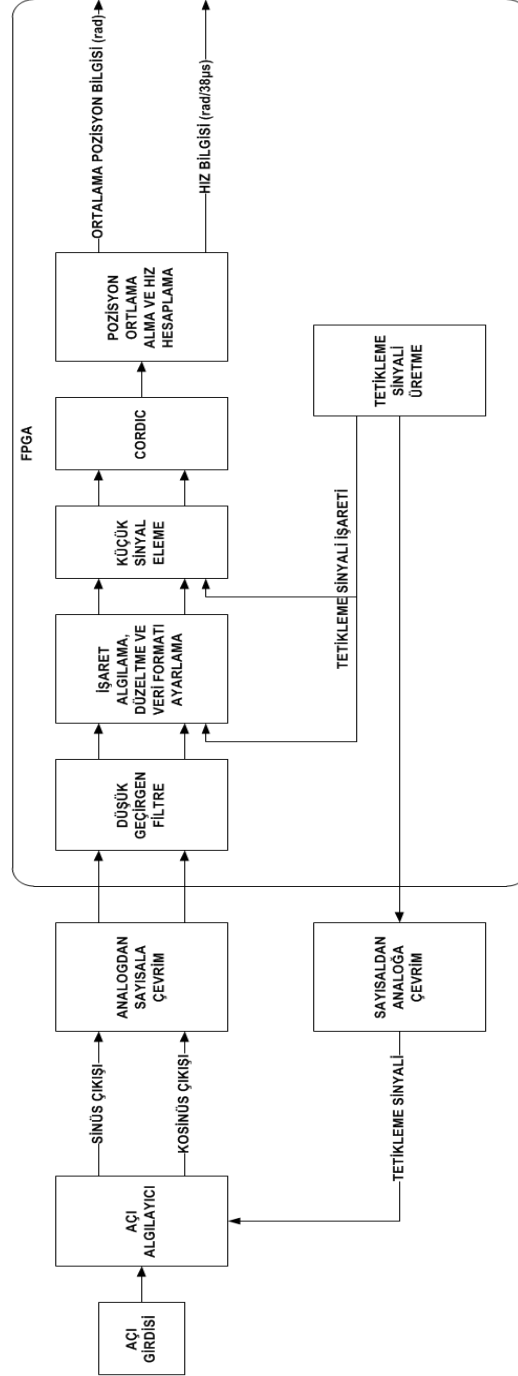
sönümlendirmek, gürültünün etkisinden olabildiğince kurtulmak ve daha hassas hız hesaplaması yapabilmek için ortalama alma yöntemi kullanılır. Ortalama alınarak elde edilen bilgi hem bir sonraki bloğa gönderilir hem de hız hesaplaması için kullanılır. Bloğun giriş ve çıkış sinyalleri Şekil 3.21’de gösterildiği gibidir.



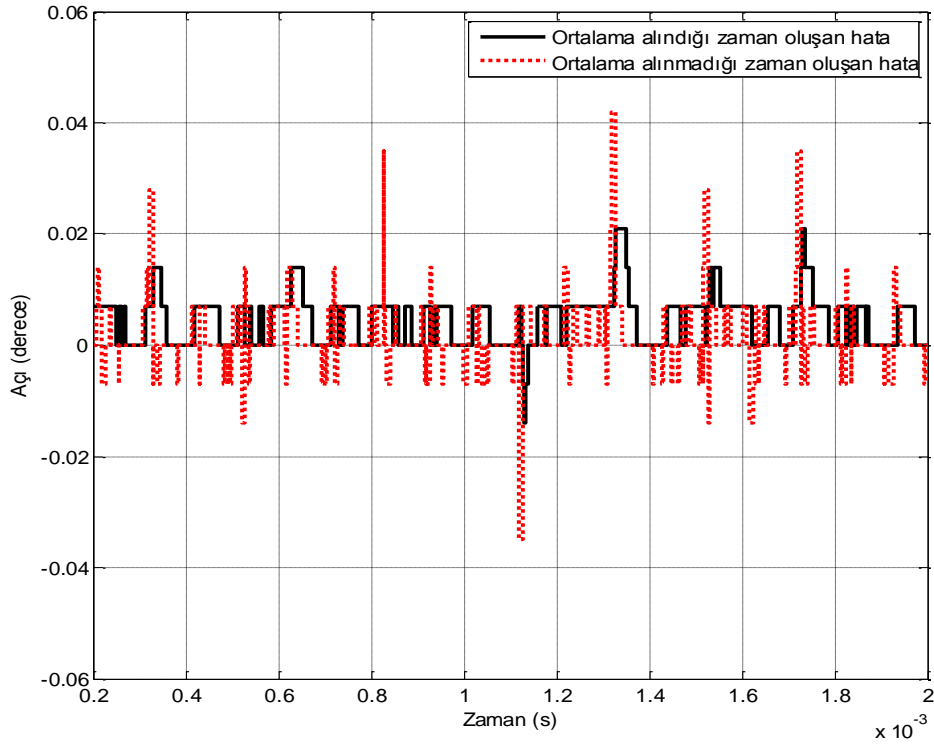
Şekil 3.21 – Pozisyon ortalama alma ve hız hesaplama bloğu giriş-çıkış sinyalleri

Bloğun girişi, 16 bitlik (1 bit işaret, 2 bit tam sayı ve 13 bit küsurat) radyan cinsinden pozisyon bilgisidir ve bu bilgi her 2 μ s’de bir önceki blok olan CORDIC tarafından güncellenmektedir. Girişteki her bilgiyi bir kez yakalayıp saklamak için blok içinde 2 μ s’de bir saat darbesi sinyali oluşturulur. Bloğun esas kullandığı saat 10 ns’lik sistem ana saatidir. Bu saatin vuruşları ile bir sayaç çalıştırılır. Sayaç 2 μ s’de bir darbe üretmelidir. Bu yüzden sayaç sıfırdan başlayarak 199’a kadar sayar ve 199 olduğunda bir darbe üreterek tekrardan sıfır değerine döner. Bloğun içindeki diğer işlemler bu 2 μ s’de bir gelen darbe ile tetiklenerek çalışır. Darbe sinyali her algılandığında blok girişindeki sinyal alınarak bir yazmaca kaydedilir. Bu yazmaç kayıt sırasında verinin değeri aynı tutulacak şekilde 20 bit ile ifade edilmiştir. Bu genişletmenin amacı ileride yapılacak işlemlerde çıkabilecek yüksek değerlere sahip sonuçların da veri kaybı yaşanmadan yapılabilmesidir. Alınan pozisyon bilgilerinin hafızada tutulması için 16 adet 20 bitlik yazmaç vardır. Son gelen bilginin en üstteki yazmaca kaydedileceği var sayılırsa her bilgi geldiğinde diğer bütün bilgiler bir alttaki yazmaca kaydırılır. İşlem için 16 yazmaç ayrıldığı için her darbe sinyalinde son yazmaçtaki bilgi kaybedilir. Bu şekilde CORDIC bloğundan okunan son 16 pozisyon bilgisi güncel olarak tutulmuş olur. Aynı zamanda her 2 μ s’de bir yazmaçlarda tutulan 16 veri toplanır ve 16’ya bölünür. 16’ya bölme işlemi toplama sonucunun 4 bit sağa kaydırılmasıyla elde edilir. Bu şekilde 16 bit ile ifade edilen son 16 pozisyon bilgisinin ortalaması elde edilmiş olur. Bu bilgi bir sonraki bloğa

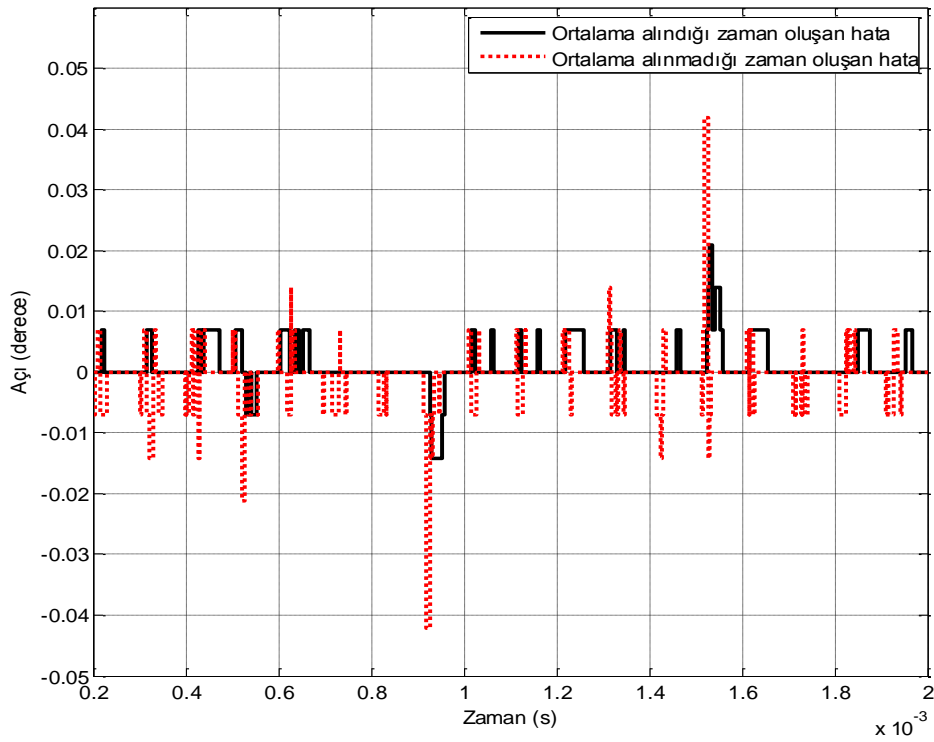
gönderilen iki çıkış sinyalinden biridir. Bloğun işlevselliğini ve sonuca olan etkisini göstermek için yapılan benzetimin blok şeması Şekil 3.22’de gösterilmiştir. Ortalama alma işlemi yapılmadan önce ve yapıldıktan sonraki pozisyon hataları benzetim sonuçları Şekil 3.23 ve Şekil 3.24’te verildiği gibidir.



Şekil 3.22 – Pozisyon ortalama alma ve hız hesaplama bloğu benzetim blok şeması



Şekil 3.23 – 0 derecelik pozisyon girdisi için ortalama alma öncesi ve sonrası pozisyon hataları benzetim sonucu



Şekil 3.24 - 45 derecelik pozisyon girdisi için ortalama alma öncesi ve sonrası pozisyon hataları benzetim sonucu

Şekil 3.23 ve Şekil 3.24'te ortalama hesaplamının açı hatasına olan etkisi gösterilmektedir. Benzetimler 0 ve 45 derecede sabit duran bir rotor için gerçekleştirilmiştir. Ortalama alma tekniği ile oluşabilecek hatanın 0,021 derecede kalması sağlanarak elde edilen açı bilgisinde 3 kata kadar iyileştirme sağlanmıştır.

Diğer hesaplanmak istenen bilgi ise birim zamanda oluşan açısal pozisyon değişimi, yani hız bilgisidir. Hız bilgisinin hesaplanma amacı bir sonraki blokta yapılacak olan gerçek zamanlı pozisyon tahmininde kullanılacak olmasıdır. Açı algılayıcıdan sinyalin örneklenmesi ile pozisyon bilgisinin üretilmesi arasında geçen hesaplama zamanı yaklaşık 38 μ s'dir. Bu yüzden hız bilgisinin birimi radyan/38 μ s olacak şekilde hesaplama yapılmıştır. Bu hesaplama ile elde edilen bilgi ek bir matematiksel işleme ihtiyaç duyulmadan bir sonraki blokta yapılan gerçek zamanlı pozisyon tahmininde kullanılabilir. Tasarlanan sistemin hesaplama kaynaklı gecikmesi zamanı olan 38 μ s süre içinde motorun hızına göre gerçek zamanlı açı ile hesaplanan açı bilgisi arasında bir fark oluşur. Bu fark motorun hızı ile doğru orantılıdır ve yüksek hızlarda gerçek zamanlı pozisyon hesabı yapabilmek için anlık hız bilgisine ihtiyaç vardır. Tablo 3.5'te motor hızına göre oluşabilecek açı değişim bilgisi verilmektedir.

ROTOR DEVİR HIZI		BİRİM ZAMANDA OLUŞAN AÇI DEĞİŞİMİ		
devir/dakika	devir/saniye	derece/s	derece/38 μ s	derece/2 μ s
1	0,016667	6	0,000228	0,000012
50	0,833333	300	0,011400	0,000600
150	2,500000	900	0,034200	0,001800
300	5,000000	1800	0,068400	0,003600
500	8,333333	3000	0,114000	0,006000
1000	16,666667	6000	0,228000	0,012000
5000	83,333333	30000	1,140000	0,060000
10000	166,666667	60000	2,280000	0,120000

Tablo 3.5 – Devir hızına göre oluşan açı değişimi tablosu

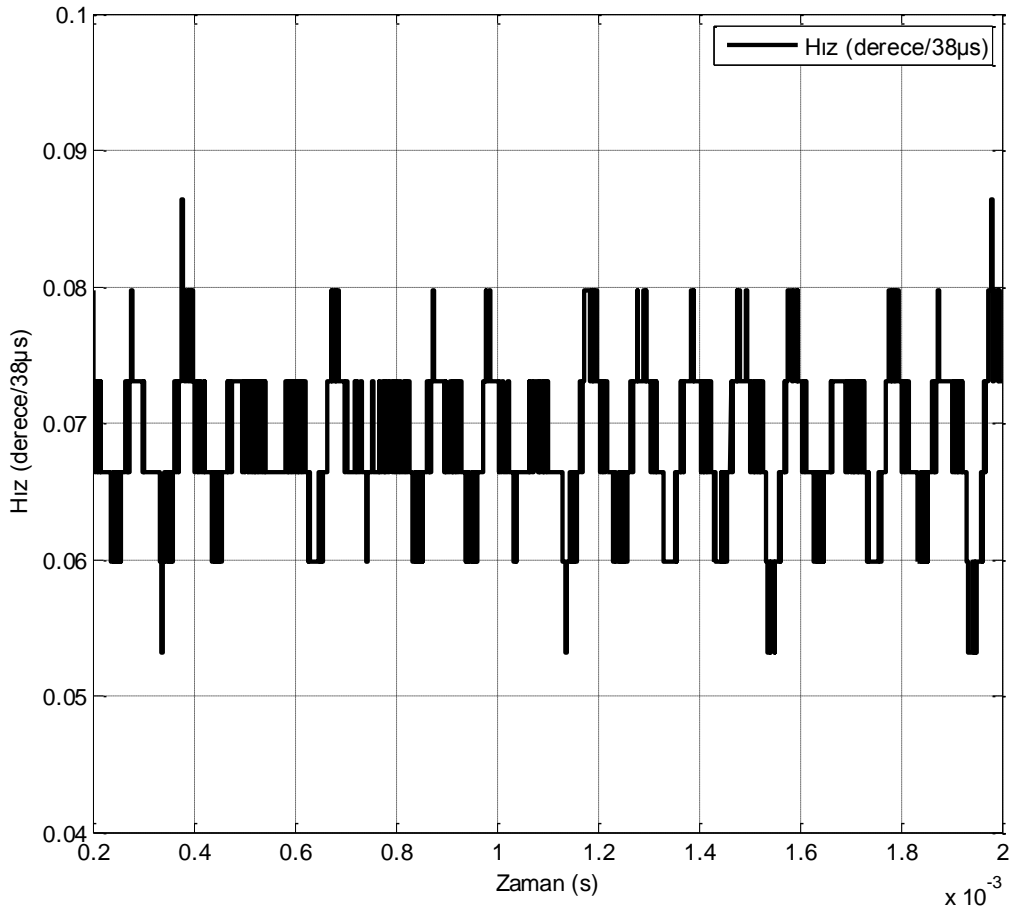
Tablo 3.5'ten anlaşılacağı gibi motor hızı arttıkça hesaplama süresinin yarattığı gecikme, elde edilen pozisyon bilgisinin gerçek zamanlı pozisyondan uzaklaşmasına sebep olmaktadır. Bu gecikme kaynaklı hatadan kurtulmak için kullanılan yöntem bir sonraki blokta detaylı şekilde anlatılmaktadır. Bu bloğun

görevi ise sonraki blokta kullanılmak üzere bir hız bilgisi elde etmektir. Ortalama açısal pozisyon bilgisinin her 2 μs 'de bir güncellendiği düşünülecek olursa son ve 19 öncesindeki ortalama pozisyon bilgisi arasındaki fark 38 μs 'de gerçekleşen açısal pozisyon değişimini vermektedir. Bu işlemin yapılabilmesi için son 19 ortalama pozisyon bilgisi yazmaçlarda tutulmuştur. Her yeni ortalama açı bilgisi elde edildiğinde yazmaçlardaki değerler bir yazmaç sonrasındakine kaydırılarak son 19 ortama pozisyon bilgisinin kaybolmadan hesaplanma zamanına göre sıra ile tutulması sağlanır. Hız bilgisini elde etmek için her yeni ortalama hesaplandığında, yani her 2 μs 'de bir son ortalama pozisyon bilgisi eksi 19 önceki ortalama pozisyon bilgisi işlemi yapılarak 38 μs içinde gerçekleşen açısal pozisyon değişim bilgisi elde edilir.

Hesaplanan hız bilgisi bir sonraki bloğa gönderilmeden önce mantıklı bir değer aralığında olup olmadığı kontrol edilmektedir. Hesaplanan yönsüz hız bilgisinin (elde edilen hız bilgisinin mutlak değeri) arasında bulunması gereken alt ve üst limitleri bulunmaktadır. Üst limit motor ya da açısal pozisyonu takip edilmek istenilen parçanın olası en yüksek hızıdır. Bu sınırın üst limit olarak girilmesi olası yanlış yüksek hız hesabının çıkış olarak verilmesini engellemektedir. Hız hesabının gerçek sınırların dışında çıkmasının en olası durumu motorun tur geçiş noktasından geçmiş olmasıdır. Bu nokta, yapılan tasarım için π noktasıdır. CORDIC algoritması 0 - π aralığını pozitif değerler ile $\pi - 2\pi$ aralığını ise negatif değerler ile ifade etmektedir. Bu noktadan geçiş olması durumunda ortalama pozisyon bilgisi ve dolayısıyla hız bilgisinde yüksek hatalar olmaktadır. Bu hataların sistemden verilen son pozisyon bilgisi tahminine ve hız bilgisine yansıtılmaması için üst limit belirlenmelidir. Hesaplanan hız bu limitin üzerinde ise blok tarafından hız bilgisi sıfır olarak gönderilmektedir. Alt limit ise gürültü kaynaklı oluşabilecek yanlış hesapların önüne geçmek amacı ile belirlenmiştir. Ortam gürültüsüne göre elde edilen ortalama pozisyon bilgisinin son 3 bitinde hassasiyet kaybolabilmektedir. Bu son 3 bitin yaratabileceği yaklaşık 0,034 derecelik atlamalar gürültü kaynaklı olabileceği için ihmal edilmekte ve hız bilgisi olarak sıfır değeri gönderilmektedir. Bu atlama Tablo 3.5'ten de görülebileceği gibi 150 devir/dakika hızı ile dönüsel hareket yapan bir rotorun 38 μs 'de kat edeceği açı değişimine denk gelmektedir. Kısaca bu hızın altındaki sistemlerde hız hesabı verimli bir şekilde yapılamayacağı için sonuç

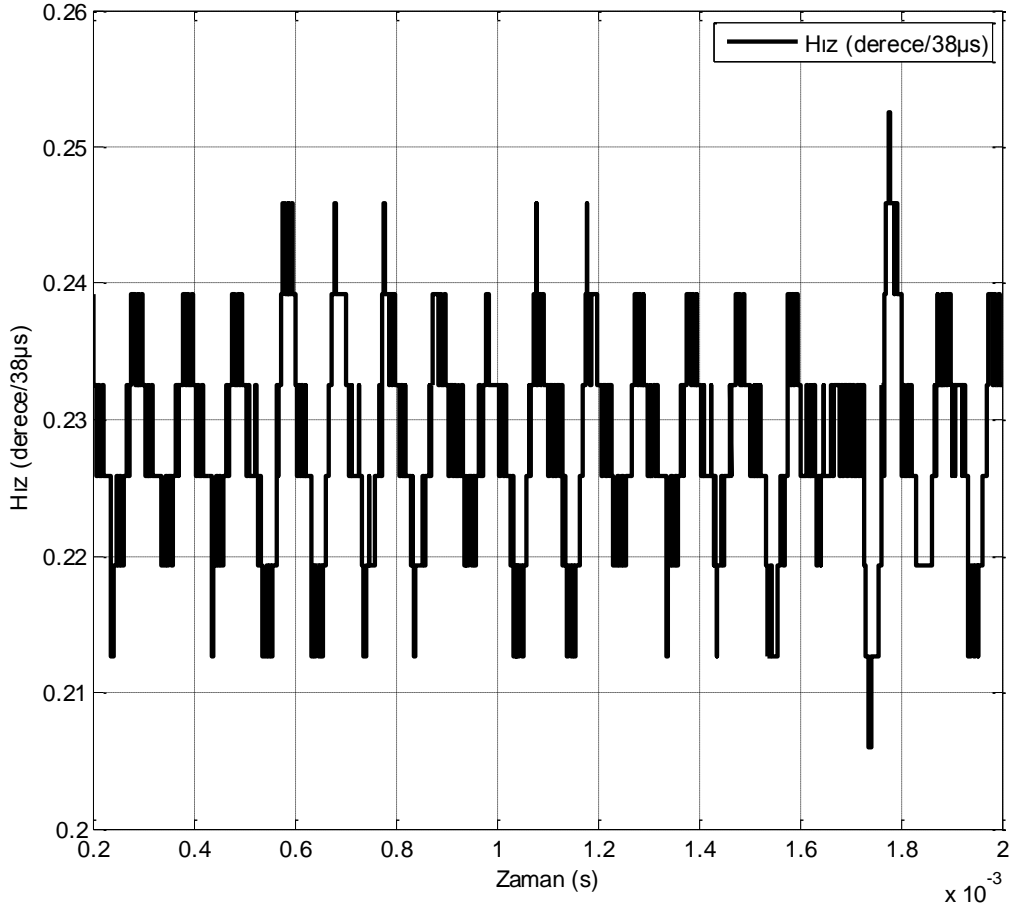
hatasını arttırmamak ve yanlış hız bilgisi üretmemek için 0,034 derece/38 μ s altında hesaplanan ortalama açısal hız bilgisi ihmal edilmektedir.

Hesaplanan hız bilgisi 16 bit (1 işaret, 2 tam sayı ve 13 küsürat biti) olarak blok çıkışına verilmektedir. Gerçekleme yapılırken kullanılan test yapısının blok şeması Şekil 3.22'de; çeşitli hızlarda gerçekleştirilen benzetim sonuçları Şekil 3.25, Şekil 3.26, Şekil 3.27 ve Şekil 3.28'de; benzetim sonuçlarının hata değerleri tablosu ise Tablo 3.6'da verilmiştir.



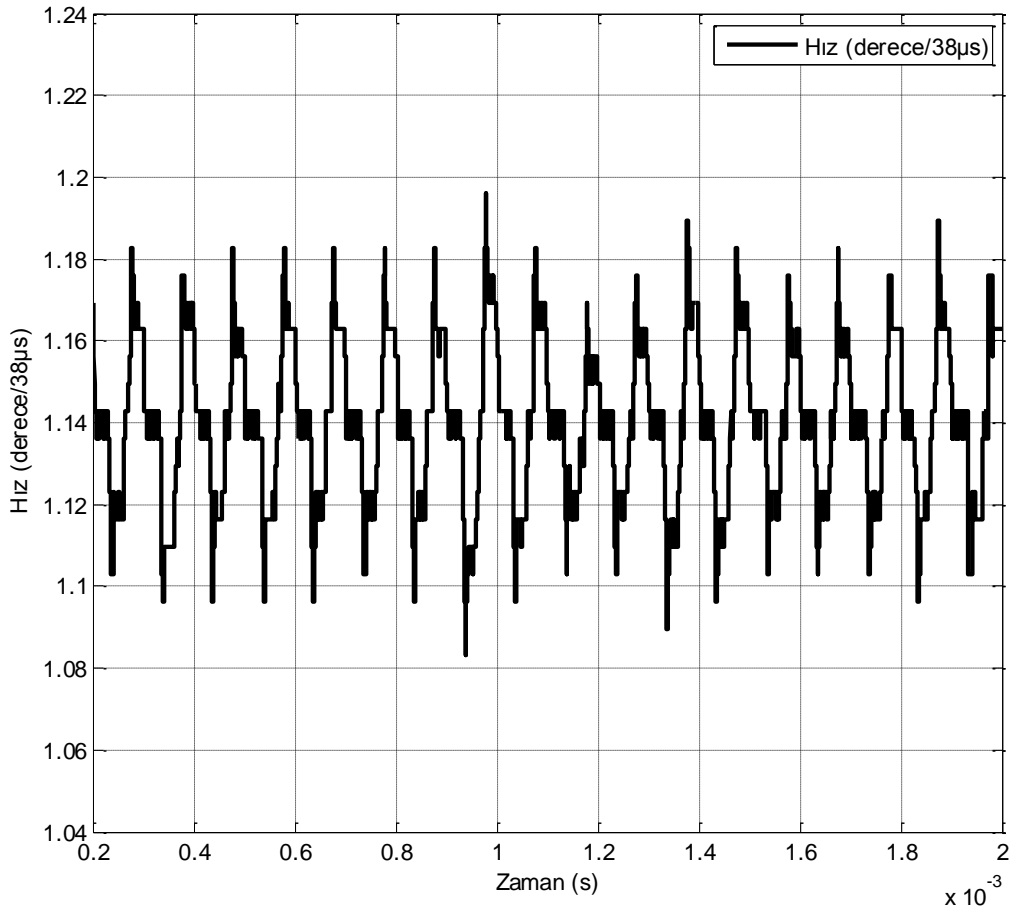
Şekil 3.25 - 300 devir/dk (0,068 derece/38 μ s) hızı ile değişen açı girdisi varken hesaplanan hız bilgisi benzetim sonucu

Şekil 3.25'te 0,068 derece/38 μ s hızı ile hareket eden bir motor için gerçekleştirilen benzetim sonucu verilmiş ve hesaplanan hızın en yüksek 0,02 derece/38 μ s hata ile elde edildiği gözlenmiştir.



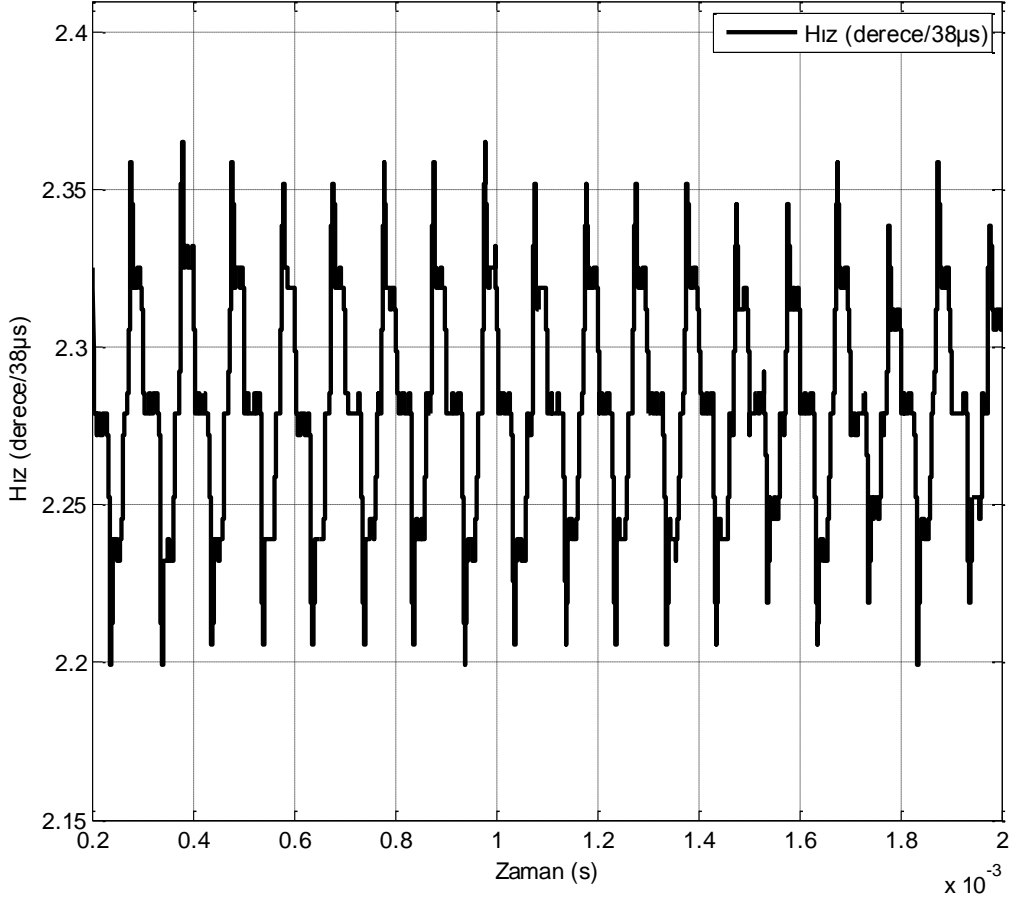
Şekil 3.26 - 1000 devir/dk (0,23 derece/38μs) hızı ile değişen açılı girdisi varken hesaplanan hız bilgisi benzetim sonucu

Şekil 3.26'da 0,23 derece/38μs hızı ile hareket eden bir motor için gerçekleştirilen benzetim sonucu verilmiş ve hesaplanan hızın en yüksek 0,025 derece/38μs hata ile elde edildiği gözlenmiştir.



Şekil 3.27 - 5000 devir/dk (1,14 derece/38μs) hızı ile değişen açılı girdisi varken hesaplanan hız bilgisi benzetim sonucu

Şekil 3.27’de 1,14 derece/38μs hızı ile hareket eden bir motor için gerçekleştirilen benzetim sonucu verilmiş ve hesaplanan hızın en yüksek 0,06 derece/38μs hata ile elde edildiği gözlenmiştir.



Şekil 3.28 - 10000 devir/dk (2,28 derece/38μs) hızı ile değişen açı girdisi varken hesaplanan hız bilgisi benzetim sonucu

Şekil 3.28’de 2,28 derece/38μs hızı ile hareket eden bir motor için gerçekleştirilen benzetim sonucu verilmiş ve hesaplanan hızın en yüksek 0,08 derece/38μs hata ile elde edildiği gözlenmiştir.

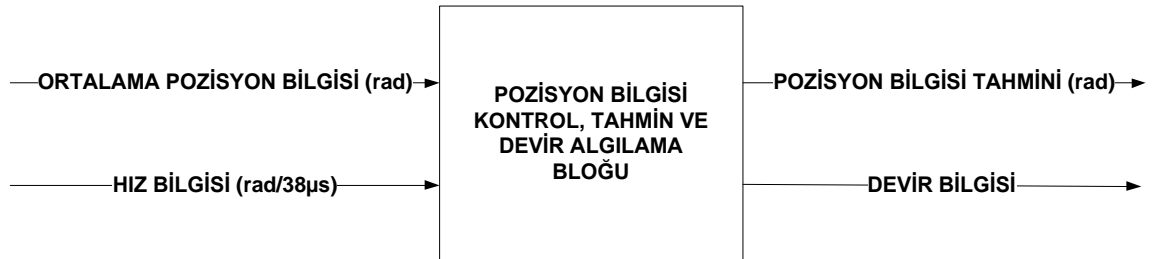
HIZ GİRDİSİ		EN YÜKSEK HIZ HATASI	EN YÜKSEK HIZ HESAP HATASI YÜZDESİ
devir/dakika	derece/38μs	derece/38μs	%
300	0,0684	0,02	29
1000	0,228	0,025	11
5000	1,14	0,06	5
10000	2,28	0,08	4

Tablo 3.6 – Hıza göre hesaplama hataları tablosu

Tablo 3.6'da görüldüğü gibi farklı hızlarda hesaplanan hatalar 0,02 ile 0,08 derece/38µs arasında değişmektedir. Yüzdesel olarak bakıldığında ise hata %29'lara kadar artmış olsa da sonuca etki açısından önemli olan derece/38µs cinsinden oluşan hatadır. Düşük hızlarda açısal değişim küçük bitlerde olduğu için hız hesap hatası yüzde olarak yüksek gözükse de pozisyon bilgisi tahmininde küçük kalmaktadır. Bir sonraki blokta açı tahmini yapılırken kullanılan değer bu blokta hesaplanan açısal hız değeridir.

3.2.10. POZİSYON BİLGİSİ KONTROL, TAHMİN VE DEVİR ALGILAMA BLOĞU

Tasarımın bu bölümü bir önceki blok olan “pozisyon bilgisi ortalama alma ve hız hesaplama” bloğunun çıkışı olan ortalama pozisyon bilgisini ve hız bilgisini kullanmaktadır. Çıkış olarak ise sistemin gerçek zamanlı pozisyon bilgisi tahminini ve motorun gerçekleştirmiş olduğu devir sayısını verir. Blok giriş ve çıkış sinyalleri Şekil 3.29'da gösterilmiştir.



Şekil 3.29 – Pozisyon bilgisi kontrol, tahmin ve devir algılama bloğu giriş-çıkış sinyalleri

Bloğun girdisi olan ortalama pozisyon bilgisi 16 bit, ikinin tümleyeni yapısı ile ifade edilmektedir. Bu 16 bit sağdan sola doğru sıfırdan başlanarak isimlendirilecek olursa 15. bit işareti, 14. ve 13. bitler tam sayı değerlerini diğer bitler de küsurat değerlerini ifade etmektedir. Birimi radyandır. Bilgi her 2 µs'de bir güncellenmektedir. Bitler ve değerleri Tablo 3.7'de detaylı şekilde verilmiştir. Bloğun çıktısı olan pozisyon tahmini de aynı yapıdadır.

YAZMAÇ YAPISI	İŞARET	TAM SAYI		KÜSURAT														
		14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
BİT NUMARASI	15																	
RADYAN CİNSİNDEN DEĞERİ	işaret	2	1	0,5	0,25	0,125	0,0625	0,0313	0,0156	0,0078	0,0039	0,002	0,001	0,0005	0,0002	0,0001		
DERECE CİNSİNDEN DEĞERİ	işaret	114,592	57,2958	28,648	14,324	7,162	3,581	1,7905	0,8952	0,4476	0,2238	0,1119	0,056	0,028	0,014	0,007		

Tablo 3.7 - Pozisyon bilgisi yazmaç yapısı ve değerleri

Bloğun girdisi olan hız bilgisi de ortalama pozisyon bilgisi yazmacı gibi 16 bitten oluşmakta ve ikinin tümleyeni yapısı ile ifade edilmektedir. 16 bit sağdan sola doğru sıfırdan başlanarak isimlendirilecek olursa 15. bit işareti, 14. ve 13. bitler tam sayı değerlerini diğer bitler de küsürat değerlerini ifade etmektedir. Birimi radyan/38µs'dir. Bilgi her 2 µs'de bir güncellenmektedir. Bitler ve değerleri Tablo 3.8'de detaylı şekilde verilmiştir.

YAZMAÇ YAPISI	İŞARET	KÜSURAT															
		14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
BIT NUMARASI	15																
RADYANI/38µs CİNSİNDEN DEĞERİ	işaret	2	1	0,5	0,25	0,125	0,0625	0,0313	0,0156	0,0078	0,0039	0,002	0,001	0,0005	0,0002	0,0001	
RADYANI/38µs CİNSİNDEN DEĞERİ	işaret	52631,6	26315,8	13158	6578,9	3289,5	1644,7	822,37	411,18	205,59	102,8	51,398	25,699	12,85	6,4248	3,2124	
DERECE/38µs CİNSİNDEN DEĞERİ	işaret	114,592	57,2958	28,648	14,324	7,162	3,581	1,7905	0,8952	0,4476	0,2238	0,1119	0,056	0,028	0,014	0,007	
DERECE/38µs CİNSİNDEN DEĞERİ	işaret	3015567	1507784	753892	376946	188473	94236	47118	23559	11780	5889,8	2944,9	1472,4	736,22	368,11	184,06	
DEVİR/DAKİKA CİNSİNDEN DEĞERİ	işaret	502595	251297	125649	62824	31412	15706	7863	3926,5	1963,3	981,63	490,81	245,41	122,7	61,352	30,676	

Tablo 3.8 – Hız bilgisi yazmaç yapısı ve değerleri

Bloğun çıktısı olan devir sayacı 16 bit, ikinin tümleyeni yapısı ile ifade edilmektedir. Bu 16 bit sağdan sola doğru sıfırdan başlanarak isimlendirilecek olursa 15. bit işareti, diğer bitler tam sayı olarak turu ifade etmektedir. Bitler ve değerleri Tablo 3.9'da detaylı şekilde verilmiştir.

YAZMAÇ YAPISI	TAM SAYI															
BİT NUMARASI	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TUR	işaret	16384	8192	4096	2048	1024	512	256	128	64	32	16	8	4	2	1

Tablo 3.9 – Devir sayacı yazmaç yapısı ve değerleri

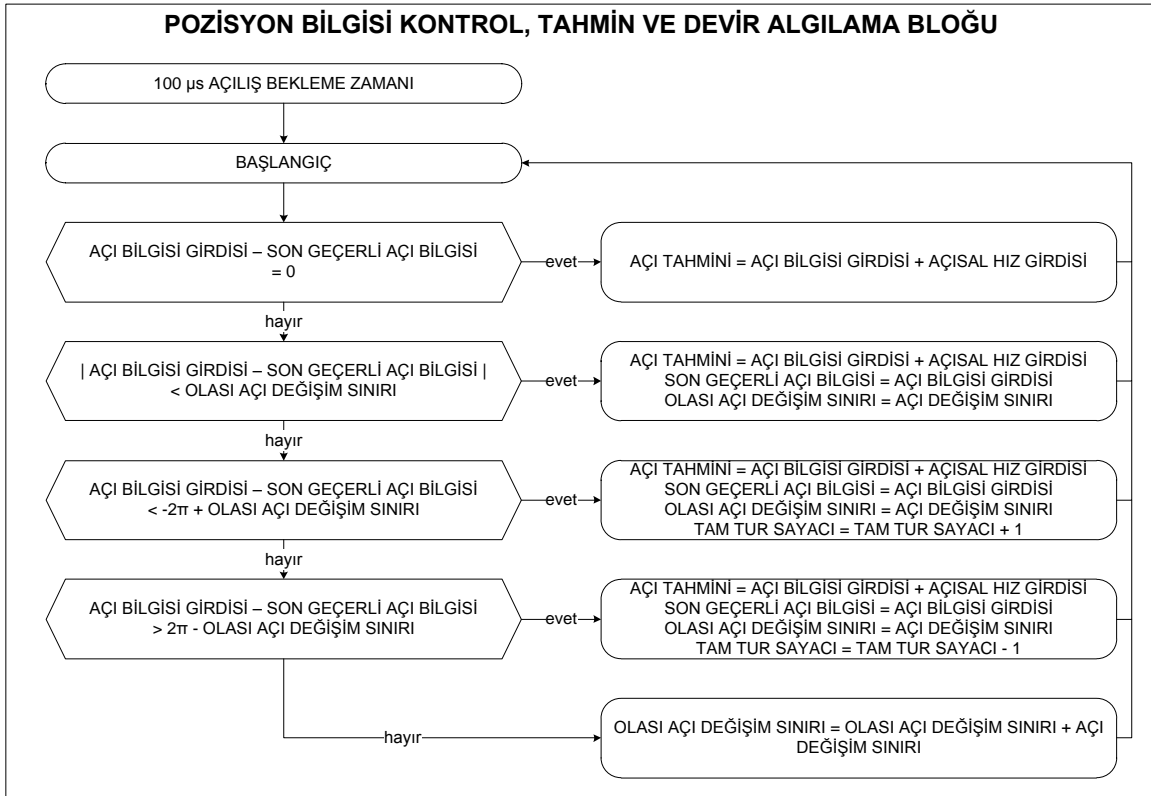
Pozisyon bilgisi kontrolü ve tam tur algılama bloğunun görevi alınan ortalama pozisyon bilgisini kontrol etmek; mantıklı bir değer ise hız bilgisini de kullanarak gerçek zamanlı pozisyon tahmini yapmak, değil ise tam tur geçişi olup olmadığını kontrol etmek ve çıkış bilgilerini bu doğrultuda güncellemektir.

Bu blokta kullanılan yazmaçlar ve açıklamaları Tablo 3.10'da verilmiştir.

YAZMAÇ İSMİ	BİT SAYISI	SİNYAL YÖNÜ	AÇIKLAMALAR
Saat sinyali	1	Giriş	Sistemde kullanılan ana saat sinyali
Saat sinyali aktifleştirme sinyali	1	Giriş	Saat sinyalini modül içinde kullanılması için aktifleştiren sinyaldir. Değeri 1 olduğu zaman saati aktifleştirir
Yeniden başlatma sinyali	1	Giriş	Bloktaki yazmaçların sıfırlanması için kullanılan yazmaçtır. Değeri 1 olduğu zaman yazmaçları sıfırlayarak o değerinde tutar
Açı bilgisi sinyali	16	Giriş	Bir önceki bloktan okunan açı bilgisi sinyalinin saklandığı yazmaçtır
Açısal hız bilgisi sinyali	16	Giriş	Bir önceki bloktan okunan açısal hız bilgisi sinyalinin saklandığı yazmaçtır
Pozisyon tahmini sinyali	16	Çıkış	Gerçek zamanlı pozisyon tahmini bilgisinin saklandığı yazmaçtır
Devir sayacı sinyali	16	Çıkış	Devir bilgisinin saklandığı yazmaçtır
Pozitif açı değişim sınırı sabiti	16	İç sinyal	2 µs'lik süre aralığında izin verilen pozitif yönlü açı değişimi üst sınırını belirler
Negatif açı değişim sınırı sabiti	16	İç sinyal	2 µs'lik süre aralığında izin verilen negatif yönlü açı değişimi üst sınırını belirler
Pozitif açı değişim sınırı sinyali	16	İç sinyal	Son geçerli açı bilgisi ile son açı bilgisi arasında izin verilen pozitif yönlü açı değişimi üst sınırını belirler
Negatif açı değişim sınırı sinyali	16	İç sinyal	Son geçerli açı bilgisi ile son açı bilgisi arasında izin verilen negatif yönlü açı değişimi üst sınırını belirler
Son geçerli açı bilgisi sinyali	16	İç sinyal	Geçerli görülen son açı bilgisi sinyalinin tutulduğu yazmaçtır
Son açı bilgisi girdisi sinyali	16	İç sinyal	Bloğun girişinden okunan açı bilgisi girdisinin tutulduğu yazmaçtır. Her saat sinyalinde açı bilgisi sinyali ile karşılaştırılarak değişim varsa algılanması için kullanılan sinyaldir

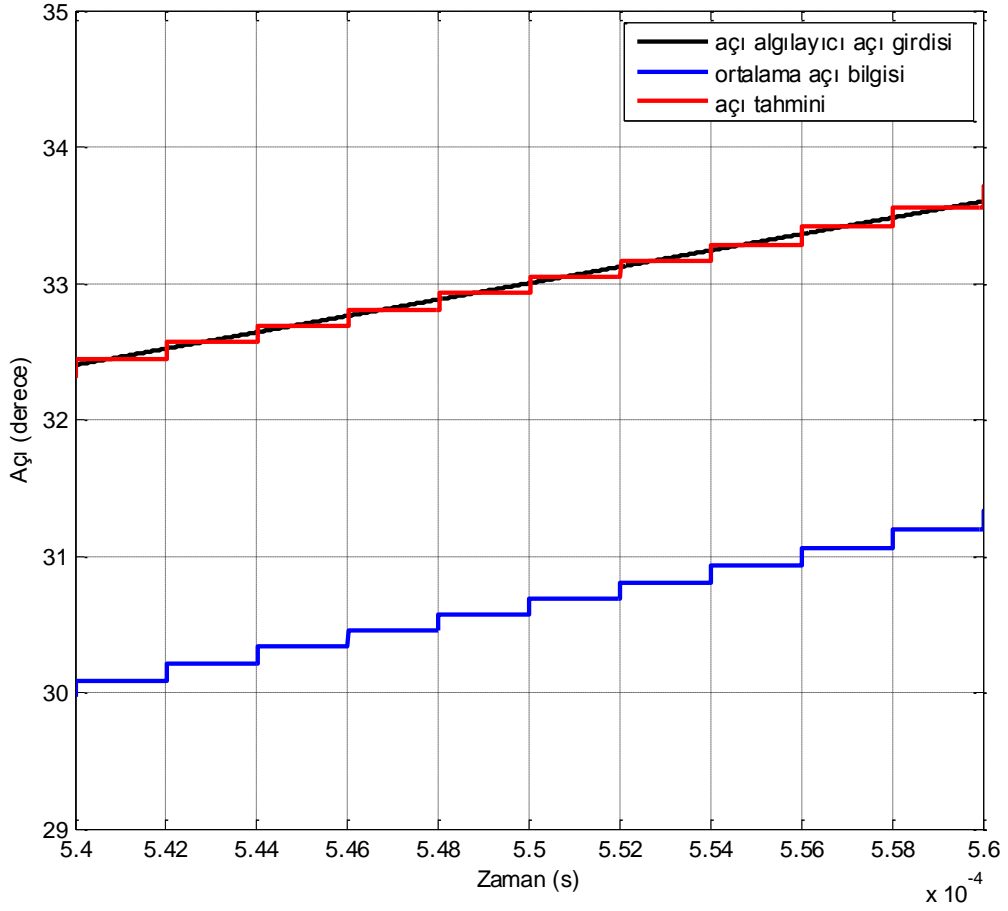
Tablo 3.10 – Pozisyon bilgisi kontrol, tahmin ve devir algılama bloğu sinyalleri tablosu

Blok tarafından ortalama pozisyon bilgisi sürekli olarak okunur ve bir önce okunan bilgi ile karşılaştırılır. Bu iki bilgi aynı değilse ortalama pozisyon bilgisi değerlendirmeye alınır. Değerlendirme için geçerli sayılan son pozisyon bilgisi ile yeni gelen bilgi arasındaki fark alınır. Bu farka göre aşağıda açıklanan dört durumdan hangisi olduğu belirlenir ve ilgili işlemler gerçekleştirilir. Kodun akışını anlatan şema Şekil 3.30’da verilmiştir.



Şekil 3.30 – Pozisyon bilgisi kontrol, tahmin ve devir algılama bloğu kod akış şeması

Birinci durum bu farkın makul belirlenen bir aralık içinde olmasıdır. Fark değeri “pozitif açı değişim sınırı” ile “negatif açı değişim sınırı” değerleri aralığındaysa okunan “ortalama açı bilgisi” mantıklı kabul edilir. Bu değer “açısal hız bilgisi” ile toplanarak gerçek zamanlı açı tahmini elde edilir. 10000 devir/dakika’lık hız ile artan açı girdisi için bu durum Şekil 3.31’deki benzetim sonucunda gösterilmiştir.

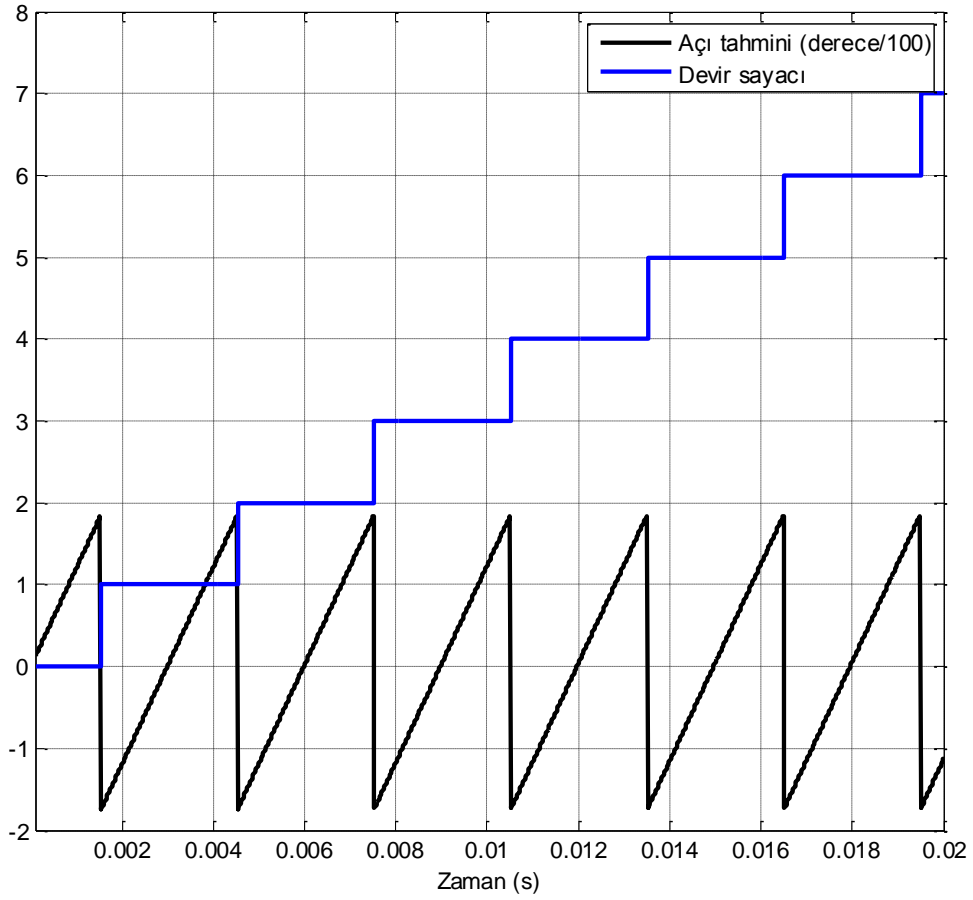


Şekil 3.31 – 10000 devir/dakika hızı ile değişen açısal pozisyon için hesaplanan ortalama açı ve açı tahmini benzetim sonucu

Şekil 3.31’de görüldüğü gibi ortalama pozisyon bilgisi, hesaplama gecikmesi ve hız kaynaklı yaklaşık 2,3 derecelik bir hataya sahiptir. Açı tahmini yapılarak bu hata telafi edilmiş ve sistem çıktısı olan açı tahmini gerçek açısal pozisyon sinyali ile üst üste oturmuştur.

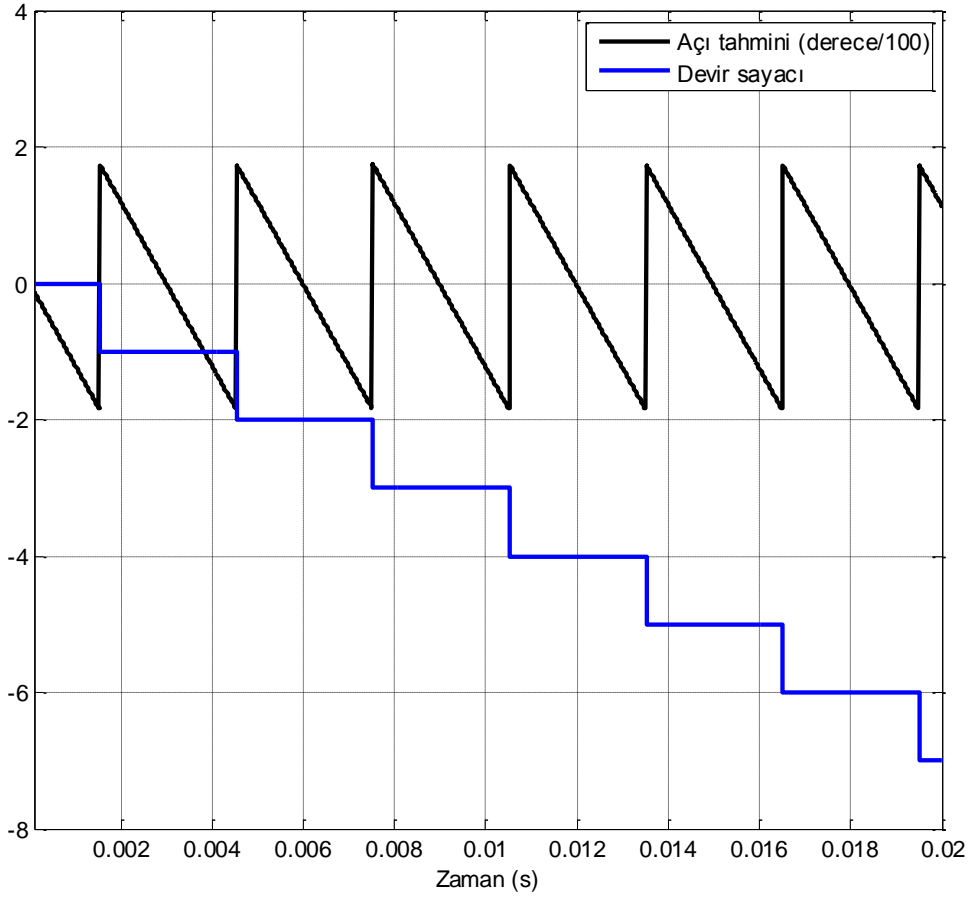
İkinci ve üçüncü durumlar bu farkın eksi ya da artı yönde çok büyük olması durumudur. Eğer son geçerli kabul edilen açı bilgisi ile değerlendirilmekte olan son açı bilgisi arasındaki fark -360 dereceye yakın bir değer ise rotor tur geçiş noktasından pozitif yönde geçmiş demektir. Bu farkın oluşma sebebi CORDIC bloğunun çalışma algoritmasıdır. CORDIC 360 derece içerisinde bir açı sonucu verir. Bu açıyı ifade ederken 0-180 derece arası pozitif, 180-360 derece aralığını ise negatif olarak ifade eder. Bu yüzden 180 derece geçişi sırasında pozitif yönlü bir

hareket olduğu varsayılırsa bilgi örnekleme anına göre yaklaşık +180 derece civarı bir değer ve ardından -180 derece civarı bir değer verir. Aslında birbirine çok yakın değerler olmasına rağmen matematiksel olarak büyük bir fark çıkar. Açısal pozisyonu ve hızı belirlenmek istenen parçanın (motor vb.) ulaşabileceği en yüksek hız iki milyon devir/dakikaya ulaşmıyorsa ki bu hız zaten motorların ve açı algılayıcının kapasitesinin çok üzerindedir, tur atma noktasından geçiş yapılmış demektir. Aynı durum farkın +360 dereceye yakın çıkması durumunda da geçerlidir, yalnız bu negatif yönde tur noktasından geçildiği anlamını taşır. Bu açıklanan durum gerçekleştiği zaman okunan son açı bilgisi geçerli kabul edilir ve tur sayacı geçiş yönüne göre güncellenir. Pozitif ve negatif tur geçişinin sağlandığı, bloğun işlevselliğini gösteren benzetim sonuçları Şekil 3.32 ve Şekil 3.33'te verilmiştir. Şekil 3.32'de pozitif, Şekil 3.33'te negatif yönlü sabit hızlı açı değişimi verilerek devir sayısının algılanıp devir sayacı yazmacının güncellendiği gösterilmiştir.



Şekil 3.32 – Pozitif yönlü devir algılama benzetim sonucu

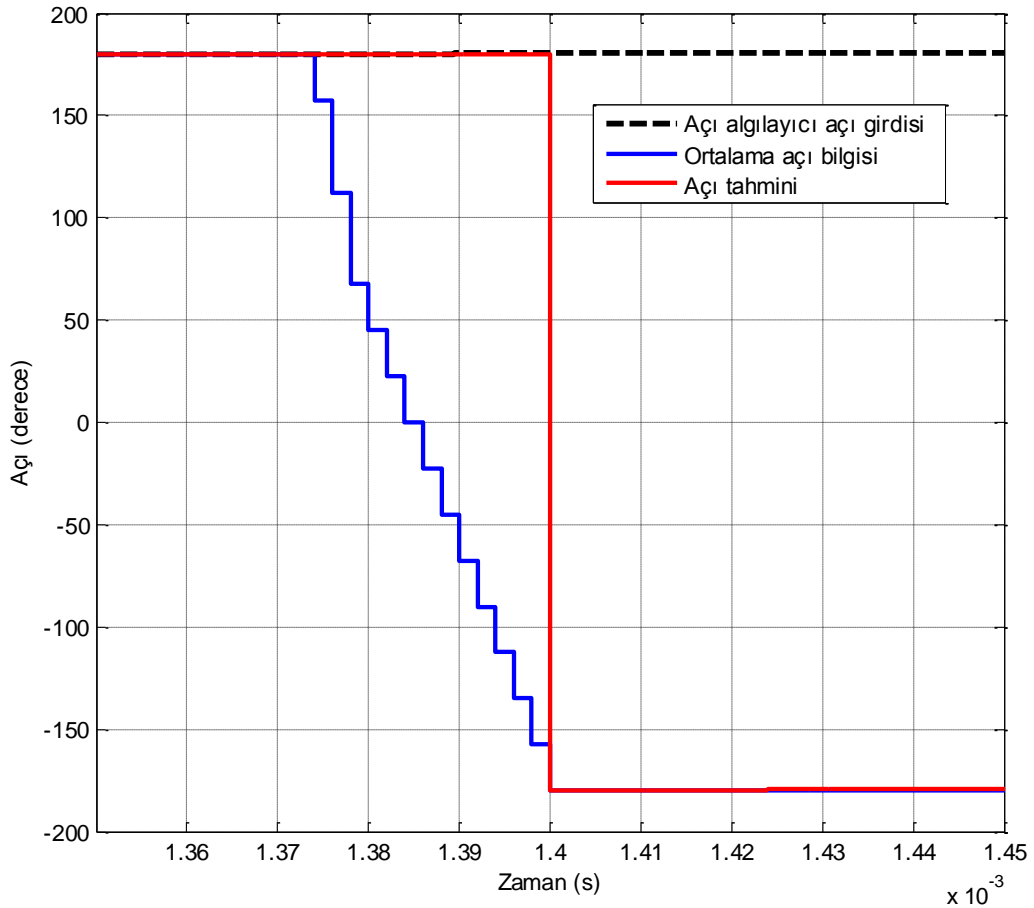
Şekil 3.32’de verilen benzetim için açı algılayıcı açı girdisi 20000 devir/dakika ile değişen açı değişimidir. Açı girdisi 180 dereceye ulaştıktan sonra devir sayacı değeri 1 arttırılmış ve okunan değer -180 dereceye çekilmiştir. Rotorun her devrinde bu işlem tekrarlanmaktadır. Şekil 3.33’te de rotor dönüş yönü ters olacak şekilde benzetim tekrarlanmış ve negatif yönlü geçişin de algılandığı gösterilmiştir.



Şekil 3.33 – Negatif yönlü devir algılama benzetim sonucu

Dördüncü durum ise geçerli sayılan son pozisyon bilgisi ile yeni gelen bilgi arasındaki farkın yukarıdaki aralıkların hiçbirinde olmamasıdır. Bu durum alınan açı bilgisinin mantıklı bir değer olmaması durumudur ve açı tahmini bilgisi güncellenmez. Bu durumun en büyük gerçekleşme olasılığı tur geçiş noktalarıdır. Tur geçişinde CORDIC algoritması çıkışıındaki hızlı değişim ve sonrasındaki 16 verilik ortalama alma işlemi yanlış ortalama açı sonuçlarının oluşmasına sebep olur. Hatalı sonuçlar bu blok tarafından engellenmiş olur. Bu hatalı açı bilgisi üretilmesi

durumuna girilmesinin olası diğer sebebi ise okunan açı algılayıcı sinyalleri üzerinde çok yüksek gürültü olmasıdır. Bu gürültü sebebiyle oluşabilecek anlık fazla açı atlamaları bu blok tarafından engellenmiş olur. Her 2 μs 'de bir açı bilgisi güncellendiği ve açı bilgisi ölçülen rotorun bu sürede alabileceği en yüksek açı belli olduğundan bu sınırın üzerindeki hesaplamalar ihmal edilmiş olur. Bir sonraki açı bilgisi gelene kadar toplamda 4 μs geçmiş olacağı için bu durum her oluştuğunda izin verilen açı değişim limitleri de arttırılır. Mantıklı kabul edilen ortalama açı bilgisi ulaşana kadar bu ihmal etme ve açı değişim limiti arttırma işlemi devam eder. Limitler dahilinde bir ortalama açı bilgisi alındığında diğer durumlara girilmiş olunur ve açı değişim limiti başlangıç durumuna geri indirilir. Anlatılan hata durumunun oluştuğu tam tur geçiş noktasından geçiş süreci gerçekleştirilmesi Şekil 3.34'te gösterilmiştir.



Şekil 3.34 – Hatalı ortalama açı bilgisi oluşma durumu benzetim sonucu

Şekil 3.34'te 1,4. ms'de 180 derece olan tur geçiş noktasından geçilmiştir. Bu noktadan geçildikten sonra CORDIC algoritması çıkışı değerleri +180 derece civarından -180 derece civarında değerler vermeye başlamıştır. Dolayısıyla bir sonraki blokta hesaplanan son 16 verinin ortalamasında bir düşüş başlamıştır. Bu düşüş 16 veri yenilenmesi boyunca devam eder ve doğru ortalamaya ulaşılır. Doğru bilgiye ulaşıncaya kadar açı kontrol ve tam tur algılama bloğu algoritması hatalı sonuçların tasarım son sonucu olarak verilmesini engeller. Bu süre boyunca mantıklı görülen son açı bilgisi gönderilmeye devam edilir. Tur geçişinden sonra ortalama bilgisinin toparlanması için 16 kez açı güncellenmesi gerektiği için bu geçişlerde 32 µs'lik açı tahmini güncellenmeme zamanı vardır.

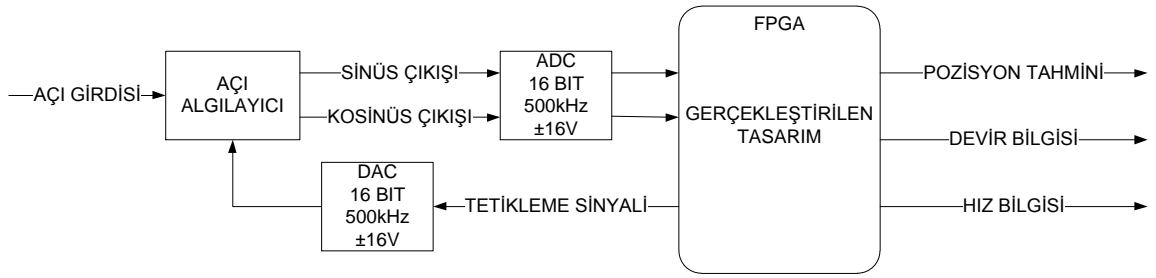
3.2.11. TASARIMDA KULLANILAN PROGRAM, PROGRAMLAMA DİLİ, BENZETİM ORTAMI VE DONANIM

Geliştirilen tasarımda sistemin oluşturulması ve test edilmesi için "System Generator" isimli program kullanılmıştır. Bu program MATLAB Simulink programının Xilinx sayısal tasarım kütüphanesi eklenmiş ve sayısal tasarımlar için özelleştirilmiş halidir. Sayısal kütüphane pek çok blok içerir ve sayısal tasarım bu blokları kullanarak gerçekleştirilir. İsteğe göre VHDL ya da Verilog dilinde kod yazılıp bloklara gömülebileceği gibi bazı hazır bloklar ile sayısal tasarımın görsel olarak yapılmasına da olanak sağlar ve tasarıma destek olur. Simulink ortamında oluşturulan sinyaller kullanılarak sayısal tasarım bölümü test edilebilir ve sonuçlar grafik üzerinde zamana bağlı olarak gözlemlenebilir. Sistemin her bloğunun ayrı ayrı veya bütün olarak test edilebilmesine olanak sağlar. Tasarımda kullanılan küçük sinyal eleme, pozisyon bilgisi ortalama alma ve hız hesaplama ile pozisyon bilgisi kontrol, tahmin ve devir algılama blokları VHDL kod ile; açı algılayıcı tetikleme sinyali üretme ile işaret algılama, düzeltme ve veri formatı ayarlama bloğu kütüphanede bulunan hazır temel ifadeler ile; FIR filtre ve CORDIC blokları ise hazır özelleşmiş bloklar kullanılarak ifade edilmiştir. "System Generator" programında VHDL kodlama ile oluşturulan blokların sisteme gömülebilmesi ve benzetimin yapılabilmesi için MATLAB Simulink ile ara yüzü sağlayan .m uzantılı ara yüz kodu yazılıp sisteme eklenmiştir. Benzetimler ile tasarım doğrulandıktan sonra tasarım "Vivaldo" programı ile sentezlenmiştir. Sentezleme sonuçlarına göre tasarım 1700 Flip-Flop, 1400 LUT, 66 memory LUT ve 2 DSP48 bloğu kullanmaktadır. Bu

donanım, Xilinx firmasının Kintex serisi “XC7K325TFFG900-2” isimli FPGA’sının donanım kapasitesinin %1’inden daha azına denk gelmektedir. FPGA dışında gerekli olan donanım ise tasarım ihtiyacını karşılayacak niteliklerde olan 2 adet ADC, 1 adet DAC, yükselticiler ve pasif elemanlardır. Bu elemanlar kullanılacak açu algılayıcının özelliklerine ve çalışılmak istenen hıza göre seçilmelidirler.

4. BENZETİM SONUÇLARI

Bu bölümde, geliştirilen açı algılayıcıdan sayısal açısal pozisyon bilgisi elde edilmesi tasarımına ait benzetim sonuçları verilmiş ve tasarım performansının literatürdeki en iyi sonuçları elde eden “AD2S1210” ve “AD2S80A” isimli tümleşik devreler ile karşılaştırılması yapılmıştır. Sabit açısal pozisyon, sabit hızlı ve değişken hızlı açısal pozisyon, açısal pozisyonda adım değişimi ve açı algılayıcı sinyallerinde yüksek gürültü olması gibi farklı durumlar test edilerek tasarımın performansı ortaya koyulmuştur. Benzetimlerin yapıldığı sistem blok şeması **Hata! Başvuru kaynağı bulunamadı.**'de verildiği gibidir.

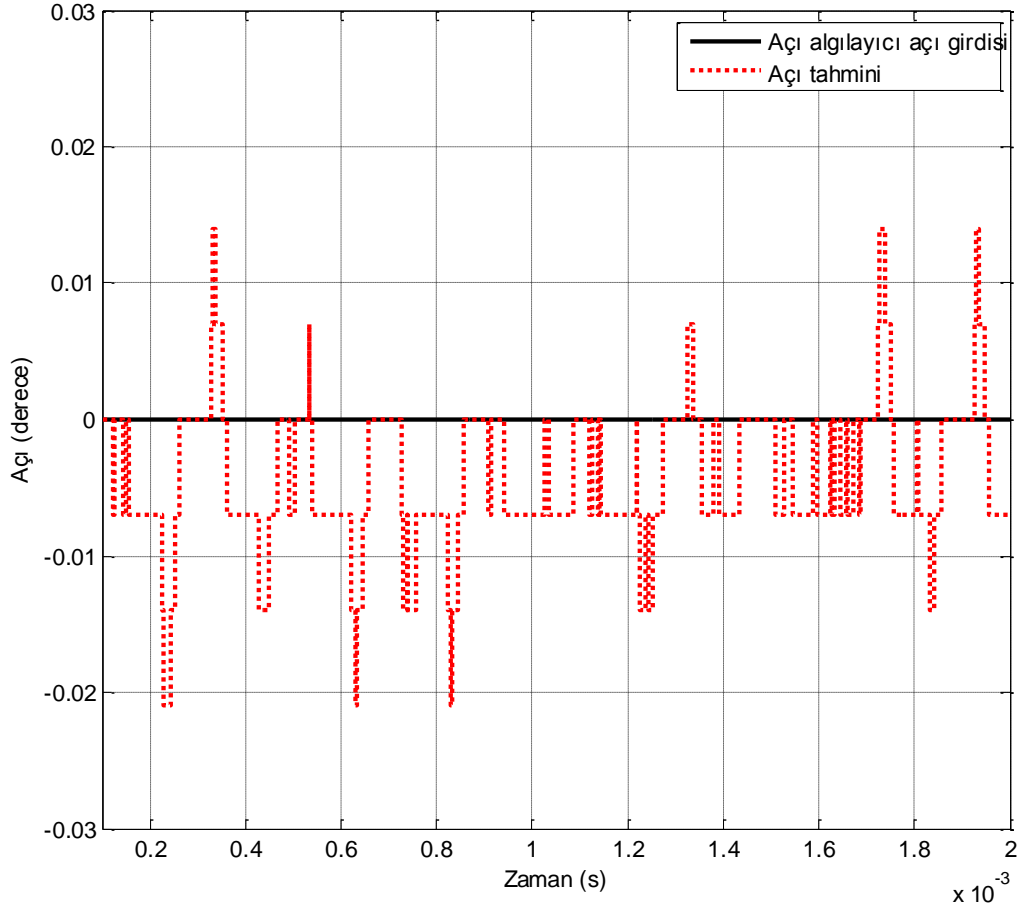


Şekil 4.1 – Benzetimlerin yapıldığı sistem blok şeması

Benzetim için uygulanan ve mekanik açısal pozisyonu ifade eden girdi “Açı girdisi” olarak uygulanmıştır. Açı algılayıcı modeli, gerçekleştirilen tasarım üzerinden tepeden tepeye 16V genliğinde 5 kHz frekansında üretilen tetikleme sinyalinin DAC ile sayısalan analoğa çevrilmesi ile sürülmüştür. Açı algılayıcı modelinden elde edilen sinyaller de 16 bit çözünürlüklü ± 16 V okuma aralığına sahip 500 kHz ile örnekleme yapan bir ADC aracılığıyla FPGA’ya iletilmiştir. Sinyaller FPGA ortamında geliştirilen tasarım ile çözümlenip yorumlanarak 16 bit ile ifade edilen pozisyon tahmini (radyan), hız bilgisi (rad/38 μ s) ve devir bilgisi elde edilmiştir. Benzetimlerde aksi belirtilmediği takdirde tepeden tepeye 3 mV genliğinde, 1 GHz bant genişliğinde, bağımsız iki gürültü sinyali açı algılayıcı çıkış sinyallerine eklenmiştir. Tasarımdan radyan birimiyle elde edilen sonuçlar dereceye çevrilerek benzetim sonuç ekranlarına yansıtılmıştır. Her benzetim için sisteme verilen açı algılayıcı açı girdisi ve bu girdi ile elde edilen benzetim sonuçları aşağıda verilmiştir.

Bu kısımda farklı açı değerlerinde sabit açı algılayıcı açı girdileriyle benzetimler gerçekleştirilmiş ve hesaplanan açı tahminleri verilmiştir.

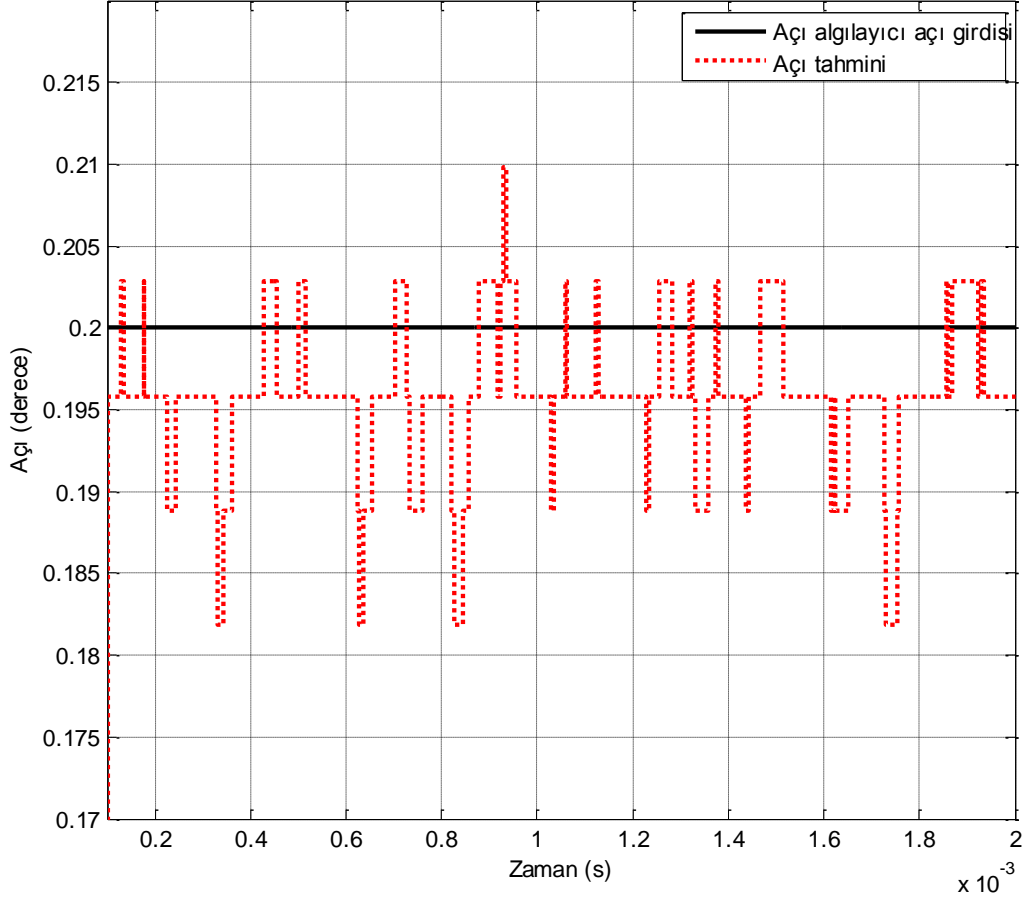
0 derecede sabit duran bir açı algılayıcı rotoru için elde edilen bilgi Şekil 4.2'de verildiği gibidir.



Şekil 4.2 – 0 derece açı girdisi için açı tahmini ve hata benzetim sonucu

Şekil 4.2'de görüldüğü gibi açı algılayıcı açı girdisi 0 dereceyken açı tahmini hatası en yüksek 0,021 derecedir.

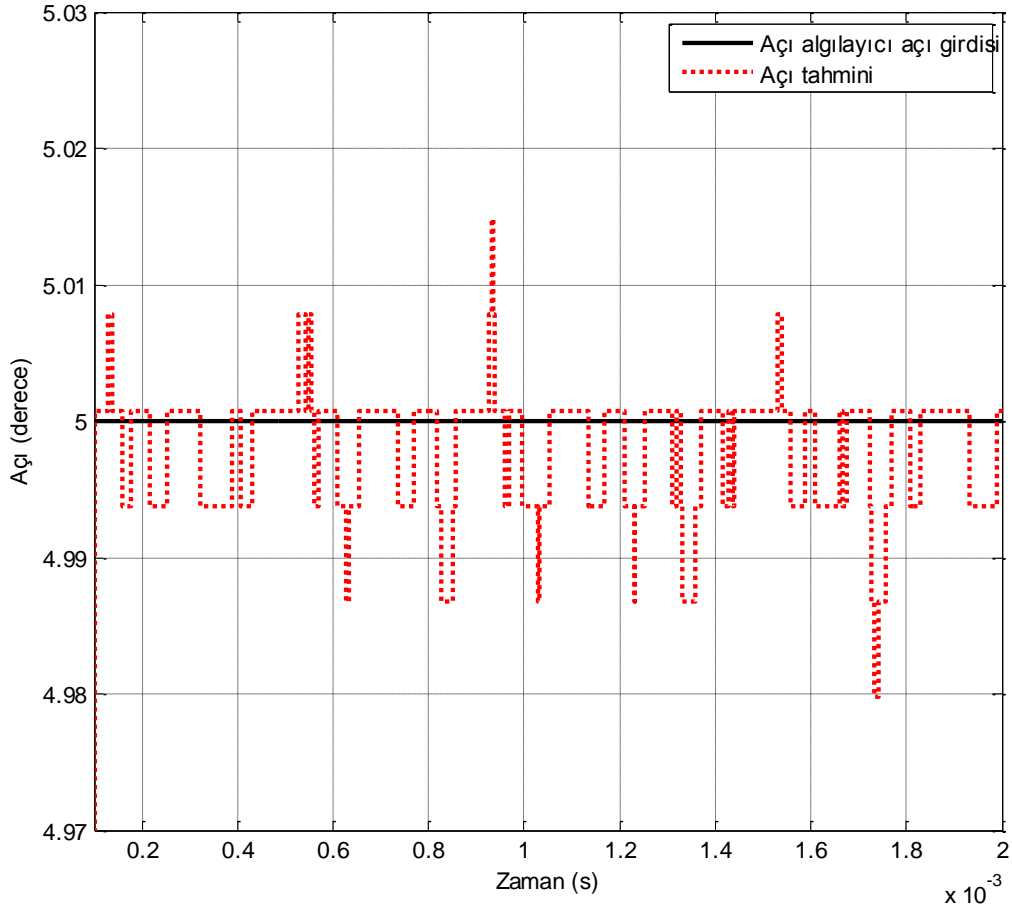
0,2 derecede sabit duran bir açı algılayıcı rotoru için elde edilen bilgi Şekil 4.3'te gösterildiği gibidir.



Şekil 4.3 – 0,2 derece açı girdisi için açı tahmini ve hata benzetim sonucu

Şekil 4.3'te görüldüğü gibi açı algılayıcı açı girdisi 0,2 dereceyken açı tahmini hatası en yüksek 0,021 derecedir.

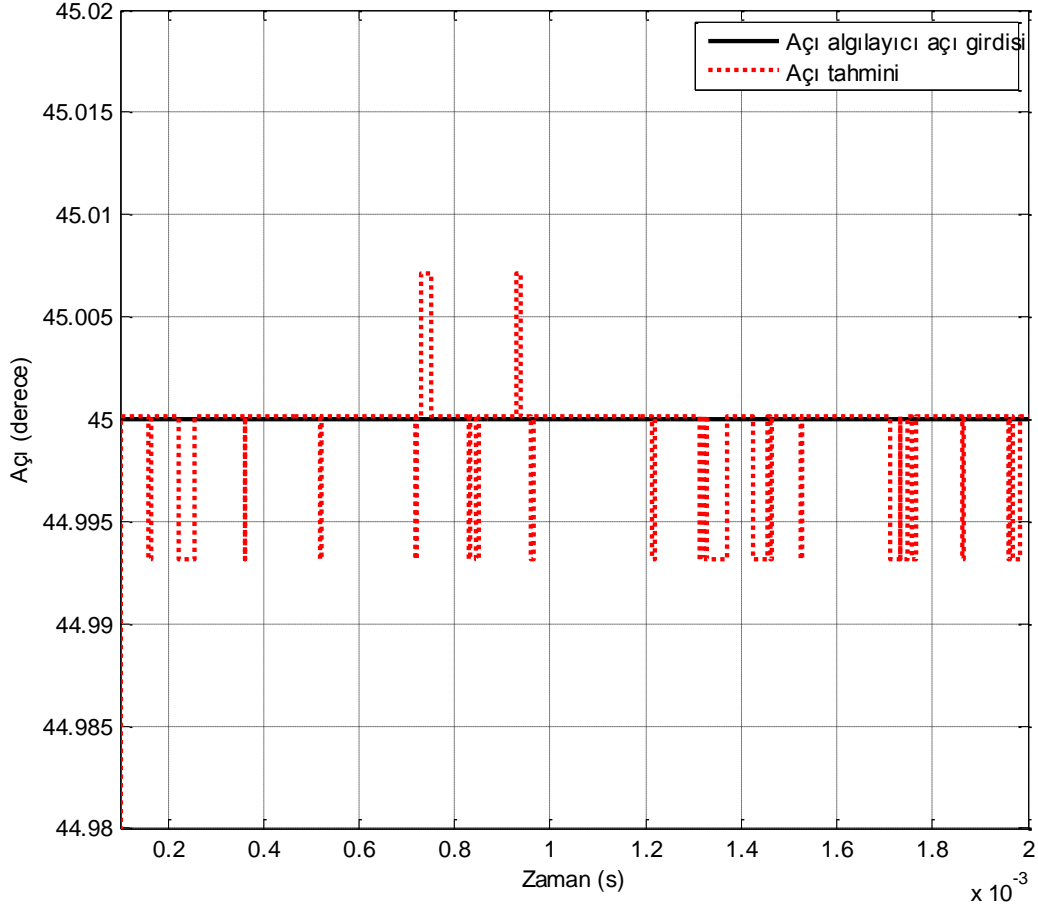
5 derecede sabit duran bir açı algılayıcı rotoru için elde edilen bilgi Şekil 4.4'te verildiği gibidir.



Şekil 4.4 - 5 derece açı girdisi için açı tahmini ve hata benzetim sonucu

Şekil 4.4'te görüldüğü gibi açı algılayıcı açı girdisi 5 dereceyken açı tahmini hatası en yüksek 0,021 derecedir.

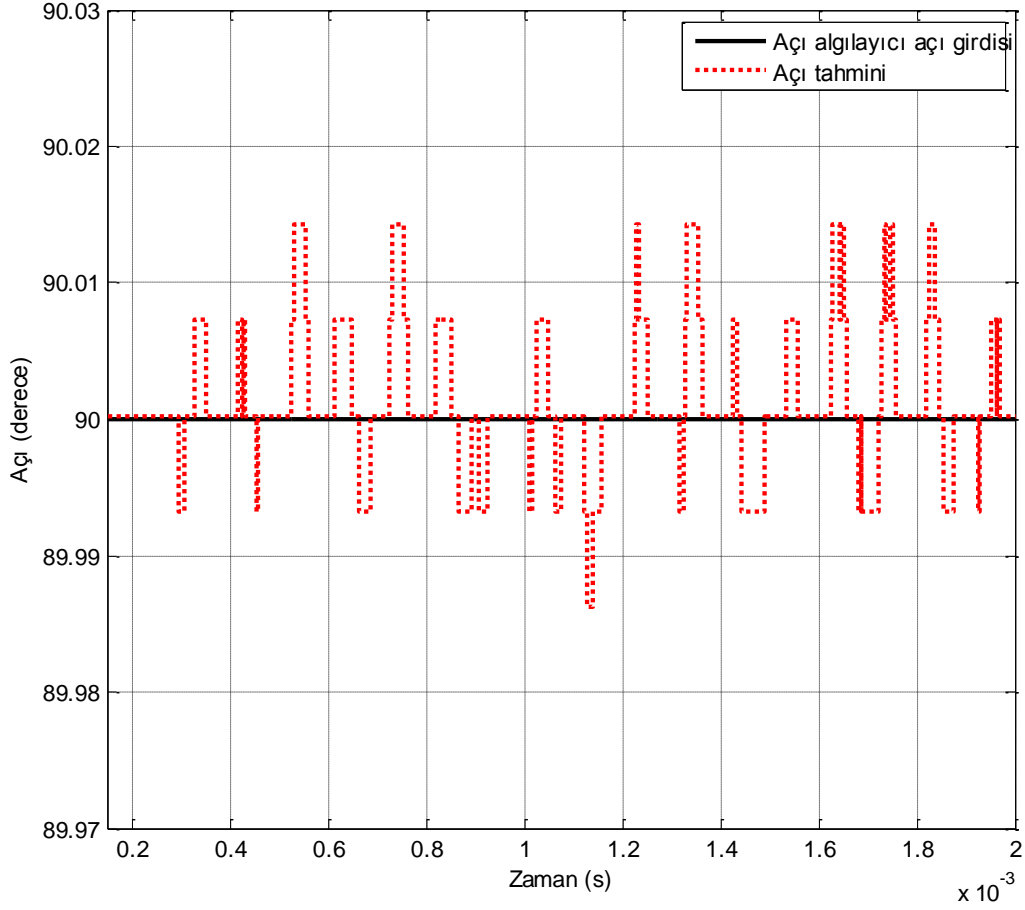
45 derecede sabit duran bir açı algılayıcı rotoru için elde edilen bilgi Şekil 4.5'te verilmiştir.



Şekil 4.5 – 45 derece açı girdisi için açı tahmini ve hata benzetim sonucu

Şekil 4.5'te görüldüğü gibi açı algılayıcı açı girdisi 45 derecedeyken açı tahmini hatası en yüksek 0,007 derecedir. Diğer açı girdilerine göre daha az hata ile sonuç elde edilmesinin sebebi, 45 derecedeyken açı algılayıcının iki çıkış sinyalinin de en yüksek genlik seviyesinde olmasıdır. Sinyal/gürültü oranındaki bu artış daha hassas sonuç elde edilmesini sağlamıştır.

90 derecede sabit duran bir açı algılayıcı rotoru için elde edilen bilgi Şekil 4.6'da gösterilmiştir.



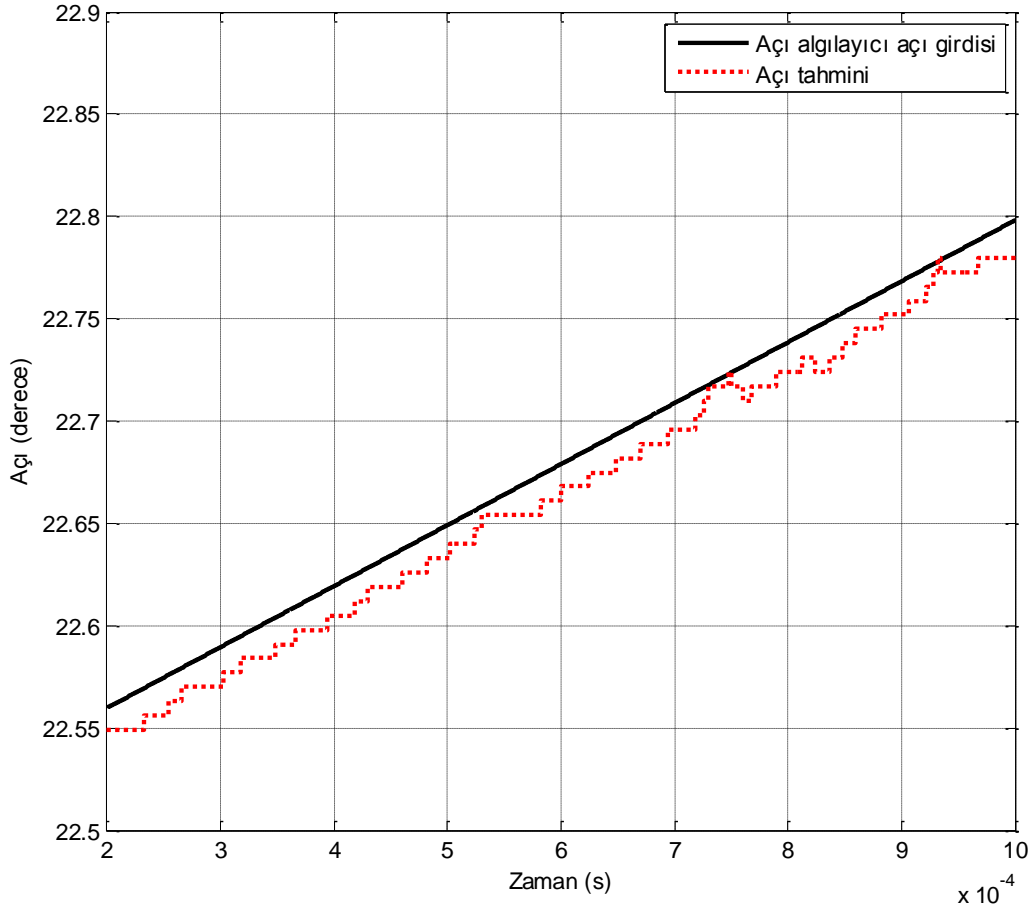
Şekil 4.6 - 90 açı girdisi için açı tahmini ve hata benzetim sonucu

Şekil 4.6'da görüldüğü gibi açı algılayıcı açı girdisi 90 dereceyken açı tahmini hatası en yüksek 0,014 derecedir.

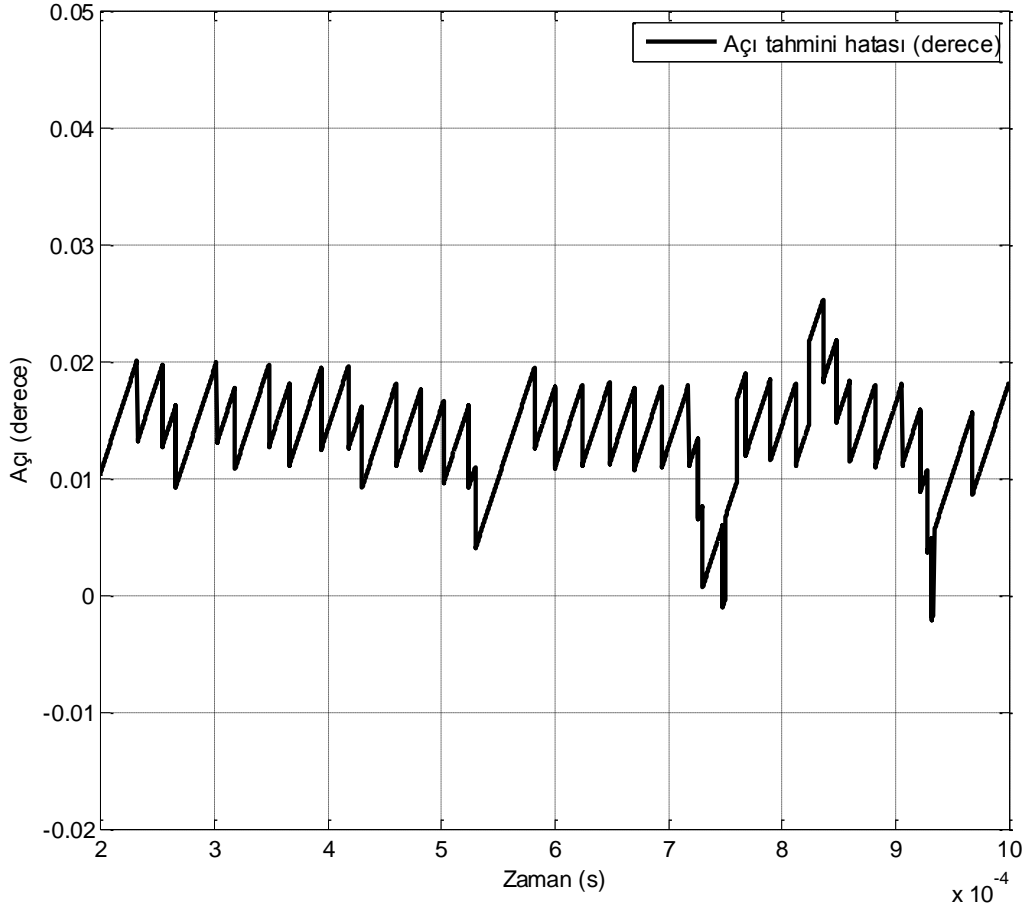
Açısal pozisyon sabitken hesaplanan açısal pozisyonun hatası gerçekleştirilen benzetimlerde her zaman 0,021 derecenin altında kalmaktadır. Bu hata giriş sinyallerindeki gürültü ve sayısal işlemlerin çözünürlüğü kaynaklı oluşmaktadır.

Bu kısımda, açı algılayıcı açı girdisi farklı sabit hızlarla değişirken benzetimler gerçekleştirilmiş ve elde edilen sonuçlar verilmiştir.

50 devir/dakika hızı ile hareket eden bir açı algılayıcı rotoru için açı algılayıcıya benzetim için verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.7’de; elde edilen açı tahmini hatası ise Şekil 4.8’de verilmiştir.



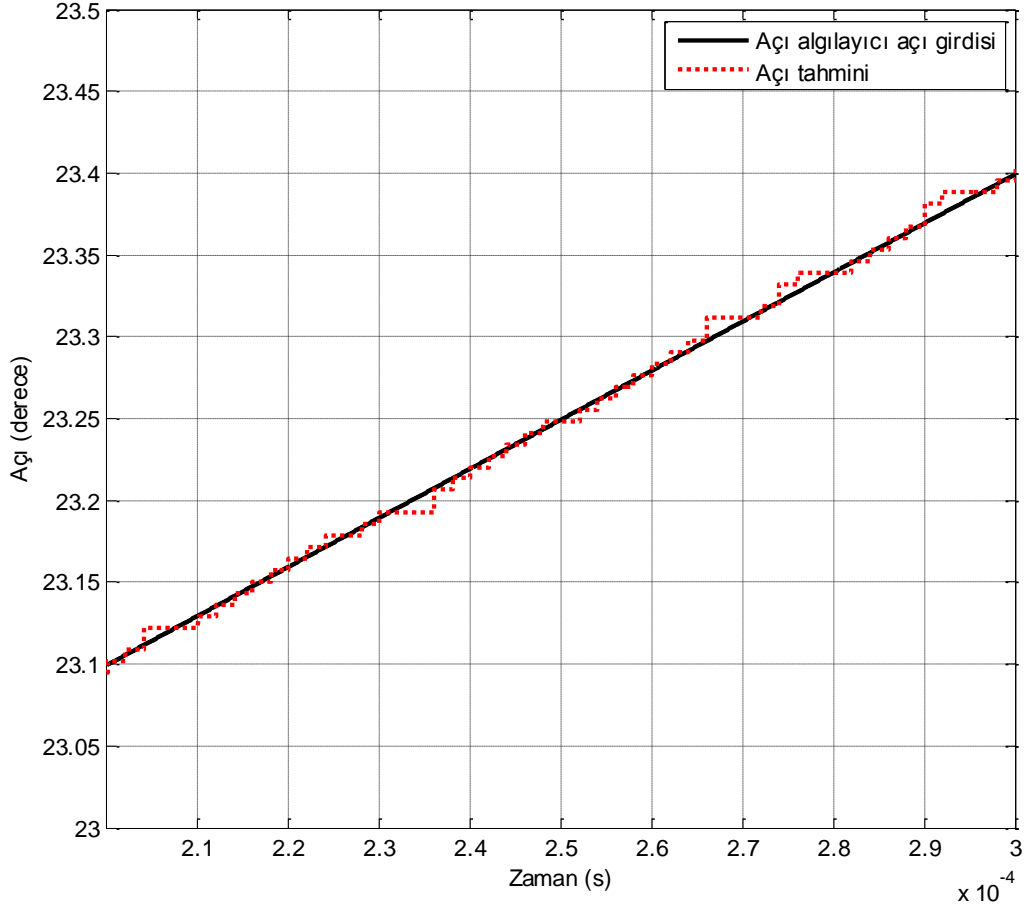
Şekil 4.7 – 50 devir/dakika hızlı açı girdisi ve açı tahmini benzetim sonucu



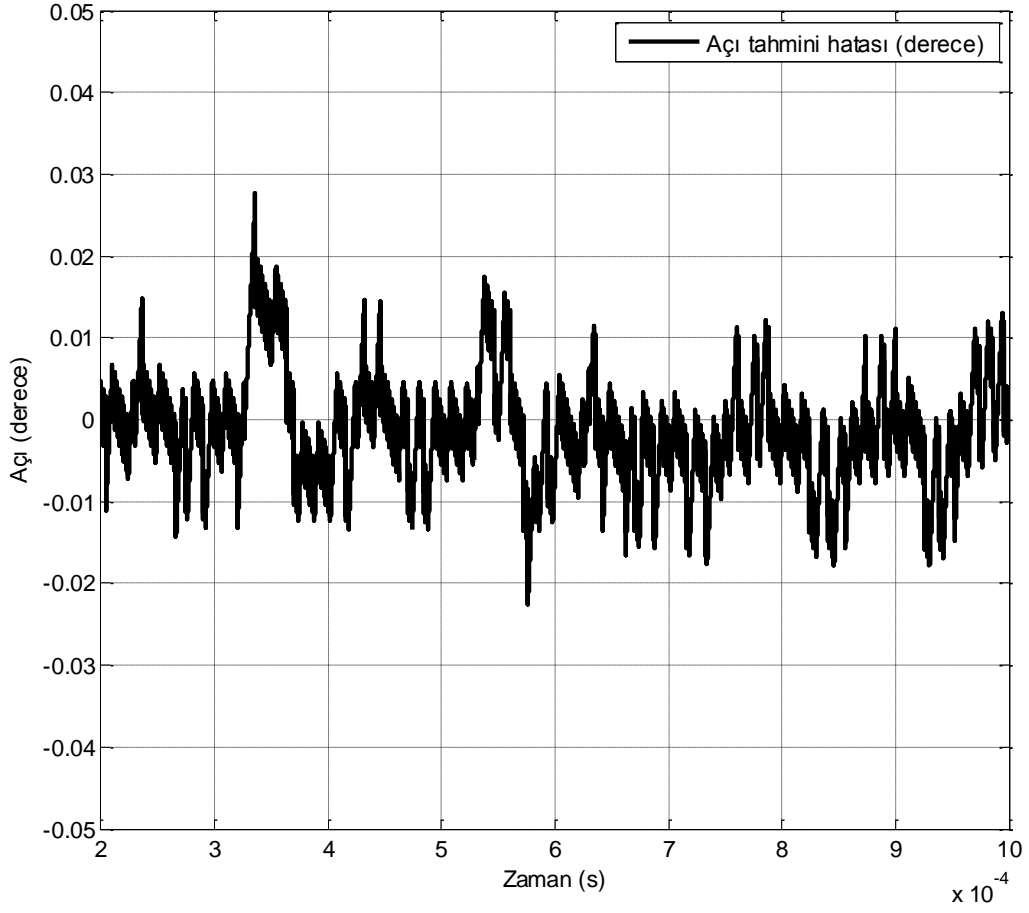
Şekil 4.8 - 50 devir/dakika hızlı açı girdisi varken açı tahmini hatası benzetim sonucu

Şekil 4.7’de açı tahmini bilgisinin uygulanan açı girdisini en yüksek 0,025 derecelik bir farkla takip ettiği gözlenmektedir. 50 devir/dakika hızı ile hareket eden bir rotorun, sistemin hesaplama gecikmesi olan $38 \mu\text{s}$ ’de aldığı yol yaklaşık 0,014 derecedir. Düşük hızlarda hız kaynaklı oluşacak gerçek zamanlı açı farkı küçük kabul edildiği için telafi edilmemekte, bu da açı tahminine 0,014 derecelik bir fark eklemektedir. Gürültü kaynaklı oluşan hata da bu farka eklenmektedir. Şekil 4.8’de bu toplam hata görülmektedir. Beklendiği gibi ortalama 0,0114 derecelik sabit gerçek zamanlı açı farkı etrafında gürültü kaynaklı oynamalar da mevcuttur. Elde edilen en yüksek açı tahmini hatası 0,025 derece olarak elde edilmiştir.

500 devir/dakika hızı ile hareket eden bir açı algılayıcı rotoru için açı algılayıcıya benzetim için verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.9'da; elde edilen açı tahmini hatası ise Şekil 4.10'da gösterildiği gibidir.



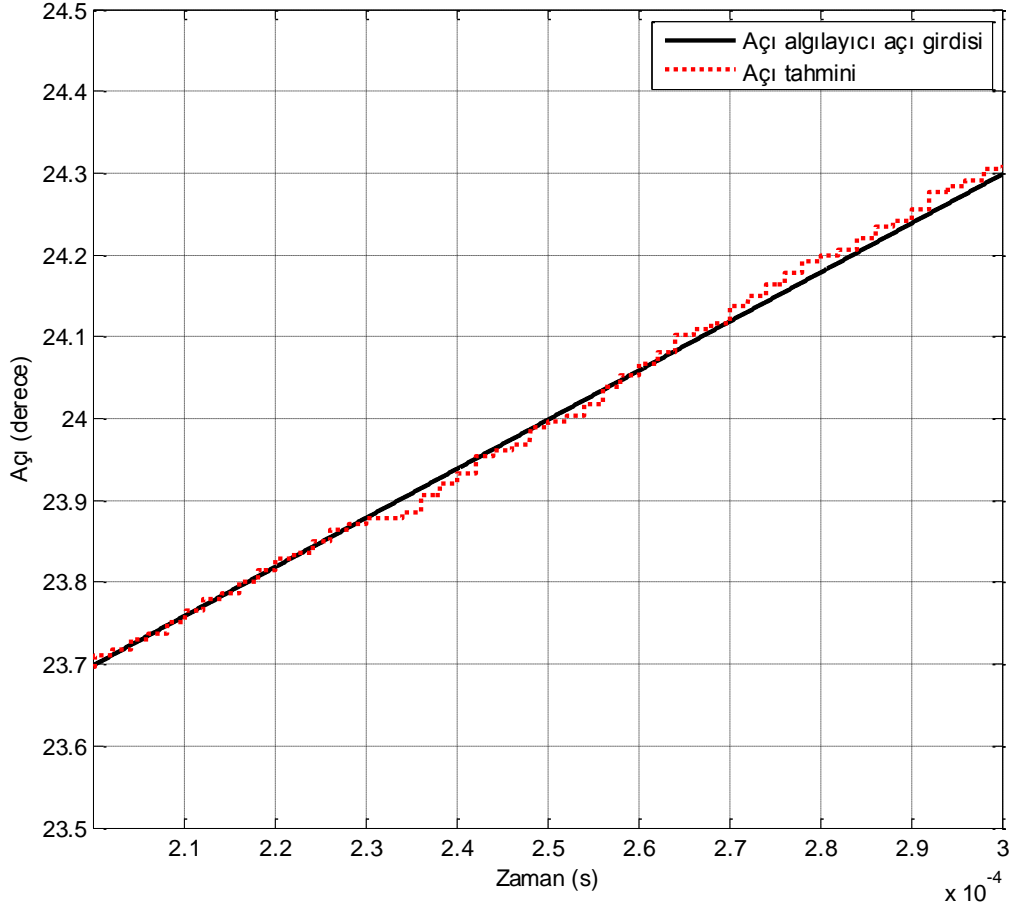
Şekil 4.9 - 500 devir/dakika hızlı açı girdisi ve açı tahmini benzetim sonucu



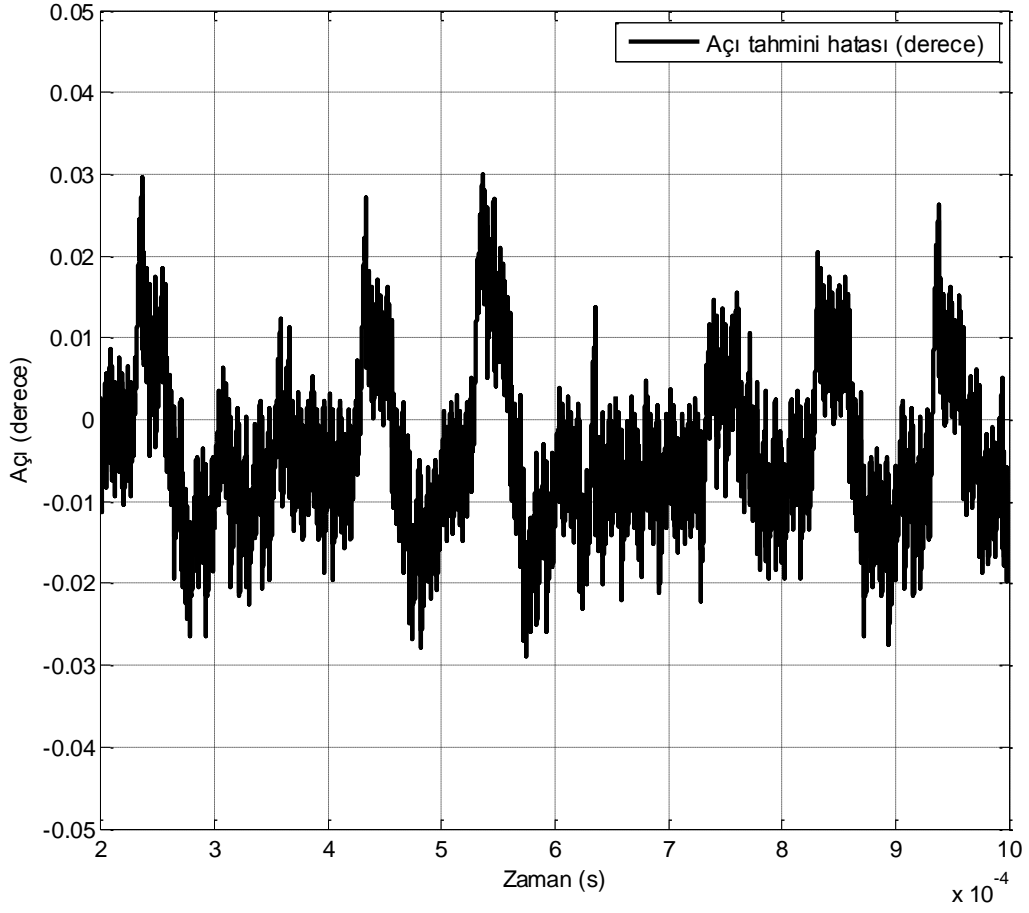
Şekil 4.10 - 500 devir/dakika hızlı açı girdisi varken açı tahmini hatası benzetim sonucu

Şekil 4.9'da görüldüğü gibi 500 devir/dakika hızı ile bir rotor hareketi olduğunda hesaplama gecikmesi kaynaklı oluşan 0,114 derecelik fark telafi edilmekte böylelikle açı tahmini bilgisi uygulanan açı girdisinin üzerine oturmaktadır. Şekil 4.10'da daha detaylı olarak gözükken bu fark hız hesabı ve gürültü kaynaklı oluşan toplam hatadır. Açı tahmini hatası 0,028 derecenin altında elde edilmiştir.

1000 devir/dakika hızı ile hareket eden bir açı algılayıcı rotoru için açı algılayıcıya benzetim için verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.11’de; elde edilen açı tahmini hatası ise Şekil 4.12’de verilmiştir.



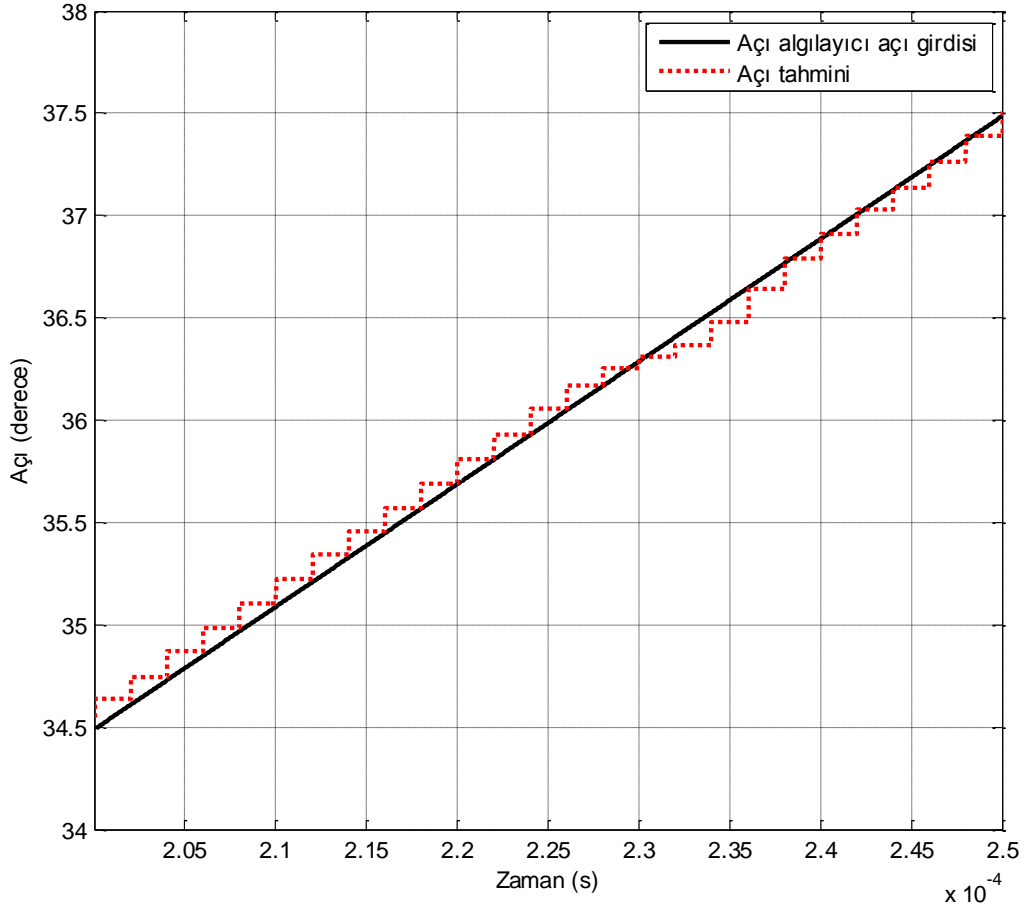
Şekil 4.11 - 1000 devir/dakika hızlı açı girdisi ve açı tahmini benzetim sonucu



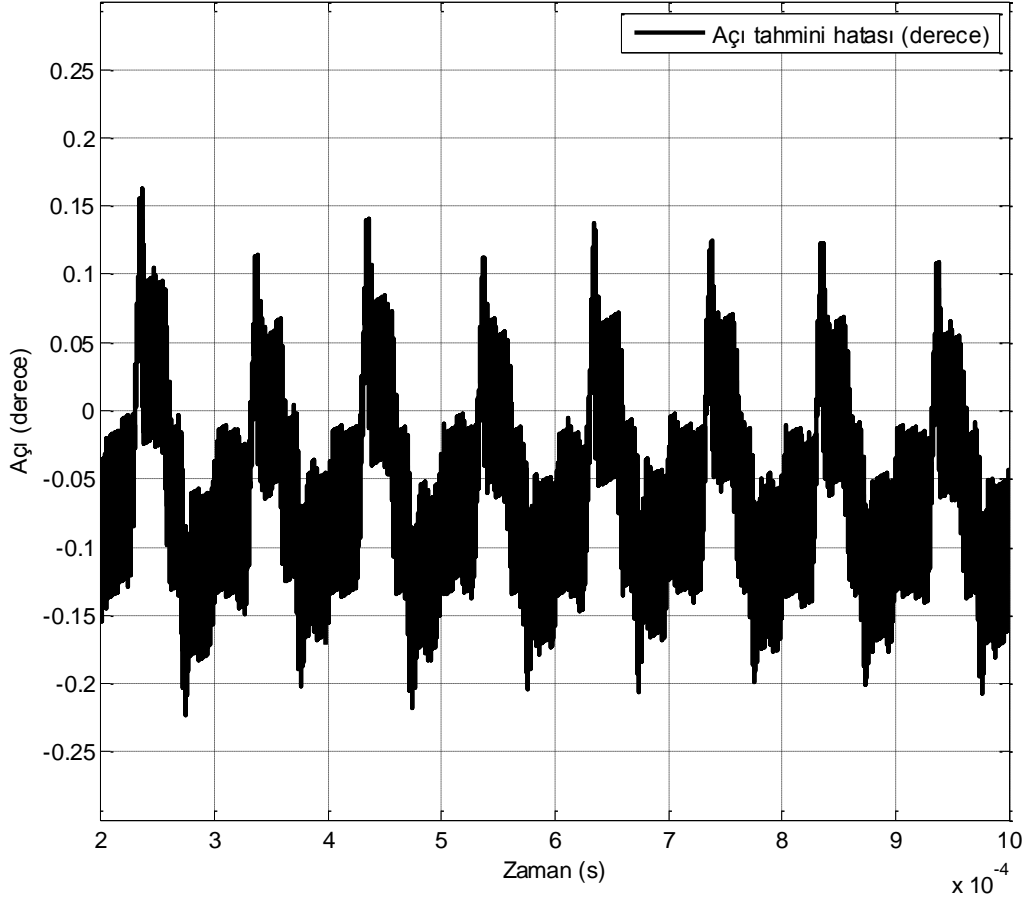
Şekil 4.12 - 1000 devir/dakika hızlı açı girdisi varken açı tahmini hatası ve açısal hız benzetim sonucu

Şekil 4.11’de görüldüğü gibi 1000 devir/dakika hızı ile bir rotor hareketi olduğunda hız bilgisi kullanılarak hesaplama gecikmesi kaynaklı 0,228 derecelik fark telafi edilmekte, böylelikle açı tahmini bilgisi uygulanan açı girdisinin üzerine oturmaktadır. Şekil 4.12’de yakınlaştırılmış hali görülen bu fark hız hesabı ve gürültü kaynaklı oluşan toplam hatadır. En yüksek açı tahmini hatası 0,03 derecenin altında kalmaktadır.

10000 devir/dakika hızı ile hareket eden bir açı algılayıcı rotoru için açı algılayıcıya benzetim için verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.13'te; elde edilen açı tahmini hatası ise Şekil 4.14'te gösterilmiştir.



Şekil 4.13 - 10000 devir/dakika hızlı açı girdisi ve açı tahmini benzetim sonucu



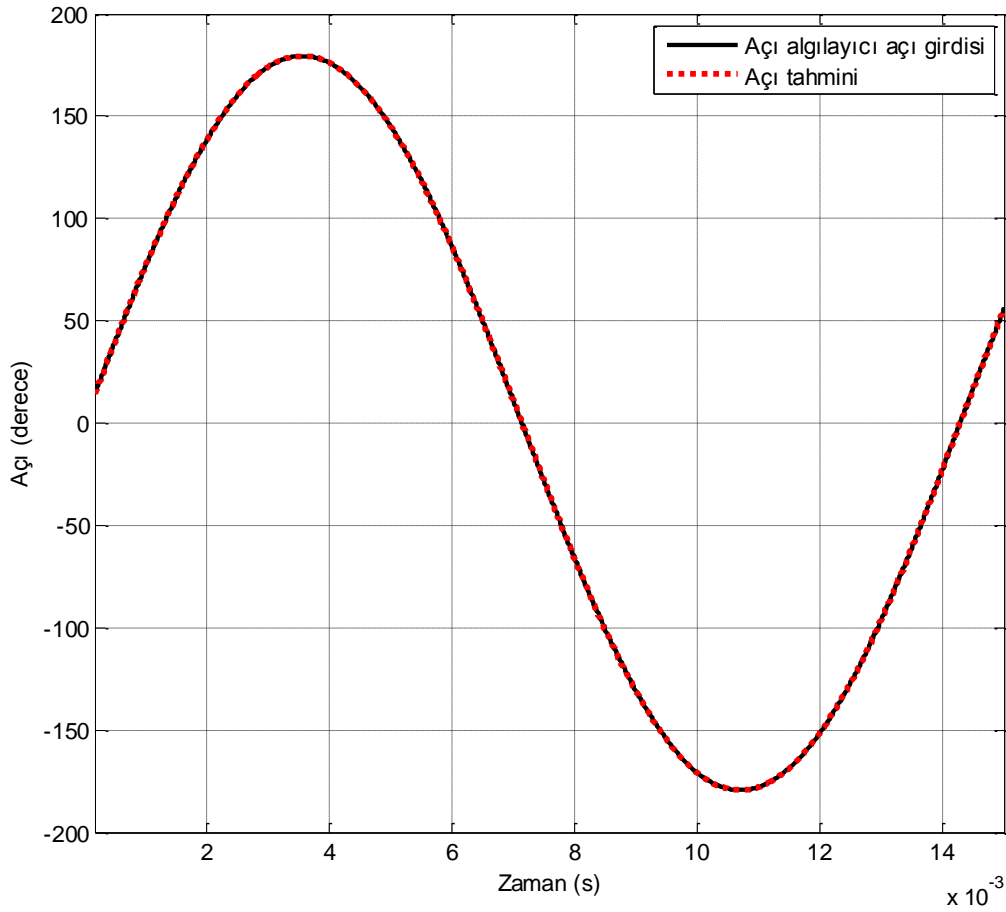
Şekil 4.14 - 10000 devir/dakika hızlı açılış varken açı tahmini hatası ve açısal hız benzetim sonucu

Şekil 4.13'te görüldüğü gibi 10000 devir/dakika hızı ile bir rotor hareketi olduğunda hız bilgisi kullanılarak hesaplama gecikmesi kaynaklı 2,28 derecelik fark telafi edilmekte, böylelikle açı tahmini bilgisi uygulanan açılışın üzerine oturmaktadır. Şekil 4.14'te yakınlaştırılmış olarak gözüken bu fark hız hesabı ve gürültü kaynaklı oluşan toplam hatadır. Açı tahmini hatası 0,23 derecenin altındadır.

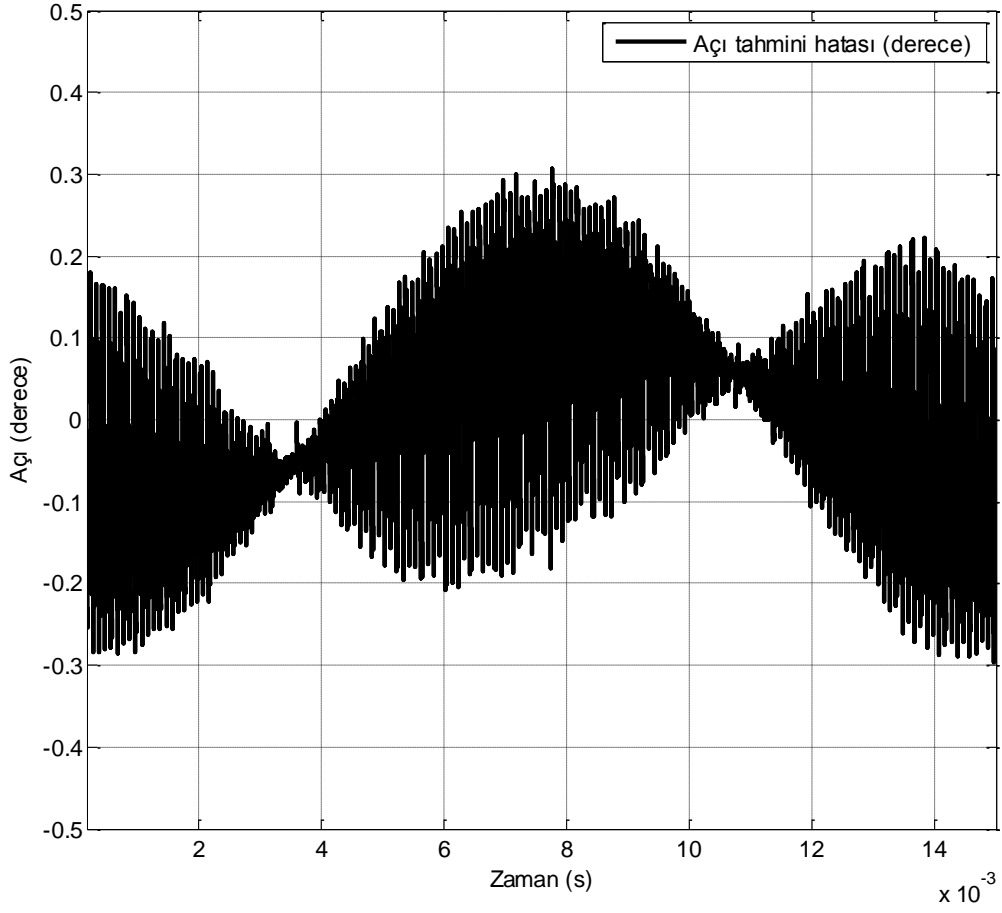
Sabit hızlı rotor hareketlerinde hız ve hesaplama gecikmesi kaynaklı oluşan gerçek açı ile elde edilen arasındaki fark, hız bilgisi hesabı ve gerçek zamanlı açı tahmini algoritması ile büyük oranda telafi edilmiştir. Elde edilen hatalar hız ile orantılı olarak artış göstermektedir. Hata 10000 devir/dakika hıza kadar yapılan benzetimlerde 0,3 derecenin altında elde edilmiştir.

Bu kısımda açı algılayıcıya farklı frekans ve genliklerde sinüs açıları girdi olarak verilmiştir. Bu girdi durumlarında değişken hız ve ivmelenmeler oluşmakta, tasarımın takip yeteneği zorlanmaktadır.

70 Hz, tepeden tepeye 360 derece genliğinde sinüs hareketi yapan bir açı algılayıcı rotoru için açı algılayıcıya benzetim amaçlı verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.15'te; elde edilen açı tahmini hatası ise Şekil 4.16'da verilmiştir.



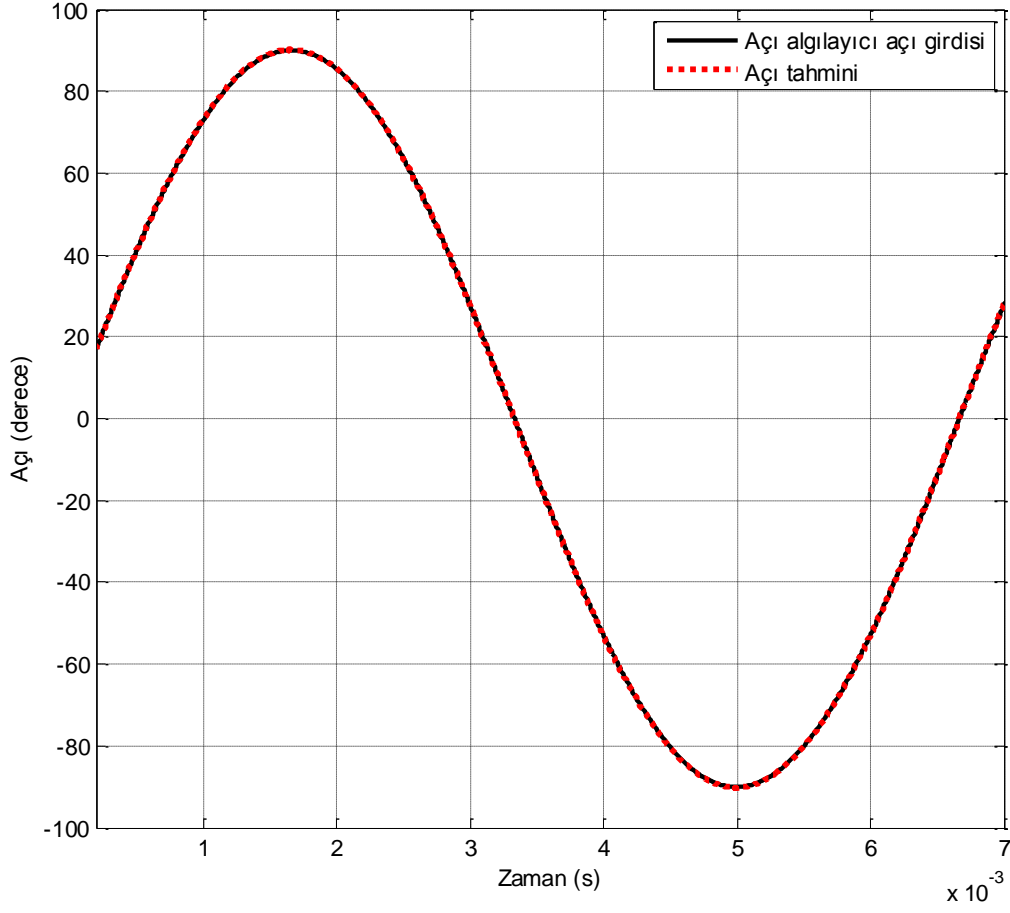
Şekil 4.15 – 70Hz, 360 derece genliğinde sinüs açı girdisi ve açı tahmini benzetim sonucu



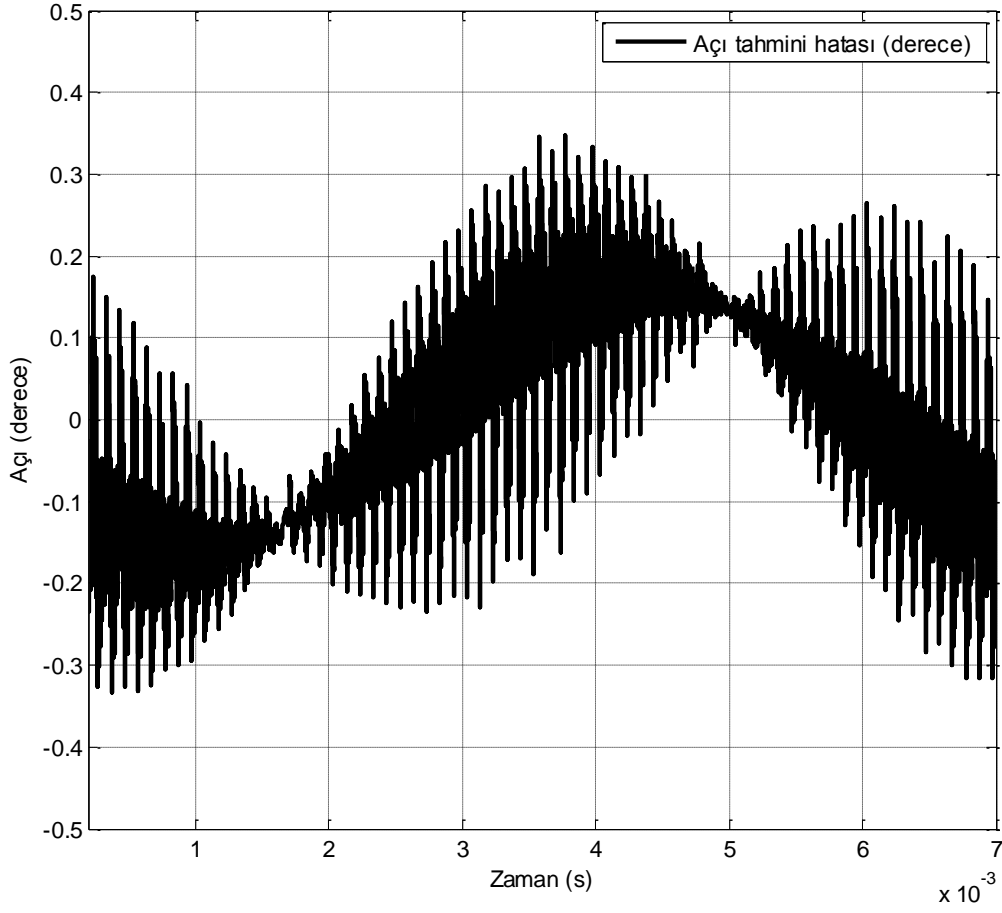
Şekil 4.16 - 70Hz, 360 derece genliğinde sinüs açı girdisi varken hesaplanan açı tahmini hatası benzetim sonucu

Açı algılayıcı açı girdisi olarak 70 Hz, 360 derece genliğinde sinüs dalgası uygulandığında elde edilen en yüksek açı tahmini hatası 0,3 derece olarak elde edilmiştir.

150 Hz, tepeden tepeye 180 derece genliğinde sinüs hareketi yapan bir açı algılayıcı rotoru için açı algılayıcıya benzetim amaçlı verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.17'de; elde edilen açı tahmini hatası ise Şekil 4.18'de verildiği gibidir.



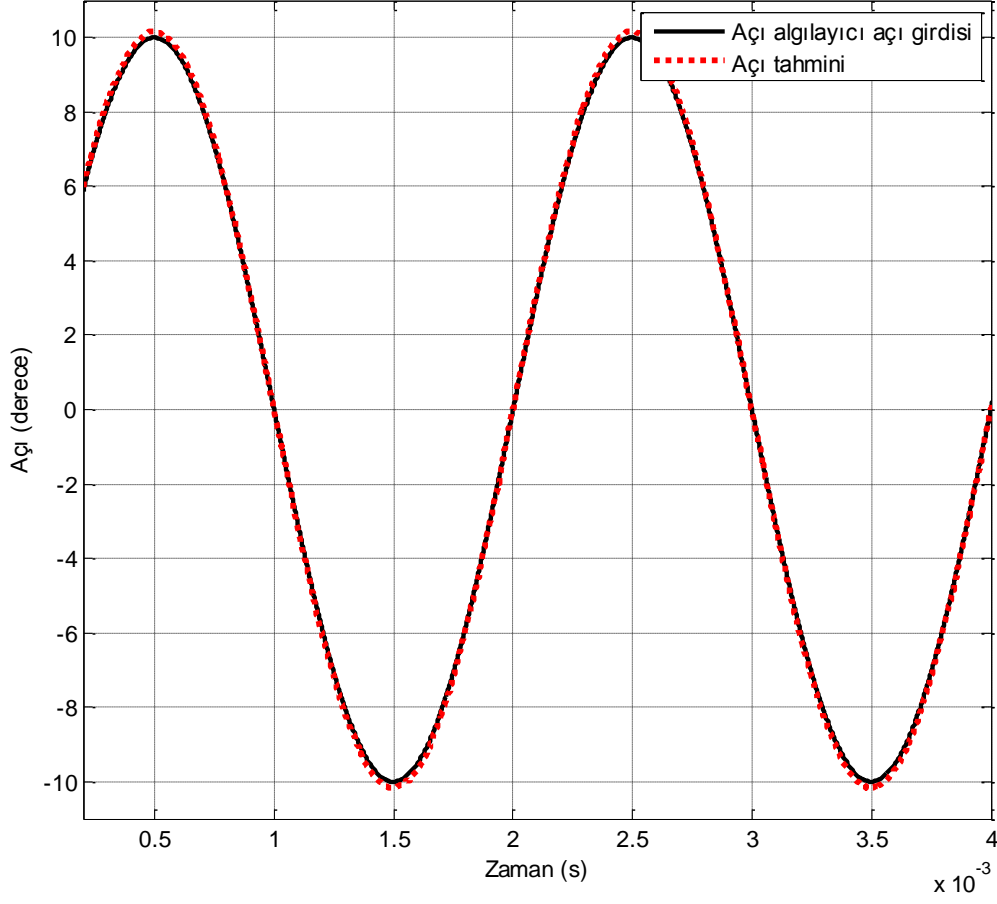
Şekil 4.17 - 150Hz, 180 derece genliğinde sinüs açı girdisi ve açı tahmini benzetim sonucu



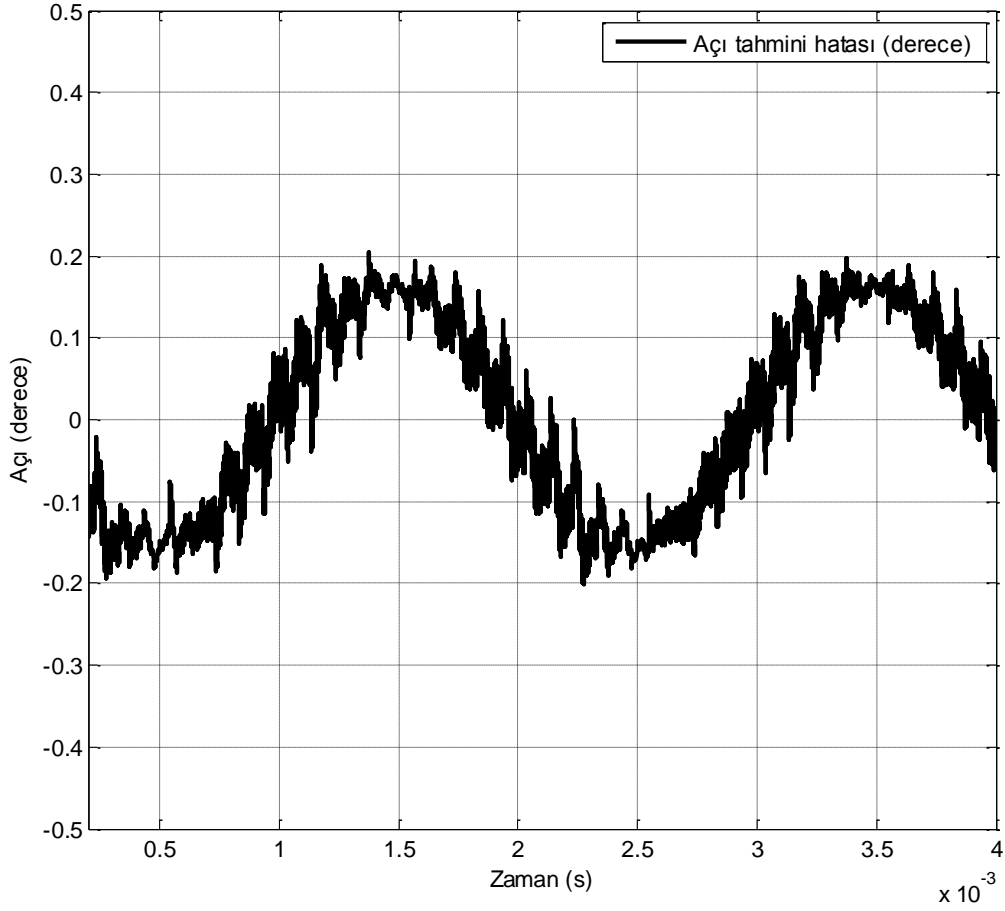
Şekil 4.18 - 150Hz, 180 derece genliğinde sinüs açı girdisi varken hesaplanan açı tahmini hatası benzetim sonucu

Açı algılayıcı açı girdisi olarak 150 Hz, 180 derece genliğinde sinüs dalgası uygulandığında elde edilen açı tahmini hatası 0,35 derece olarak görülmektedir.

500 Hz, tepeden tepeye 20 derece genliğinde sinüs hareketi yapan bir açı algılayıcı rotoru için açı algılayıcıya benzetim amaçlı verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.19'da; elde edilen açı tahmini hatası ise Şekil 4.20'de gösterilmiştir.



Şekil 4.19 - 500Hz, 20 derece genliğinde sinüs açı girdisi ve açı tahmini benzetim sonucu



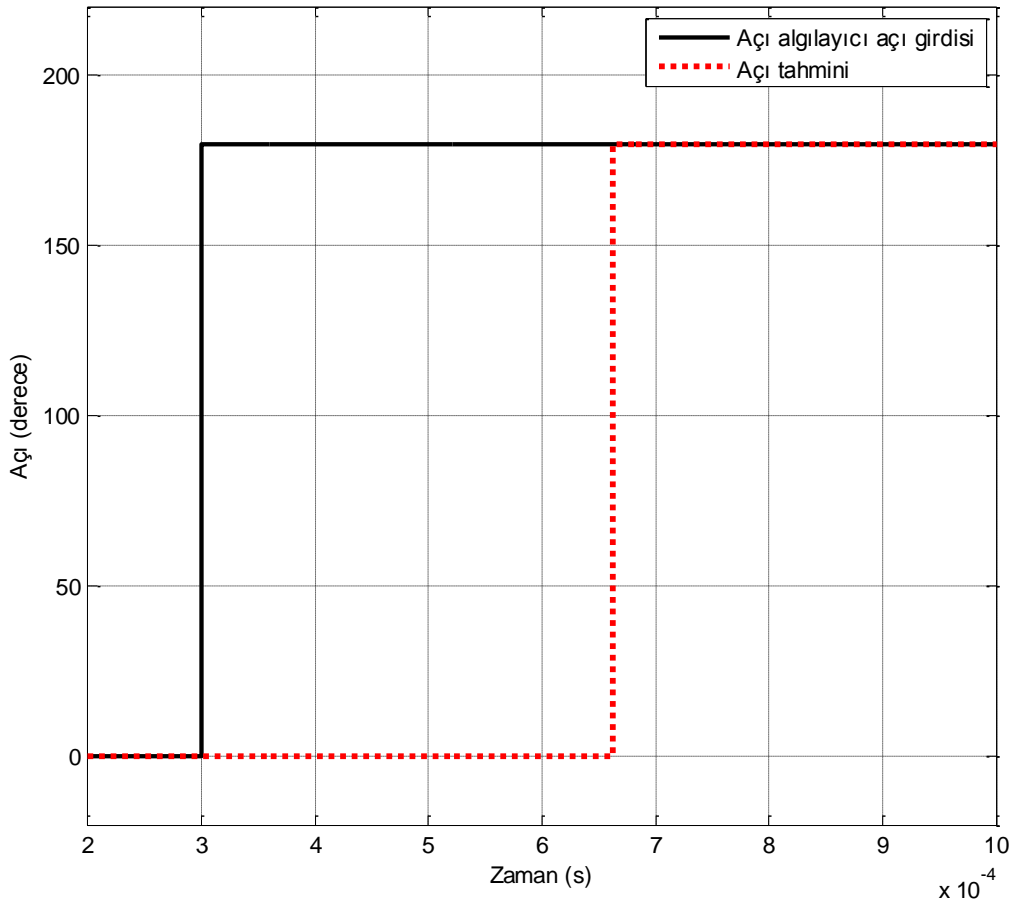
Şekil 4.20 - 500Hz, 20 derece genliğinde sinüs açı girdisi varken hesaplanan açı tahmini hatası benzetim sonucu

Açı algılayıcı açı girdisi olarak 500 Hz, 20 derece genliğinde sinüs dalgası uygulandığı zaman elde edilen en yüksek açı tahmini hatası 0,2 derecedir.

Tasarlanan sistemin tepki süresi kısa olduğu için açı tahmini hatası ivmelenmelerden çok etkilenmemiş, ağır basan hata hız kaynaklı hatalar olmuştur. Gürültü kaynaklı hatalar da görece küçük kalmaktadır. Girdilerin pozisyon değişim hızı yer yer 20000 devir/dakika'ya yükselmiş, elde edilen hata 0,3 dereceyi geçmemiştir. Benzetimlerde, yüksek frekanstaki rotor hareketlerinin de takip edilerek sistemin kararsızlaşmadığı görülmektedir. Bu benzetimler hangi bant genişliğindeki kontrolcü ve motorlarla çalışma kapasitesi olduğuyula ilgili de fikir vermektedir.

Bu kısımda farklı adım açı değişimleri için gerçekleştirilen benzetim sonuçları ve hesaplanan açısal pozisyon bilgisinin oturma zamanları verilmiştir. Adım değişimi mekanik açıdan olası bir durum değil ancak açı algılayıcıdan okunan bilginin bir süreliğine kesilmesi gibi durumlarda oluşabilecek olsa da sistemin tepki süresi ve kararlılığı hakkında bilgi vermektedir.

0 derecede sabit dururken adım değişim ile 180 dereceye ulaşıp sabit duran bir açı algılayıcı rotoru için açı algılayıcıya benzetim amaçlı verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.21’de verilmiştir.

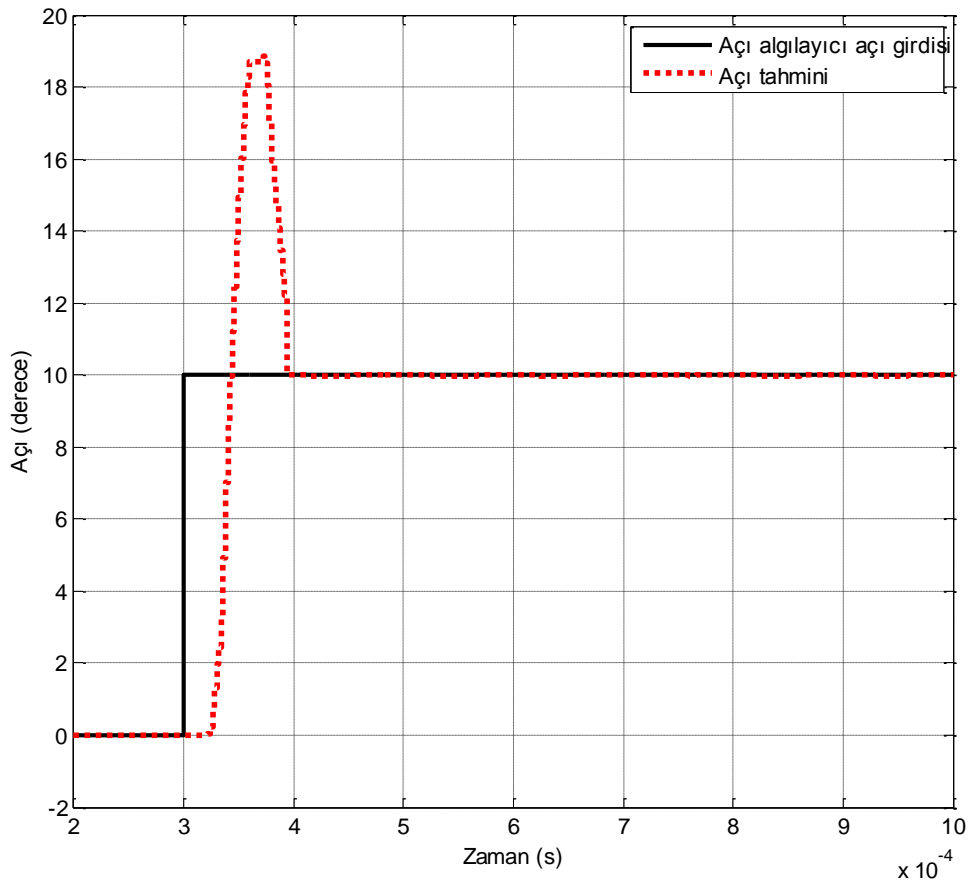


Şekil 4.21 – 0-180 derece adım açı değişimi girdisi ve açı tahmini benzetim sonucu

Pozisyon değiştikten yaklaşık 370 µs sonra doğru açı değeri yakalanmıştır. Bu gecikmenin sebebi ani geçişin tasarım algoritması tarafından hatalı girdi olarak kabul edilmesidir çünkü değişim mekanik olarak gerçekçi değildir. Algoritma her 2

μs 'de bir izin verilen açı deęişim sınırını genişletmektedir. Hesaplanan açı izin verilen aralığa girdiği zaman doğru olarak kabul edilip açı tahmini olarak iletilmiştir. Açı deęişim sınırı kullanılacak mekanik hız sınırı esas alınarak tasarıma girilen açı deęişim sınırı bilgisi kullanılarak hesaplanmaktadır. İlgili algoritma Bölüm 3.2.10.'da açıklanmıştır.

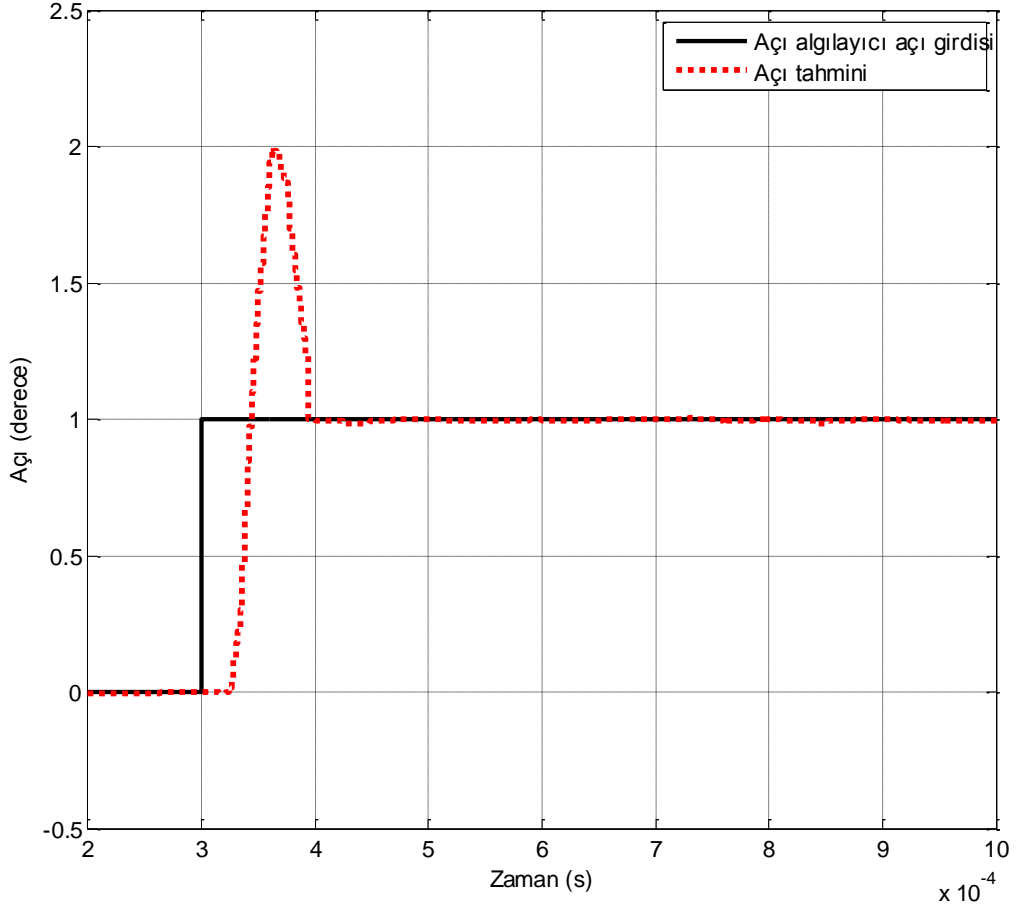
0 derecede sabit dururken adım deęişim ile 10 dereceye ulaşım sabit duran bir açı algılayıcı rotoru için açı algılayıcıya benzetim amaçlı verilen açı girdisi ve hesaplanan açı tahmini Şekil 4.22'de verilmiştir.



Şekil 4.22 – 0-10 derece adım açı deęişimi girdisi ve açı tahmini benzetim sonucu

Pozisyon deęiştikten yaklaşık 100 μs sonra doğru açı deęeri yakalanmıştır. Bu süre içinde oluşan hatanın sebebi deęişim anındaki yüksek atlama sonucu hız bilgisinin hesaplanarak elde edilen açuya eklenmesidir.

0 derecede sabit dururken adım deęiřimi ile 1 dereceye ulařıp sabit duran bir aı algılayıcı rotoru iin aı algılayıcıya benzetim amalı verilen aı girdisi ve hesaplanan aı tahmini Őekil 4.23'de gsterilmiřtir.



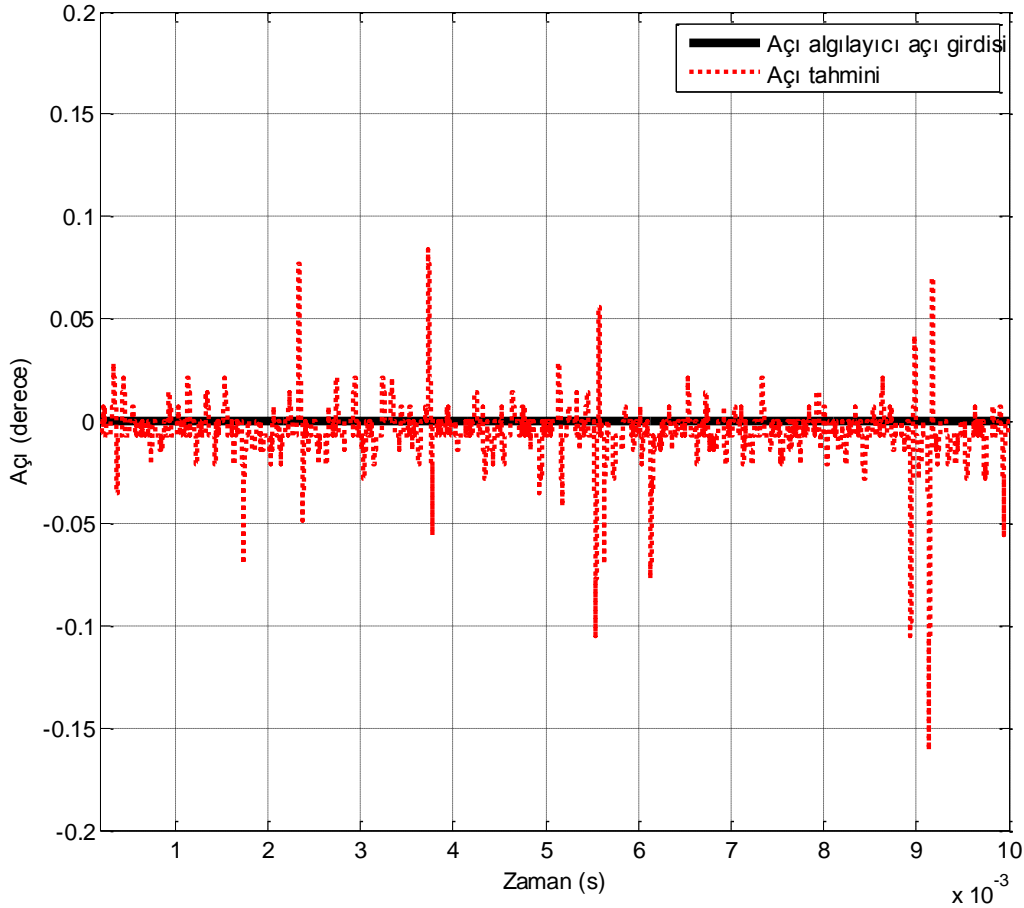
Őekil 4.23 – 0-1 derece adım aı deęiřimi girdisi ve aı tahmini benzetim sonucu

Pozisyon deęiřtikten yaklaşık 100 μ s sonra doęru aı deęeri yakalanmıřtır. Bu sre iinde oluřan hatanın sebebi bir nceki benzetimde de grlen deęiřim anındaki yksek atlama sonucu hız bilgisinin hesaplanarak elde edilen aıya eklenmesidir.

Adım aı deęiřimlerinde, deęiřimin byklęne gre deęiřmekle beraber 100 ile 370 μ s arasında deęiřen aı bilgisi oturma zamanları vardır ve bu deęiřimlerde sistemsize kararsızlařmadan alıřmaya devam edebilmektedir.

Bu kısımda farklı sabit pozisyonlu açı girdilerinde, açı algılayıcı çıkış sinyallerine oldukça yüksek kabul edilebilecek 10mV (açı algılayıcıdan okunan 16 bitin en düşük 5 bitinde bozulmalara yol açan) tepeden tepeye gürültü sinyali eklenerek benzetimler yapılmış, sistemin gürültüye karşı direnci test edilmiştir.

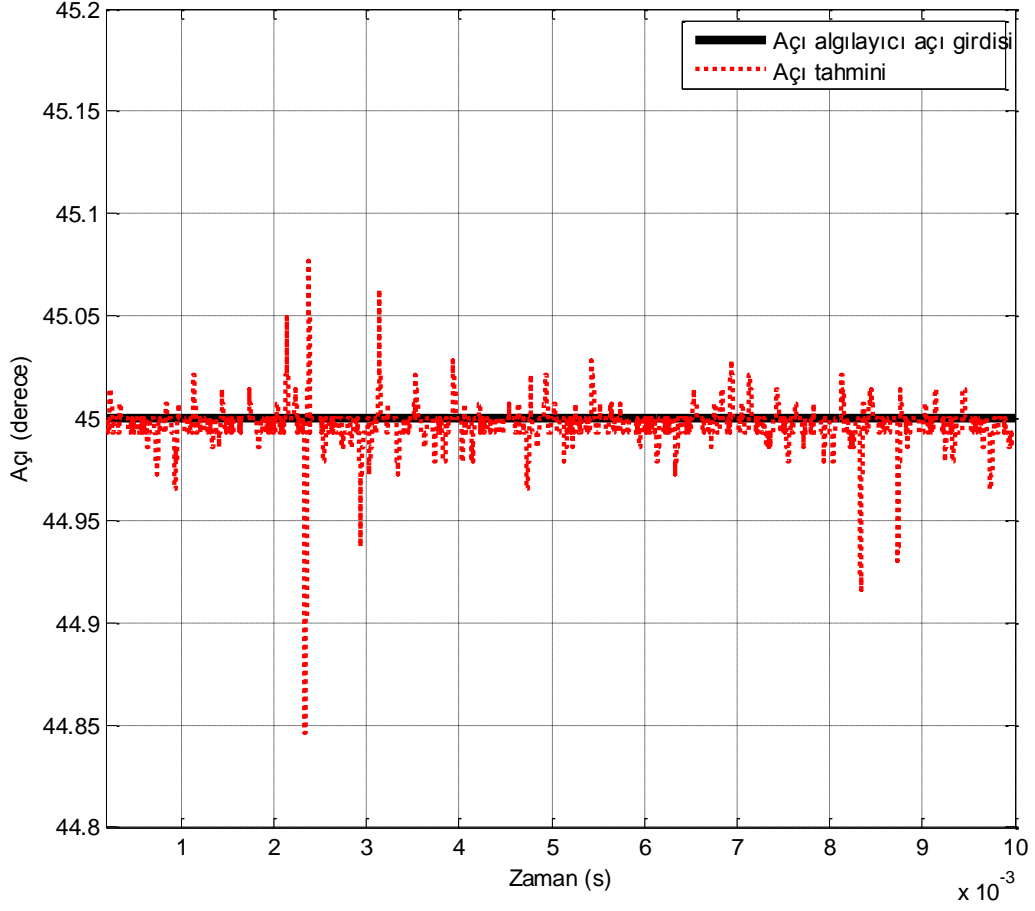
0 derecede sabit duran bir açı algılayıcı rotoru için yüksek gürültü durumunda elde edilen bilgi Şekil 4.24'te verilmiştir.



Şekil 4.24 – Yüksek gürültü ve 0 derece açı girdisi için açı tahmini ve hata benzetim sonucu

Açı algılayıcı açı girdisi 0 dereceyken tepeden tepeye 10mV, 1GHz bant genişliğinde birbirinden bağımsız beyaz gürültü açı algılayıcı çıkışlarına eklenmiş ve açı tahmini hatası en yüksek 0,16 derece olarak elde edilmiştir.

45 derecede sabit duran bir açı algılayıcı rotoru için yüksek gürültü durumunda elde edilen bilgi Şekil 4.25'te verilmiştir.



Şekil 4.25 - Yüksek gürültü ve 45 derece açı girdisi için açı tahmini ve hata benzetim sonucu

Açı algılayıcı açı girdisi 45 dereceyken açı algılayıcı sinyallerine tepeden tepeye 10mV, 1GHz bant genişliğinde birbirinden bağımsız beyaz gürültü eklenmiş ve açı tahmini hatası 0,16 derecenin altında elde edilmiştir.

Benzetimlerden elde edilen sonuçlar Tablo 4.1'de verilmiştir. Benzetimlerde aksi belirtilmediği sürece her iki açı algılayıcı çıkışına da bağımsız 3 mV tepeden tepeye gürültü eklenmiştir. Açı algılayıcı sabit dururken elde edilen açı tahmini bilgisi hatası 0,028 dereceden az olmaktadır. Rotorun 45 derece pozisyonundaki hatalar biraz daha az elde edilmiştir. Bunun sebebi açı algılayıcıdan okunan iki sinyalin de genliklerinin diğer açı durumlarına göre daha büyük olması ve dolayısıyla

sinyal/gürültü oranının daha yüksek olmasıdır. Rotor sabit veya değişken hız ile hareket ederken hesaplanan gerçek zamanlı açı tahmini hatası, hız ile doğru orantılı olarak artmaktadır. Bu artışı sebebi çok kısa zamanlarda bile rotor açısının değişerek hatayı arttırması; ortalama açı ve hız hesabı ile gürültü kaynaklı hataların da toplanmasıdır. Adım değişimlerinde açı tahmininin oturma zamanı en fazla 370 μ s olarak 180 derecelik adım değişimi uygulandığı zaman elde edilmiştir. Daha küçük adım değişimlerinde oturma süresi de kısalmaktadır. Adım değişimi benzetimleri mekanik olarak gerçek olamayacak bir girde değişimi olsa da sistemin en kötü durumdaki tepki zamanı hakkında bilgi vermekte ve tasarımın kararsızlaşmadığını göstermektedir. Tasarımın gürültüye karşı dayanıklılığını göstermek için her iki açı algılayıcı çıkışına da bağımsız 10mV tepeden tepeye gürültü eklenerek benzetim gerçekleştirilmiş ve hatanın en fazla 0,16 derece civarında olduğu gözlenmiştir.

AÇI ALGILAYICI GİRDİSİ	AÇI TAHMİNİ HATASI (derece)
0 derece, sabit	<0,021
0,176 derece, sabit	<0,021
18 derece, sabit	<0,021
45 derece, sabit	<0,007
90 derece, sabit	<0,014
50 devir/dk	<0,025
500 devir/dk	<0,028
1000 devir/dk	<0,03
10000 devir/dk	<0,23
70 Hz, \pm 180 derece, sinüs	<0,3
150 Hz, \pm 90 derece, sinüs	<0,35
500 Hz, \pm 10 derece, sinüs	<0,2
0 derece, sabit, yüksek gürültü	<0,16
45 derece, sabit, yüksek gürültü	<0,16
açı adım değişimi oturma zamanı	<370 μ s

Tablo 4.1 – Benzetim sonuçları tablosu

Geliştirilen tasarımın performansının karşılaştırılması amacıyla “Analog Devices” firmasının AD2S1210 [12] ve AD2S80A [36] isimli tümleşik devreleri seçilmiştir. Bu tümleşik devreler yapılan araştırmalar sırasında bulunan, matematiksel olarak

performansın açıklandığı ve en iyi sonuçları elde eden tasarımlardır. Karşılaştırma sonuçları Tablo 4.2’de verilmiştir. Elde edilen ve karşılaştırılan değerler ideal açı algılayıcı sinyalleri içindir. Tabloda açı birimi olarak yay-dakika (derece/60) kullanmıştır.

	AD2S1210	AD2S80A	GELİŞTİRİLEN TASARIM
hassasiyet - sabit pozisyon (yay-dakika)	5	2	1
hassasiyet - 1-1000 devir/dk sabit hız (yay-dakika)	5	2	1,5
hassasiyet - 1000-2000 devir/dk sabit hız (yay-dakika)	5	çalışmıyor	2,75
hassasiyet - 2000-3500 devir/dk sabit hız (yay-dakika)	5	çalışmıyor	5
hassasiyet - 3500-9375 devir/dk sabit hız (yay-dakika)	5	çalışmıyor	12
hassasiyet - 9375-20000 devir/dk sabit hız (yay-dakika)	çalışmıyor	çalışmıyor	27
en yüksek takip hızı (devir/dk)	9375	975	50000
125 devir/s ² ile ivmelenme hatası (yay-dakika)	<30	bilgi yok	<10
180 derece adım değişimi oturma zamanı (ms)	45	12	0,37
devir algılama yeteneği	yok	var	var
devir sayısı saklama	yok	yok	var

Tablo 4.2 – Performans karşılaştırma tablosu

Karşılaştırılan üç tasarımda da 16 bit çözünürlük kullanılabilir. Geliştirilen tasarımda tetikleme sinyali frekansı, genliği ve açı algılayıcıdan okunan sinyaller için bir kısıtlama yoktur, tasarım her açı algılayıcı ile uyumlu çalışabilecek hale getirilebilir. AD2S80A tümleşik devresi 975 devir/dakika, AD2S1210 tümleşik devresi ise 9375 devir/dakika hıza kadar çalışabilirken geliştirilen tasarım 20000 devir/dakika hıza kadar başarılı bir performansla çalışmakta, 50000 devir/dakika hızına kadar ise 10 derece civarı bir hata ile sonuç elde edebilmekte, kararsızlaşmamaktadır. Sadece 3500-9375 devir/dakika hızları aralığında AD2S1210 daha hassas sonuç elde ederken diğer tüm hız aralıkları, sabit pozisyon ve ivmelenmelerde geliştirilen tasarım daha hassas sonuçlar elde edebilmektedir. Adım değişim oturma zamanlarında ise geliştirilen tasarım 30 ila 120 kat arası daha hızlı bir şekilde doğru açı değerini yakalamaktadır. AD2S1210 devir takibi ile ilgili bir bilgi vermezken AD2S80A devir geçiş anlarında darbe üretmekte, geliştirilen tasarım ise devir sayısını sürekli olarak bir yazmaçta tutup dışarıya iletmektedir.

5. DEĞERLENDİRMELER

Tez çalışmasında, açılı algılayıcı sinyallerinin çözümlenip yorumlanarak açılı, hız ve devir sayısının elde edilmesine yönelik bir tasarım gerçekleştirilmiştir. Geliştirilen tasarımda kullanım esnekliği, gürültüye karşı direnç, hafıza ve donanım ihtiyacı, hızlı başlangıç ve hesaplama zamanları, gerçek zaman takibi ve devir algılanması gibi pek çok konuda öneri ve geliştirme yapılmıştır.

Geliştirilen tasarım her açılı algılayıcı ile çalışabilir bir yapıya sahiptir. Farklı genlik ve frekanslardaki tetikleme sinyalleri kolaylıkla üretilebilir ve önerilen yöntemler değişiklik yapmadan kullanılabilir. Aynı zamanda tetikleme sinyalinin istenirse sayısal olarak istenirse de analog olarak üretilmesine imkan sağlar. Analog olarak üretmek tercih edilirse sadece sinyalin toprak ile karşılaştırılması ve sayısal olarak bildirilmesi yeterlidir. Literatürdeki çoğu çalışmanın aksine tetikleme sinyali ile yüksek bir senkronizasyona ihtiyaç yoktur.

Önerilen tasarım, kullanılan sayısal FIR filtre ve ortalama teknikleri sayesinde gürültüye karşı da oldukça dayanıklıdır. Sayısal filtre kullanıldığı için filtrede kolaylıkla değişiklikler yapılabilir, birkaç değişkenin ayarlanmasıyla sistem sorunsuz şekilde kullanılmaya devam edilebilir.

Sitemde hafızaya gömülmüş büyük tablolar ve doğru değerin tablodan bulunması için çalışan algoritmalar yoktur. Bunlar yerine CORDIC algoritması kullanılmış; hızlı ve yüksek çözünürlüklü, hata payı düşük sonuçlar elde edilmiştir. Aynı zamanda açılı algılayıcı çıkışlarından okunan değerlerden biri sıfır olsa bile uygulanan açılı elde etme yöntemi ile sonsuz eşitliği gibi hataya sebep olabilecek sonuçlar verilmez ve bu durumlar için önlem alma ihtiyacı olmaz.

Tasarım FPGA, iki kanallı bir analogdan sayısal çevirici, tek kanallı bir sayısal analoga çevirici, yükseltici ve pasif elemanlar harici bir donanıma ihtiyaç duymaz. Kullanılan çözümlenme ve yorumlama yöntemleri tamamen FPGA içerisinde sayısal olarak geliştirilmiştir. Tasarım "Xilinx Kintex" serisi bir FPGA'nın %1'inden daha az donanım kullanmaktadır.

Geri beslemeli sistemlerde bulunan uzun başlangıç açısı hesaplama zamanı, ani deęişimlerde oluşan uzun açu bilgisi oturma zamanı ve tasarım bant genişlięi kaynaklı oluşabilen kararsızlaşma riski yoktur.

Açı algılayıcı çıkış sinyalleri literatürdeki çalışmalara kıyasla on ile yüz arası daha fazla örneklendięi için bu çalışmanın gerçek zaman takibi oldukça başarılıdır. Tahmin edilen hız ve açu bilgileri daha kısa zaman dilimleri için ve daha sık hesaplandığı için deęişimlere hızlı tepkiler verilir, tahminlerdeki hata payı daha düşük olur.

Tasarım hem düşük hem yüksek hızlı sistemler için kullanılabilir. Açı algılama aralığı da 360 derece ile kısıtlı deęildir. Tam tur geçişleri ve devir yönü algılanarak devir sayısı bir yazmaçta saklanmaktadır ve yapılan araştırmalar çerçevesinde bu bilginin elde edildięi tek ileri beslemeli sistemdir. Bu sayede motorun çok sayıda devir yaptıęı uygulamalarda da kullanılmaya elverişli olmaktadır.

Tez çalışmasında açu algılayıcı sinyalleri sayısal olarak çözümlenmiş, yorumlanmış ve başarılı sonuçlar elde edilmiştir. Sistem, gerçeęe uygun şekilde modellenen açu algılayıcı ile test edilmiştir. Önceden de vurgulandıęı gibi tasarım gürültüye karşı oldukça dayanıklıdır. Hem yavaş hem de hızlı sistemler için kullanıma elverişlidir. Yüksek hafıza ve donanım ihtiyacı yoktur. Sistemin başlangıç anı itibariyle devir sayısı bilgisi hesaplanabilmekte; yüksek çözünürlükte, hata payı düşük, gerçek zamanlı pozisyon ve hız bilgisi elde edilmektedir.

Açı algılayıcı sinyallerinden gerçek zamanlı pozisyon bilgisi elde edilmesine yönelik geliştirilen tasarımların en önemli parametreleri pozisyon bilgisinin çözünürlük ve hassasiyeti, takip edilebilen açısal hız, deęişimlere hızlı tepkiler verebilmesi, kararlı olması, gürültüye karşı dayanıklı olması, düşük maliyetli olması, farklı açu algılayıcılarla uyumlu olması, hız bilgisi sağlayabilmesi ve devir algılayabilmesidir. Bu parametreler göz önüne alındığında gerçekleştirilen tasarım literatürdeki çalışmalara kıyasla, maliyet hariç her yönü ile geliştirme sağlamıştır. Ancak, maliyeti oluşturan esas kalemin FPGA olduęu düşünülürse, hali hazırda FPGA kullanılan sistemlerde maliyet açısından yine fayda sağlamaktadır.

Tasarım üzerine gelecekte yapılabilecek geliştirme ve çalışmalar, açđ algılayıcı ile FPGA arayüzünü sađlayan gürültüsüz bir analog devre tasarlanarak uygulamanın benzetim ortamı ve modellemeler kullanılması yerine açđ algılayıcı ve diđer gerekli analog bileşenler ile performansının test edilmesi ve motor sürme devresine entegre edilerek pozisyon bilgisi bu tasarım ile sađlanmak üzere motor kontrolü yapılmasıdır.

KAYNAKLAR

- [1] C. Ebbesson, *Rotary Position Sensors*, Lund University Publishers, **2011**.
- [2] M.D. Singh ve J.G. Joshi, *Mechatronics*, India Privite Limited, **2006**.
- [3] W. Kesler, *Position and Motion Sensors*, Analog Devices, **2014**.
- [4] J. Mazurkiewicz, *Feedback Devices*, Baldor Electric, **2008**.
- [5] C.-H. Yim, I.-J. Ha ve M.-S. Ko, A resolver-to-digital conversion method for fast tracking, *IEEE Trans. on Industrial Electronics*, cilt 39, sayı 5, sf. 369-378, Ekim **1992**.
- [6] G. Ellis ve J. O. Krah, Observer-based resolver conversion in industrial servo systems, *Proceedings of International Conference (PCIM 2001)*, Haziran 19-21, Nuremberg, Almanya, **2001**.
- [7] O. D. Tommaso ve R. Miceli, A new high accuracy software based resolver-to-digital converter, *Proceedings of the IEEE International Conference*, 3-5 Ocak, Hawaii, U.S.A.,**2003**.
- [8] A. Bellini ve S. Bifaretti, A digital filter for speed noise reduction in drives using an electromagnetic resolver, *International Journal of Mathematics and Computers in Simulation*, cilt 71, sf. 476-486, **2006**.
- [9] R. Hoseinnezhad ve P. Harding, A novel hybrid angle tracking observer for resolver to digital conversion, *Proceedings of the 44th IEEE Conference on Decision and Control, and the European Control Conference 2005*, 12-15 Aralık, Seville, İspanya, **2005**.
- [10] J. O. Krah, H. Schmirgel ve M. Albers, FPGA based resolver to digital converter using delta-sigma technology, *Proc. of PCIM*, Europe, 31 Mayıs, Nuremberg, Almanya, **2006**.
- [11] K. Bouallaga, L. Idkhajine, A. Prata ve E. Monmasson, Demodulation methods on fully FPGA-based system for resolver signals treatment, *Proceedings of EPE Conference*, 12-15 Eylül, sf. 1-6, Danimarka, **2007**.
- [12] Analog Devices, Variable resolution 10-bit to 16-bit R/D converter with reference oscillator, *AD2S1210 kataloğu*, sf. 1-19, **2008**.

- [13] L. Idkhajine, A. Prata, E. Monmasson, K. Bouallaga ve M. -W. Naouar, System on chip controller for electrical actuator, *Proceedings of the ISIE Conference*, 30 Haziran- 2 Temmuz, sf. 2481–2486, Cambridge, U. K., **2008**.
- [14] L. Idkhajine, A. Prata, E. Monmasson, K. Bouallaga ve M. -W. Naouar, Fully integrated FPGA-based controller for synchronous motor drive, *IEEE Trans. on Industrial Electronics*, cilt 56, sayı 10, sf. 4006-4017, Ekim **2009**.
- [15] L. Ben-Brahim ve M. Benammar, “A new PLL method for resolvers,” *Proceedings of the IEEE International Power Electronics Conference*, 21-24 Haziran, sf. 299-305, Hindistan, **2010**.
- [16] J. B. Jané, C. F. Simón, G. Gross, R. R. Pisco, S. G. Arellano ve J. R. Duran, High-accuracy all digital resolver-to-digital conversion, *IEEE Transactions on Industrial Electronics*, cilt 59, sayı 1, sf. 326-333, Ocak **2012**.
- [17] D. A. Khaburi, Software based resolver-to-digital converter for DSP-based drives using an improved angle-tracking observer, *IEEE Transactions on Instrumentation and Measurement*, cilt 61, sayı 4, sf. 922-929, Nisan **2012**.
- [18] N. Noori ve D. A. Khaburi, A new software-based method for rotor angle calculation, in *Proceedings of the The 5th Power Electronics, Drive Systems and Technologies Conference (pedestc 2014)*, 5-6 Şubat, Tehran, İran, **2014**.
- [19] C. M. R. Sivappagari ve N. R. Konduru, Review of RDC Soft Computing Techniques for Accurate Measurement of Resolver Rotor Angle, *Sensors & Transducers*, cilt 150, sayı 3, sf. 1-11, Mart **2013**.
- [20] M. Benammar, L. Ben-Brahim, ve M. A. Alhamadi, A novel resolver to-3600 linearized converter, *IEEE Sensors Journal*, cilt 4, sayı 1, sf. 96-101, **2004**.
- [21] M. Benammar, L. Ben-Brahim, ve Mohd A. Alhamadi, A high precision resolver-to- DC converter, *IEEE Transactions on Instrumentation and Measurement*, cilt 54, sayı 6, sf. 2289-2296, Aralık **2005**.
- [22] M. Benammar, L. Ben-Brahim, M. A. Alhamadi ve M. El-Naimi, A novel converter for sinusoidal encoders, in *Proceedings of The IEEE Sensors Conference 2006*, 22-25 Ekim, sf. 1415-1418, Daegu, Korea, **2006**.

- [23] L. Ben-Brahim, M. Benammar, M. A. Alhamadi, N. A. Al-Emadi ve M. A. Al-Hitmi, A new low cost linear resolver converter, *IEEE Sensors Journal*, cilt 8, sayı 10, sf. 1620-1627, Ekim **2008**.
- [24] L. Ben-Brahim, M. Benammar, M. Alhamadi, N. Al-Emadi ve M. Al-Hitmi, A new angle determination method for resolvers, *Proceedings of IEEE*, 15-21 Ekim, sf. 126-131, Texas, U.S.A., **2008**.
- [25] K. Kaewpoonsuk, W. Petchmaneeluka ve A. Perkratn, A novel resolver-to-DC converter based on OTA-based inverse sine function circuit, *Proceedings of SICE Annual Conference*, 20-22 Ağustos, sf. 609-614, Kobe, Japonya, **2008**.
- [26] L. Ben-Brahim, M. Benammar and M. A. Alhamadi, A resolver angle estimator based on its excitation signal, *IEEE Transactions on Industrial Electronics*, cilt 56, sayı 2, sf. 574-580, Şubat **2009**.
- [27] M. Benammar, M. Bagher ve M. A. Kaisi, Novel linearizer for tangent/cotangent converter, *Proceedings of the IEEE International Conference*, 12-17 Mayıs, sf. 575-578, Kobe, Japonya, **2009**.
- [28] S. P. Vlahu, Direct resolver to digital converter, *US Patent Numarası: 5,912,638*, Haziran 15, **1999**.
- [29] M. Staebler, TMS320F240 DSP solution for obtaining resolver angular position and speed, *Texas Instruments DSP Application Report, SPRA605*, sf. 1-11, Şubat **2000**.
- [30] C. Attaianese ve G. Tomasso, Position measurement in industrial drives by means of lowcost resolver-to-digital converter, *IEEE Transactions on Instrumentation and Measurement*, cilt 56, sayı 6, sf. 2155-2159, Aralık **2007**.
- [31] S. Sarma, V.K. Agrawal, S. U.dupa ve K. Parameswaran, Instantaneous angular position and speed measurement using a DSP based resolver-to-digital converter, *IEEE Transactions on Instrumentation and Measurement*, cilt 41, sayı 1, sf. 788-796, **2008**.
- [32] Z. Yi and W. J. Ming, An approach based on AD converted resolver demodulation, *Proceedings of the 3rd International Conference on Advanced Computer Theory and Engineering (ICACTE' 2010)*, 20-22 Ağustos, sf. 192-195, Chengdu, Çin, **2010**.

- [33] Z. Ming, W. Jianming, D. Ling, Z. Yi ve D. Ruzhen, A software based robust resolver-to-digital conversion method in designed in frequency domain, *Proceedings of the IEEE International Symposium on Computer Science and Society*, 10-16 Temmuz, sf. 244-247, Çin, **2011**.
- [34] A. K. S. Baasch, E. C. Lemos, F. Stein, A. S. Paterno, J. D. Oliveira ve A. Nied, Resolver-to-digital conversion implementation—a filter approach to PMSM position measurement, *Proceedings of the IEEE International Conference on Power Engineering, Energy and Electrical Drives*, 1-13 Mayıs, İspanya, **2011**.
- [35] S. C. M. Reddy ve K. N. Raju, Inverse tangent based resolver to digital converter - a software approach, *International Journal of Advances in Engineering & Technology*, cilt 4, sayı 2, sf. 228-235, Eylül **2012**.
- [36] Analog Devices, Variable resolution 10-bit to 16-bit R/D converter with reference oscillator, *AD2S80A kataloğu*, sf. 1-20, **2014**.

ÖZGEÇMİŞ

Kimlik Bilgileri

Adı Soyadı : Fikret Anıl Karabeyli
Doğum Yeri : Ankara
Medeni Hali : Bekar
E-Posta : anilkarabeyli@gmail.com
Adresi : Turan Güneş Bul. 577. sk. 7/26 Çankaya Ankara Türkiye

Eğitim

Lise : Milli Piyango Anadolu Lisesi
Lisans : Bilkent Üniversitesi Elektrik ve Elektronik Mühendisliği
Yüksek Lisans : Hacettepe Üniversitesi Elektrik ve Elektronik Mühendisliği

Yabancı Dil Düzeyi

İngilizce (TOEFL: 82)

İş Deneyimi

TÜBİTAK SAGE, Elektronik Tasarım Birimi (2011- Devam etmekte)

Deneyim Alanları

Elektronik kart tasarımı, FPGA tasarımları

Tezden Üretilmiş Projeler ve Bütçesi

-

Tezden Üretilmiş Yayınlar

-